

长沙理工大学

2019 年硕士研究生入学考试试题

考试科目： 计算机组成原理

考试科目代码： 852

注意：所有答案（含选择题、判断题、作图题等）一律答在答题纸上；写在试题纸上或其他地点一律不给分。作图题可以在原试题图上作答，然后将图撕下来贴在答题纸上相应位置。

一、单项选择题（每小题 2 分，共 40 分）

1. CPU 中决定指令执行顺序的是_____。
A. 标志寄存器
B. 指令寄存器
C. 程序计数器
D. 数据缓冲器
2. 至今为止，计算机中的所有信息仍以二进制方式表示的理由是_____。
A. 节约元件
B. 运算速度快
C. 物理器件的性能决定
D. 信息处理方便
3. 结构完整的计算机系统包括_____。
A. 运算器、存储器、控制器
B. 外部设备和主机
C. 主机和实用程序
D. 完整配套的硬件设备和软件系统
4. 运算器的主要功能是执行_____。
A. 逻辑运算
B. 算术运算
C. 逻辑运算和算术运算
D. 只能进行算术加法运算
5. 程序控制类指令的功能是_____。
A. 进行算术运算和逻辑运算
B. 进行主存和 CPU 之间的数据传送
C. 进行 CPU 和 I/O 设备间数据传送
D. 改变程序执行的顺序
6. 计算机使用总线结构的主要优点是方便实现模块化，同时_____。
A. 减少了信息传输量
B. 提高了信息传输的速度
C. 减少了信息传输线的条数
D. 提高了信息传输的数量
7. 算术右移指令执行的操作是_____。
A. 符号位填 0，并顺次右移 1 位，最低位移至进位标志位
B. 符号位不变，并顺次右移 1 位，最低位移至进位标志位
C. 进位标志位移至符号位，顺次右移 1 位，最低位移至进位标志位
D. 符号位填 1，并顺次右移 1 位，最低位移至进位标志位

8. 周期挪用方式多用于_____方式的输入输出中。
 A. DMA B. 中断
 C. 程序传送 D. 通道
9. 同步传输比异步传输有较高的传输频率是因为同步传输_____。
 A. 不需要应答信号 B. 各部件存取时间较为接近
 C. 用公共时钟信号进行同步 D. 各部件存取时间较长
10. CPU 的状态条件寄存器 (PSW) 中不包括_____状态。
 A. 负 B. 零
 C. 1 D. 溢出
11. 指令的寻址方式有顺序和跳跃两种方式, 采用跳跃寻址方式, 可以实现_____。
 A. 堆栈寻址 B. 程序的条件转移
 C. 程序的无条件转移 D. 程序的条件转移或无条件转移
12. 在微程序控制方式中, 通常一条微指令控制执行_____。
 A. 一个微操作 B. 一步操作
 C. 一条机器指令 D. 一段工作程序
13. 在定点数一位原码乘法中_____。
 A. 乘数和被乘数的符号位都参加运算
 B. 符号位单独进行异或运算, 数值位均取绝对值参加运算
 C. 符号位不参加乘法运算, 根据数值位的运算结果来确定结果的符号位
 D. 符号位参加乘法运算, 并根据数值位的乘法运算来改变结果的符号位
14. 存储周期是指_____。
 A. 存储器的读出时间
 B. 存储器的写入时间
 C. 存储器进行连续读写操作所允许的最短时间间隔
 D. 存储器进行连续读写或写操作所允许的最短时间间隔
15. 微程序控制器比组合逻辑控制器速度要慢, 主要是由于增加了从_____读取微指令的时间。
 A. 控制存储器 B. 主存储器
 C. 高速缓存 D. 指令寄存器
16. 算术/逻辑运算单元 ALU (74LS181) 可以完成_____。
 A. 16 种算术运算功能 B. 16 种算术运算和 16 种逻辑运算功能
 C. 16 种逻辑运算功能 D. 4 位乘法运算功能和除法运算功能
17. 描述流水 CPU 基本概念中, 正确表述的句子是_____。
 A. 流水 CPU 是以空间并行性为原理构造的处理器
 B. 流水 CPU 一定是 RISC 机器

- C. 流水 CPU 一定是多媒体 CPU
- D. 流水 CPU 是一种非常经济而实用的时间并行技术

18. 某个 RAM 存储芯片，其容量为 512×8 位，包括电源和接地端，该芯片引出线的最小数目应是_____。
- A. 23
 - B. 25
 - C. 50
 - D. 19
19. 当采用_____对设备进行编址情况下，不需要专门的 I/O 指令组。
- A. 统一编址法
 - B. 单独编址法
 - C. 两者都是
 - D. 两者都不是
20. 微程序控制器中，机器指令与微指令的关系是_____。
- A. 每一条机器指令由一条微指令来执行
 - B. 每一条机器指令由一段微指令编写的微程序来解释执行
 - C. 每一条机器指令组成的程序可由一条微指令来执行
 - D. 一条微指令由若干条机器指令组成

二、简答题（每小题 10 分，共 50 分）

1. 简述中央处理器的基本功能。
2. 若存储器堆栈是按向低地址生长方式生成的，请简述压栈和出栈操作的具体过程各是什么？
3. 微程序控制器怎么产生操作控制信号，这种控制器有何优缺点？
4. 什么是中断？请说明它的特点和适用场合。
5. CACHE 有哪三种基本映象方式，各自的主要特点是什么？

三、综合应用题（每小题 12 分，共 60 分）

1. 一位全加器（FA）的求和输出 S_i ，进位输出 C_{i+1} 的逻辑表达式如下：

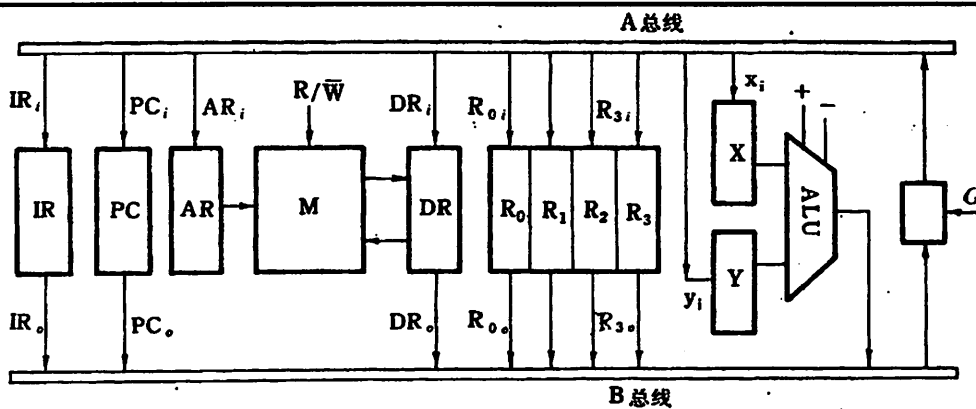
$$S_i = A_i \oplus B_i \oplus C_i$$

$$C_{i+1} = A_i B_i + (A_i \oplus B_i) C_i$$

- ①给定二输入与门、二输入或门、异或门三种器件，绘制一位全加器 FA 的逻辑单元电路图；②用 FA（框图表示）设计出 n 位行波进位加减器（含溢出电路）。

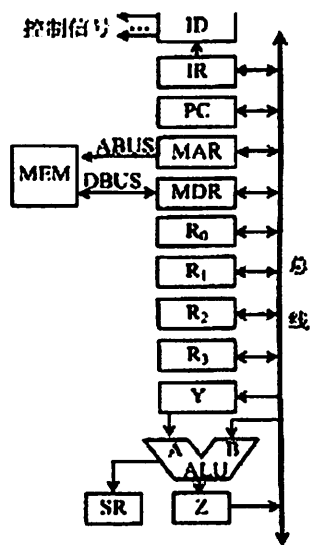
2. 后图为双总线结构机器的数据通路，IR 为指令寄存器，PC 为程序计数器（具有自增功能），M 为主存（受 R/W 信号控制），AR 为主存地址寄存器，DR 为数据缓冲寄存器。ALU 由加减控制信号决定完成何种操作。控制信号 G 控制的是一个门电路。另外，线上标注有控制信号，例如 Y_i 表示 Y 寄存器的输入控制信号， $R1_o$ 表示寄存器 R1 的输出控制信号。未标注的线为直通线，不受控制。

现有“ADD R2, R0”指令完成 $(R0) + (R2) \rightarrow R0$ 的功能操作。请绘出该指令的指令周期流程图，并列出的微命令控制信号序列，假设该指令的地址已经放入 PC 中。



3. 假设机器字长 16 位，主存容量是 128K 字节，通用寄存器数量是 8 个，指令字长度是 16 位和 32 位（单字长指令用于算术、逻辑运算指令，双字长指令用于访问主存的指令），共有 128 条指令，请设计计算机指令格式，要求有直接、立即数、相对、基值、间接、变址六种寻址方式。

4. 单总线 CPU 结构如图所示，其中有运算部件 ALU、寄存器 Y 和 Z，通用寄存器 R0~R3、指令寄存器 IR、程序计数器 PC、主存地址寄存器 MAR 和主存数据寄存器 MDR 等部件。试拟出转移指令 JMP #A（功能是转移到 PC+A 地址处）的读取和执行流程。



5. 设 CPU 有 16 根地址线，8 根数据线，并用 $MREQ\#$ 作访存控制信号（低电平有效），用 $R/W\#$ 作为读/写控制信号（高电平为读信号，低电平为写信号）。现有下列存储芯片：1K×4 位 SRAM；4K×8 位 SRAM；8K×8 位 SRAM；2K×8 位 ROM；4K×8 位 ROM；8K×8 位 ROM；及 3: 8 译码器和各种门电路。

要求：主存的地址空间满足下述条件：最小 8K 地址为系统程序区（ROM 区），与其相邻的 16K 地址为用户程序区（RAM 区），最大 4K 地址空间为系统程序区（ROM 区）。

请画出存储芯片的片选逻辑，存储芯片的种类、片数，并画出 CPU 与存储器的连接图。