

山东大学

二〇一七年招收攻读硕士学位研究生入学考试试题

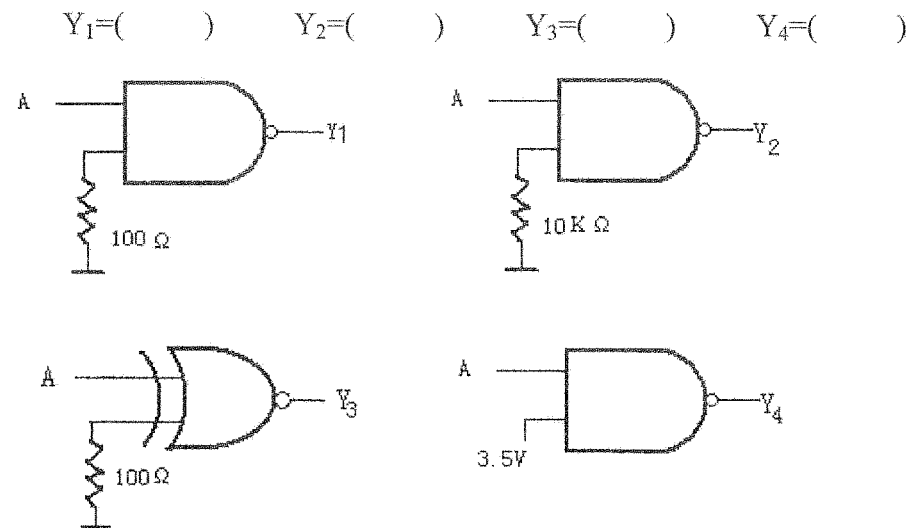
科目代码 831 科目名称 数字电路

(答案必须写在答卷纸上, 写在试题上无效)

一、填空题 (共 35 分)

1、 $(101.011)_2 = (\quad)_{10} = (\quad)_8 = (\quad)_{16} = (\quad)_{8421BCD}$

2、以“1”和“0”分别代表高、低电平, 试给出下图各电路的输出 (图中均为 TTL 门电路)。



- 3、JK 触发器的特性方程是 ()。
- 4、n 个输入变量共有 () 个最大项, 全体最大项之积为 ()。
- 5、1K × 4 位的 RAM 共有 () 个基本存储单元, 有 () 根地址线, () 根数据线。
- 6、施密特触发器有 () 种稳定状态, 上限触发电平和下限触发电平的 () 值称为施密特触发器的 ()。
- 7、ECL 电路在稳态时, 三极管一般工作在 () 或 () 区。

二、简答题 (要有解题过程) (每题 5 分, 共 15 分)

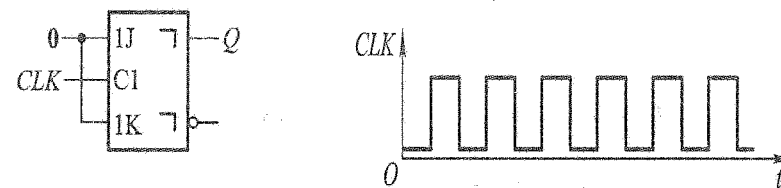
1、用公式法将函数化为最简与或式

$$F = AB' + BC' + AB'C' + ABC'D'$$

2、用图形法化简函数为最简与或式

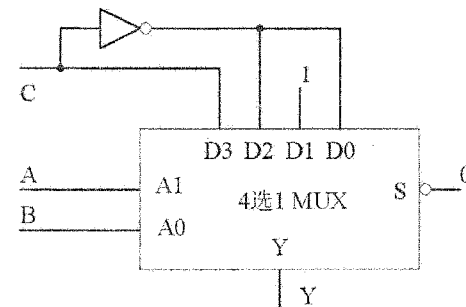
$$F(A, B, C, D) = \sum m(0, 2, 4, 5, 6, 7, 8, 10, 12, 14, 15)$$

3、触发器的初始状态 $Q=0$, 试画出在 CLK 信号连续作用下触发器输出端的电压波形。



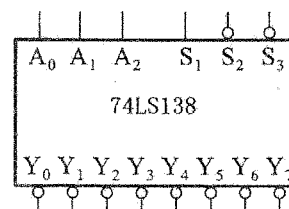
三、综合题 (每题分值见每小题前, 共 100 分)

1、(10 分) 分析图示逻辑电路, 求输出 $Y_{(A,B,C)}$ 的最小项之和表达式 (用 $\sum m$ 的形式表示)。4 选 1 数据选择器的功能表如图所示。



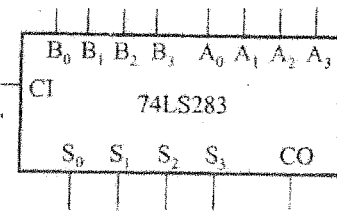
S	A_1	A_0	Y
0	0	0	D_0
0	0	1	D_1
0	1	0	D_2
0	1	1	D_3
1	×	×	0

2、(10 分) 用一片 3 线—8 线译码器 74LS138 和其它必要的门电路实现函数 $F_{(A,B,C)} = AB + AC$ 。要求写出设计过程, 画出连线图。74LS138 的逻辑符号和功能表如图。



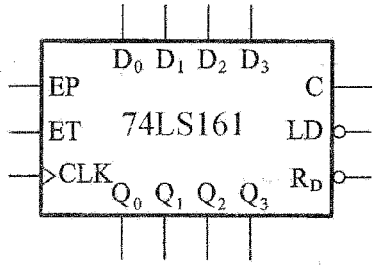
输入					输出							
S_1	$S_2'+S_3'$	A_2	A_1	A_0	Y_0'	Y_1'	Y_2'	Y_3'	Y_4'	Y_5'	Y_6'	Y_7'
0	X	X	X	X	1	1	1	1	1	1	1	1
X	1	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0

3. (15分) 利用二片 4 位并行加法器 74LS283 和必要的门电路设计一个 8421BCD 码加法器, 8421BCD 码的运算规则是: 当两数之和小于等于 9 时, 所得结果即为输出; 当所得结果大于 9 时, 则应加上 6。

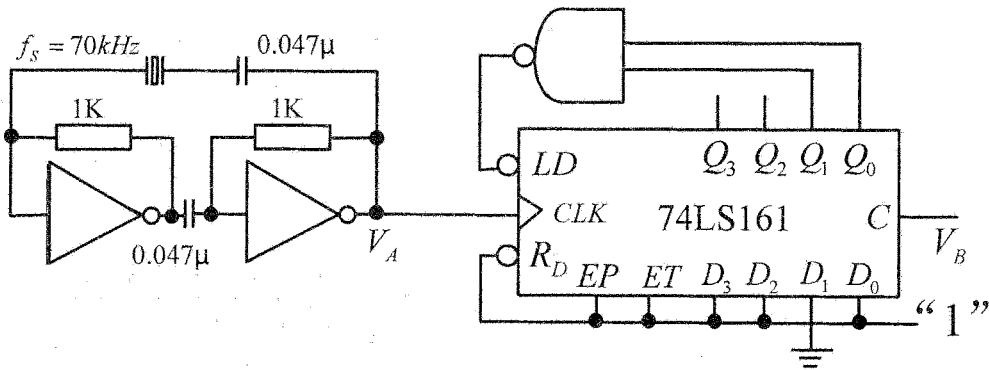


4. (15分) 设计一个检测电路, 当输入为 8421BCD 码 ($B_3B_2B_1B_0$) 的数值为 2, 3, 6 时, 输出为 1, 否则输出为 0, 写出最简与或式 (要有设计和化简过程, 不必画出逻辑图)。

5. (10分) 分析下图电路, 求出 V_A 的频率, 画出 $Q_3Q_2Q_1Q_0$ 状态转换图, 画出 V_A 、 V_B 二点的波形图, 并写出必要的参数。74LS161 管脚图及功能表如下:



CLK	R_D'	LD'	EP	ET	工作状态
×	0	×	×	×	置零
↑	1	0	×	×	预置数
×	1	1	0	1	保持
×	1	1	×	0	保持(C=0)
↑	1	1	1	1	计数



6. (10分) 试用 JK 触发器加尽可能少的门电路实现能够自启动的三位环形计数器 (要求有效循环是 $Q_0Q_1Q_2$: 100—010—001—100), 并画出逻辑图。

7. (15分) 试用 JK 触发器和必要的门电路设计一同步时序电路, 当 X=1 时电路实现 5

进制计数器, 初态为 001; 当 X=0 时, 电路实现 6 进制计数器, 初态为 000。写出驱动方程、状态方程、输出方程即可, 不必画图。

8. (15分) 试用 D 触发器及必要的门电路设计两位串行输入、并行输出双向移位寄存器。寄存器有 X、K 两个输入端, K 控制移位方向, X 输入数据。K=0 时, 寄存器数据从高位移向低位, X 往寄存器高位送数据; K=1 时, 寄存器数据从低位移向高位, X 往寄存器低位送数据。