场效应器件物理

第12章 MOSFET进阶

12.1 非理想效应



□ MOSFET亚阈特性

□ 沟道长度调制效应

□ 迁移率变化

□ 速度饱和



12.1 非理想效应

亚阈值电流:定义



亚阈值电流:形成机制



12.1 非理想效应

亚阈值电流:电压特性





2015-6-15

(C_{ii}减小)

12.1 非理想效应 亚國值电流:亚國值摆幅

亚阈值摆幅S(Subthreshold swing):漏电流减小一个数量级所需的栅压 $I_D(\mathbf{A})$ 变化量,S=dV_{GS}/d(lgI_{Dsub}) S也是半对数亚阈特性曲线斜率的倒数 10^{-б} S小好? 大好? 10⁻⁸ S越小)V_{GS}的降低能快速关断器件 Subshreshold swing 10^{-10} $S \equiv dV_G / d(logI_D)$ S是量化MOS管如何随栅压快速关断的参数 10^{-12} -0.20.2 0.4 亚阈值摆幅S影响因素 $V_G(\mathbf{V})$ $V_{\rm T}$ 实际转移特性(半对数坐标) $S^{\infty}(C_{ox}+C_{dep}+C_{it})/C_{ox};$ C_{it}:界面陷阱电容 减薄栅氧厚度(Cox增大)、降低衬底掺杂(Cdep减小)、减小表面陷阱密度

12.1 非理想效应 亚國值电流对器件的影响

□ 开关特性变差:

- ◆ 由于存在亚阈电流l_{Dsub}, V_{GS}略低于V_T时关态电流I_{off}不为0,
 ◆ l_{Dsub}变成关态电流的主要组成部分。
- ◆ l_{Dsub}的存在增大了待机状态的静态功耗。
- □ V_T 不能很小,否则 V_{GS} =0时的 I_{off} (I_{Dsub})会增大,静态功耗增加
- □ 减小I_{Dsub}影响的措施
 - ◆ 增大Cox, 减小亚阈值摆幅, 使器件可以快速关断
 - ◆ 提高关断/待机状态下器件的阈值电压V_T:
 - 通过衬底和源之间加反偏,使 V_T 增加,从而使 V_{GS} (=0) << V_T

亚阈值电流的应用

□ 亚域区的利用:

- ♦ V_{GS}比V_T小,存在I_{dsub},可认为器件导通
- ◆ 亚域区内栅压变, I_{dsub}变,可实现放大
- ◆ 与正常放大相比,**I**_D小,功耗小。
- ◆ 低压低功耗电路中可以使器件工作在亚阈区。
- 利用亚阈特性进行微弱信号放大的应用研究正得到越来 越大的重视

沟道长度调制效应:机理



饱和区: $V_{DS} \uparrow \Rightarrow \Delta V_{DS} (= V_{DS} - V_{DS(sat)}) \uparrow \Rightarrow \Delta L \uparrow \Rightarrow 有效沟长L' = (L - \Delta L) \downarrow$

沟道长度调制效应:模型1



12.1 非理想效应 沟道长度调制效应:模型2 夹断区横向电场满足的一维泊松方程 $\frac{dE}{dE} = \frac{\rho(x)}{r}$ dx夹断区的电荷密度 $\rho(x) = -eN_a(52)$ 与空间座标无关) 夹断区内x点的电场强度E(x) = $\int_{0}^{x} \frac{\rho}{\varepsilon_{s}} dx = -\frac{eN_{a}x}{\varepsilon_{s}} - E_{sat}(边界条件E|_{x=0} = E_{sat})$ 夹断区内x点的电势 $\phi(x) = -\int E(x) dx = \frac{eN_{a}x^{2}}{2\varepsilon_{s}} + E_{sat}x + C1$ 夹断区两端的电势差 $\Delta V_{DS} = \int_{0}^{\Delta L} \mathbf{E}(x) dx = \phi(\Delta L) - \phi(0) = \frac{eN_a \Delta L^2}{2\varepsilon_a} + \mathbf{E}_{sat} \Delta L$ 夹断区长度 $V_{GS} > V_T$ $\Delta L = \sqrt{\frac{2\varepsilon_s}{eN}} \left[\sqrt{\phi_{sat} + (V_{DS} - V_{DS(sat)})} - \sqrt{\phi_{sat}} \right]$ $V_{DS} > V_{DS}(\text{sat})$ 其中 $\phi_{sat} = \frac{2\varepsilon_s}{eN_a} \left(\frac{E_{sat}}{2}\right)^2$ 反型电荷 $x = \Delta L$ 2015-6-15 漏源电流 $I_D' = \left(\frac{L}{I - \Lambda I}\right) I_D$ **P**型

沟道长度调制效应:模型3

考虑沟道长度调制效应的IV常用表达式:电流随着V_{DS}的升高而上升

$$I_{D(sat)} = \frac{W\mu_{n}C_{ox}}{2L}(V_{GS} - V_{T})^{2}(1 + \lambda V_{DS})$$

□ 沟道长度调制效应系数: $\lambda = \frac{\Delta L}{LV_{DS}}$ □ 不是一个常数,和沟长有关: $\lambda \propto \frac{1}{L}$

放大应用时,影响电压放大倍数的参数:饱和区输出电阻

$$R_{\rm o} = R_{\rm ds} = \frac{1}{\lambda I_{\rm D(sat)}}$$

沟道越短, *λ*越大, *R*。越小, 器件的电压放大倍数下降

12.1 非理想效应 沟道长度调制效应:影响因素



衬底掺杂浓度N。越小⇒△L的绝对值越大⇒沟道长度调制效应越显著

沟道长度L越小⇒△L的相对值越大⇒沟道长度调制效应越显著

12.1 非理想效应 迁移率变化:纵向电场的影响(1)

□ MOSFET载流子迁移率不是理想情况下的常数,受沟道内电场

的影响



□ 沟道中的电场

- ▶ 由V_{DS}形成的沿沟道方向的电场分量
- ▶ 由V_G形成的与沟道垂直方向的电场分量

12.1 非理想效应 迁移率变化:纵向电场的影响(1)



 V_{GS} ↑⇒ 沟道内的纵向电场↑ ⇒ 沟道载流子的运动更趋近界面 ⇒ 表面散射 ↑⇒ 表面迁移率 $\mu_s \downarrow \Rightarrow \mu = f(V_{GS})$

12.1 非理想效应 迁移率变化:纵向电场的影响(2)

- 表面迁移率(记为µeff)与反型层中垂直 方向的电场E_{eff}关系: $\mu_{\rm eff} = \mu_0 \left(\frac{E_{\rm eff}}{E_0}\right)^{-1/3}$
- μ_0 和 E_0 为实验曲线的拟合参数 µ₀为低场表面迁移率 E。为迁移率退化时的临界电场 E_{eff}反型层中所有电子受到的平均电场, 与tox关系不明显,取决于氧化层下方 电荷:

$$E_{\rm eff} = \frac{1}{\varepsilon_{\rm s}} \left(\left| Q_{\rm SD}^{(\rm max)} \right| + \frac{1}{2} Q_{\rm n}^{(\rm max)} \right)$$

µ_{eff}受温度影响大: 晶格散射



12.1 非理想效应 迁移率变化:纵向电场的影响(3)

□ 对漏电流、跨导的影响

$$I_{D} = \frac{W\mu_{n}C_{ox}}{2L} [2(V_{GS} - V_{T})V_{DS} - V_{DS}^{2}]$$

$$I_{D(sat)} = \frac{W\mu_{n}C_{ox}}{2L}(V_{GS} - V_{T})^{2}(1 + \lambda V_{DS})$$

$$\boldsymbol{g}_{mL} = \frac{W \boldsymbol{\mu}_n \boldsymbol{C}_{ox}}{L} \boldsymbol{V}_{DS} \qquad \boldsymbol{g}_{mS} = \frac{W \boldsymbol{\mu}_n \boldsymbol{C}_{ox}}{L} (\boldsymbol{V}_{GS} - \boldsymbol{V}_T)$$

♦ V_{GS}增加,反型层电荷有效迁移率降低,漏电流、跨导随栅压增加而增加的趋势变缓

12.1 非理想效应迁移率变化:漂移速度与电场的关系



□ E较高时,达到一临界电场 E_c 时,载流子漂移速度将达到饱和速度 v_{Sat} ,使载流子的µ下降 $\mu = v_{sat} / E$

12.1 非理想效应迁移率变化:漂移速度与电场的关系



$$E \propto \frac{V_{DS}}{L} \left\langle \begin{array}{l} \text{短沟道易饱和} (V_{DS} = 3V, L = 1 \mu m 时, E = 3 \times 10^4 \text{ V/cm}) \\ \text{高电压易饱和} \end{array} \right\rangle$$

12.1 非理想效应



□有效迁移率(记为µ)常用经验公式:

$$\mu = \frac{\mu_{\rm eff}}{\left[1 + \left(\frac{\mu_{\rm eff}E}{v_{\rm Sat}}\right)^2\right]^{\frac{1}{2}}}$$

□载流子速度饱和, V_{DS}↑,载流子v不变,电流饱和:

 $J = \sigma \mathbf{E} = en\mu_n \mathbf{E} = env$

 ◆若µ为常数, V_{DS}↑, E↑, v↑, 直到漏端夹断, 发生夹断饱和 V_{DS(sat)0} = V_{GS} - V_T
 ◆速度饱和时,器件还未发生夹断饱和, 属于提前饱和, V_{DS(sat)1} < V_{GS} - V_T



与理想µ相比,曲线提前拐弯, V_{DS(sat)}和I_{DS(sat)}都减小

12.1 非理想效应 迁移率变化:速度饱和效应



迁移率变化:速度饱和效应



□ V_{GS}-V_T<0:弱反型区, I_D与V_{GS}指数关系(较小), g_m与V_{GS}指数关系
 □ V_{GS}-V_T>0(较小):强反型区,器件易发生夹断饱和,

 I_D 与 V_{GS} 平方关系,中电流, g_m 与 V_{GS} 线性关系

□ V_{GS}-V_T>0(很大):器件很难发生夹断饱和,易发生速度饱和, 大电流,但跨导饱和。

□ 模拟放大电路设计中:放大用MOSFET避免工作在速度饱和区



弹道输运MOSFET

- ◆ 沟道长度L<0.1µm,小于散射平均自由程
- ◆ 载流子从源到漏运动大部分没有一次碰撞
- ◆ 高速器件

□ 非弹道输运MOSFET



- ♦ 沟道长度L>0.1µm,大于散射平均自由程
- ◆ 载流子从源到漏运动需经过多次散射
- ◆ 载流子运动速度用平均漂移速度表征

弹道输运:速度过冲

12.1 非理想效应 弹道输运: ID对VGS的依赖关系

L 长沟器件: 载流子速度正比于电场 $v = \mu E$ $I_D \propto (V_{GS} - V_T)^2$

□ 短沟器件: 电场大于临界电场, 速度饱和。

$$v = v_{se}$$

 $I_D \propto (V_{GS} - V_T)$

□ 发生弹道输运的短沟器件:载流子速度大于饱和速度。 $I_D \propto (V_{GS} - V_T)^{\frac{3}{2}}$



- □ MOSFET亚阈特性
- ◆ 亚阈电流的定义和特点
- ◆ 亚阈值摆幅的定义和物理意义
- ◆ 亚阈特性的应用
- □ 沟道长度调制效应的定义对IV特性的影响
- □ 迁移率变化和速度饱和效应的概念和对器件特性的影响。
- ◆ 垂直沟道的电场(Vgs)对表面迁移率的影响。
- ◆ 平行沟道的电场(Vds)产生的速度饱和。
- □ 弹道运输和非弹道输运的特点。





■ 器件缩小的意义

- 器件缩小的几种方式
- 恒场按比例缩小参数的变化
- 按比例缩小可能引发的短沟道效应

12.2 按比例缩小



□ MOSFET IC的发展趋势:

◆ 工艺特征尺寸: 0.25um→0.18 um→0.13um→90nm→60nm

 \rightarrow 45nm \rightarrow 32nm \rightarrow 22nm \rightarrow 16nm

◆ 最小沟长L`→kL,缩小因子k≈0.7,

□ 尺寸缩小好处:

- ◆ 提高集成度: 同样功能所需芯片面积更小
- ◆ 提升功能: 同样面积可实现更多功能
- ◆ 降低成本: 单管成本降低
- ◆ 改善性能: 电容减小, 使电路延时减小,

速度加快;

电源电压减小,器件的功耗降低

12.2 按比例缩小



□ 完全按(恒定电场)比例缩小(Full Scaling)

- ◆ 尺寸与电压按同样比例缩小
- ◆ 电场强度保持不变
- ◆ 最为理想,但难以实现(器件阈值电压不能按比例缩小)
- □ 恒压按比例缩小(Fixed Voltage Scaling)
 - ◆ 尺寸按比例缩小,电压保持不变
 - ◆ 电场强度随尺寸的缩小而增加,强场效应加重
- □ 一般化按比例缩小(General Scaling)
 - ◆ 尺寸和电场按不同的比例因子缩小
 - ◆ 迄今为止的实际做法

12.2 按比例缩小







$$L'=kL\longrightarrow 漏袝结耗尽层x_{D}'=kx_{D}\xrightarrow{x_{D}\propto \sqrt{\frac{V_{DS}}{N_{a}}}} N_{a}'=N_{a}/k$$

12.2 按比例缩小



按比例缩小的参数:尺寸与电压按同样比例缩小

- 器件尺寸参数(L, tox, W, xj): k倍
- 掺杂浓度(Na, Nd): 1/k倍
- 电压V: k倍
- 对其他器件参数的影响
 - 电场E: 1倍
 - 耗尽区宽度Xd: k倍
 - 电阻R(与L/W成正比):1倍;总栅电容(与WL/tox成正比):k倍
 - 漏电流I(与WV/L成正比): k倍
 - 对电路参数的影响
 - 器件密度(与WL成反比): 1/k²倍
 - 每器件功耗P(与IV成正比): k²倍
 - 器件功率密度(每器件功耗/器件面积)(与IV/WL成正比):1
 - 电路延迟时间(与RC成正比): k倍



完全按比例缩小:小结

$$V_{T} = \frac{\sqrt{2\varepsilon e N_{a}(2\phi_{fp})}}{C_{ox}} + V_{FB} + 2\phi_{fp} \quad (\hat{\mathbb{R}} - \overline{\Im} \propto \sqrt{k}, E = \overline{\Im} - k \overline{K} \overline{M} + 2 \overline{M} \overline{M}$$

- 沟道长度减小到一定程度后,缓变沟道近似不再成立,器件的电场增加, 增加的电场会引起偏离长沟特性的一系列二级物理效应,统称为短沟道 效应。包括:
 - ◆ 沟长缩短后,V_{DS}产生的高E时载流子速度饱和,跨导下降
 - ◆ 阈值电压随沟长的减小而下降,不再是常数
 - ◆ 亚阈特性退化, 亚阈电流随沟长的减小而增加, 器件关不断
 - ◆ 诱发器件发生各种击穿: 栅氧击穿、漏衬雪崩、源漏穿通
 - ◆ 影响器件寿命的热载流子效应

12.2 按比例缩小



□ 缩小原则: 应使短沟道器件保持电学上的长沟道特性,标志:

◆ V_{DS}>3kt/e, 弱反型区I_{Dsub}与V_{DS}无关

◆ I_D与1/L成正比

□ 长沟道特性最小沟长(经验公式):

• L>=c1[$r_j t_{ox} (W_S + W_D)^2$]^{1/3}

◆ c1为常数(0.4), r_i源漏结深, t_{ox}氧化层厚度

◆ W_s+W_p源漏区耗尽层宽度之和

□ 有利于器件继续发展的技术(可延缓短沟道效应):

◆ 高K介质: 放缓了器件对栅介质厚度缩小的需求,使缺陷减少,E减小

◆ FinFET器件的使用:薄体区,减缓穿通,改善亚阈值摆幅,减小电路 功耗





■ 器件缩小的意义

- 器件缩小的3种方式
- 恒场按比例缩小参数的变化结果
- 按比例缩小可能引发的短沟道效应有哪些





阈值电压的短沟效应
 阈值电压的窄沟效应

■ 阈值电压的离子注入调整技术



12.3 阈值电压修正

VT随L的变化



- □ 利用电荷共享模型分析(实际MOSFET):
- ◆ 源衬结(0偏)和漏衬结(反偏)的耗尽层向沟道区扩展
 ◆ 近似认为:左右下方两个三角形内的耗尽层电荷在V_{DB}、V_{SB}下产生,

只<mark>梯形内</mark>的空间电荷由V_{GS}控制产生。

□ 理想情况(长沟器件):两侧三角形内空间电荷的量相对少,

近似栅氧下方耗尽层电荷都是在V_{GS}控制产生

 实际情况(短沟器件):两侧三角形内空间电荷的量相对增加, 实际需V_{GS}控制产生的电荷减少,V_T减小

$$V_{TN} = \frac{|Q'_{SDmax}|}{C_{ox}} + V_{FB} + 2\phi_{fp}$$
12.3 阈值电压修正 VT随L的变化:表面空间电荷



12.3 阈值电压修正 VT随L的变化: ΔL的计算



$$V_{T} = V_{FB} + 2\phi_{fp} + \frac{|Q'_{B\max}|}{C_{ox}} = V_{FB} + 2\phi_{fp} + \frac{eN_{a}x_{dT}}{C_{ox}} \left[1 - \frac{r_{j}}{L} \left(\sqrt{1 + \frac{2x_{dT}}{r_{j}}} - 1 \right) \right]$$

$$\Delta V_T \equiv V_T(短沟道) - V_T(长沟道) = -\frac{eN_a x_{dT}}{C_{ox}} \left[\frac{r_j}{L} \left(\sqrt{1 + \frac{2x_{dT}}{r_j}} - 1 \right) \right] < 0$$

若沟道长度L短到与漏-源结深r_j相当时,阈值电压V_T与沟道 长度L有关,此时V_T随L的减少而减少

计算实例:n沟道MOSFET, $N_a = 3 \times 10^{16} \text{ cm}^{-3}$, $t_{ox} = 45 \text{ nm}$, $L = 1.25 \mu \text{m}$, $r_j = 0.5 \mu \text{m}$ $\Rightarrow C_{ox} = 7.67 \times 10^{-8} \text{ F/cm}^2$, $\phi_{fp} = 0.376 \text{ V}$, $x_{dT} = 0.18 \mu \text{m} \Rightarrow \Delta V_T = -0.140 \text{ V}$

12.3 阈值电压修正 VT随L的变化:关系曲线



沟道长度/源漏扩散结深 = $L/r_j \downarrow \Rightarrow |\Delta V_T|$ 漏源电压 $V_{DS} \uparrow \Rightarrow /\Delta V_T / \uparrow$ 衬底掺杂浓度 $N_a \uparrow \Rightarrow$ 表面电荷密度 ↑ $\Rightarrow |\Delta V_T|$ 体源电压 / $V_{BS} / \uparrow \Rightarrow /\Delta V_T / \downarrow$

12.3 阈值电压修正 VT随W的变化:表面电荷



 ■ MOSFET半导体表面耗尽层在宽度方向将存在横向展宽现象
 ● 阈值反型点时, V_{GS}产生了中间矩形和两侧的空间电荷
 ● 理想情况(宽沟器件): 栅两侧空间电荷的量相对少,可忽略, 阈值反型点时,近似认为只中间矩形内的耗尽层电荷需要栅压产生
 ● 实际情况(窄沟器件): 两侧空间电荷的量相对多,不可忽略, 阈值反型点时,需V_{GS}产生的耗尽层电荷增多, V_T增大

$$V_{TN} = \frac{|Q'_{SDmax}|}{C_{ox}} + V_{FB} + 2\phi_{fp}$$

12.3 阈值电压修正
$$V_{T}$$
随W的支化:表面电荷
^{理想模型(适用宽沟道):}
 $\bigotimes V_{cs}$ 控制的表面总电荷 | $Q_{B}| = eN_{a}x_{aT}$ WL
单位面积的表面电荷 | $Q_{Bmax}| = eN_{a}x_{aT}$
 $\int \mathbf{G}$
 $\int \mathbf{G$

12.3 阈值电压修正 VT随W的变化: △VT的计算



若衬底非均匀掺杂,沟道边缘非1/4圆柱体,则 $\Delta V_T = \frac{eN_a x_{dT}}{C_{ox}} \left(\frac{\xi x_{dT}}{W} \right)$

若沟道宽度W窄到与表面空间电荷区宽度x_{dT}相当时,阈值电压 V_T与沟道宽度W有关,此时V_T随W的减少而增加

计算实例:n沟道MOSFET, $N_a = 3 \times 10^{16} \text{ cm}^{-3}$, $t_{ox} = 45 \text{ nm}$, $W = 1.59 \mu \text{m}$, $r_j = 0.5 \mu \text{m}$, $\xi = \pi/2$ ⇒ $C_{ox} = 7.67 \times 10^{-8} \text{ F/cm}^2$, $\phi_{fp} = 0.376 \text{ V}$, $x_{dT} = 0.18 \mu \text{m} \Rightarrow \Delta V_T = 0.2 \text{ V}$

12.3 阈值电压修正 VT随W的变化:关系曲线



$$V_T = V_{FB} + 2\phi_{fp} + \frac{eN_a x_{dT}}{C_{ox}} \left(1 + \frac{\pi X_{d\max}}{2W}\right)$$

$$\Delta V_T = \frac{eN_a x_{dT}}{C_{ox}} \left(\frac{\pi x_{dT}}{2W}\right) > 0$$

沟道宽度/表面空间电荷区厚度 $W/x_{dT} \downarrow \Rightarrow |\Delta V_T|$ ↑

短沟道效应: L减小, VT减小; 窄沟道效应: W减小, VT增加。 若器件同时受到两种效应的影响,则两模型需合并,采用三维空 间电荷区近似综合分析,不再讨论

12.3 阈值电压修正

离子注入调整VT:原理

$$V_{TN} = \frac{|Q'_{SDmax}|}{C_{ox}} - \frac{Q'_{ss}}{C_{ox}} + 2\phi_{fp} + \phi_{ms}$$

= $f(N, Q'_{ss}, \phi_{ms}, C_{ox})$ $|Q_{SD}'_{max}| = eN_a x_{dT}$

- □ 通过离子注入技术向沟道区注入杂质,改变氧化层下方半导体 衬底表面的掺杂分布(N),调整V_T。
- 高子注入技术是微电子工艺中的一种重要的掺杂技术,也是控制MOSFET阈值电压的一个重要手段。
- 离子注入的方法就是在真空中、低温下,把杂质离子加速,获 得很大动能的杂质离子即可以直接进入半导体中;同时也会在 半导体中产生一些晶格缺陷,因此在离子注入后需用低温进行 退火来消除这些缺陷。

12.3 阈值电压修正

- 高子注入的优点是能精确控制杂质的总剂量、深度分布和面均匀性, 而且是低温工艺(可防止原来杂质的再扩散等),同时可实现自对准 技术(以减小电容效应)。
- 当具有高能量的离子注入到固体靶面以后,这些高能粒子将与固体靶面的原子与电子进行多次碰撞,这些碰撞将逐步削弱粒子的能量,最后由于能量消失而停止运动,形成一定的杂质分布。(Delta函数型分布,阶跃函数型分布)



杂质被电场加速注入到硅片内后,受到硅原子的阻挡,由于杂质离子 具有的能量是不均匀的,所以在一般情况下其分布类似高斯分布。

■ 实际情况??

$$V_T = V_{T0} - \frac{eD_I}{C_{ox}}$$

■ 公式前提:所有的注入杂质,都参与改变V_T

12.3 阈值电压修正 离子注入调整VT:注入杂质分布 给定剂量Di后,对V_T影响量与杂质注入到S后的分布函数相关 Delta函数型分布 金属 氧化层 P型半导体 注入前的掺杂浓度 单位面积注入的离子数D₁ $D_{I} (\rm cm^{-2})$ $D_I = \delta(x)(N_S - N_a) \quad V_T = V_{T0} + \frac{eD_I}{C}$ Na 注入后的平均掺杂浓度 $x \neq 0$ $x = x_{dT}$ 阶跃函数型分布 注入深度 金属 氧化层 P 型半导体 $D_I = (N_s - N_a) x_I$ Ns $V_T = V_{T0} + \frac{eD_I}{C}$ $X_{I} < X_{dT}$ V_T利用N_s求出 $X_{l}>X_{dT}$ $x \neq 0$ $x = x_I x = x_{dT}$ 高斯函数型分布:更接近实际情况,分析较复杂 注入深度 X_{dT}: 注入后的最大耗尽层厚度 2015-6-15

12.3 阈值电压修正



□ 沟道长度和宽度变化对阈值电压的影响及相应原因

- □ 掺杂浓度和漏电压与短沟对阈值电压影响
- □ 离子注入调整阈值电压的过程
- □ 阈值电压调整量和注入剂量的关系

12.4 击穿特性



□ 栅氧化层击穿

□ 漏衬pn结雪崩击穿

□ 沟道雪崩击穿

□ 寄生晶体管击穿

□ 源漏穿通效应

□ LDD结构的MOSFET

12.4 击穿特性

MOSFET主要击穿机构



12.4 击穿特性

栅-源介质击穿

□ 击穿现象

◆ V_{GS}↑=BV_{GS}→氧化层电场强度E_{ox}>临界电场强度E_B,氧化层发生介电击穿, 栅衬短路,栅电流产生

◆ 若E_B=6x10⁶V/cm,当氧化层厚度50nm时,BV_{GS}=30V



- ◆ 栅压V_{GS}: E_{ox}≈V_{GS}/t_{ox}
- ◆ 栅感应静电荷Q_I: E_{ox}≈Q_I/t_{ox}C_{ox},因t_{ox}C_{ox}较小,很少的电荷即可引起击穿

12.4 击穿特性

漏pn结击穿(沟道未形成)



- □ MOSFET漏衬PN结反偏压V_{DS}大到一临界值,发生雪崩击穿
- 理想的平面单边突变结:
 - ◆ 击穿电压是轻掺杂侧掺杂浓度的函数

$$BV_{\rm np} = \frac{\varepsilon_{\rm s} E_{\rm C}^{2}}{2{\rm e}N{\rm a}}$$

- □ MOSFET漏衬PN结的BV_{DS}要小于理想的BV_{np}
 - ◆ 有拐角,耗尽区的电场在拐角处(棱角电场)容易集中,大于平面处电场
- □ V_{GS}=0时漏pn结的击穿

12.4 击穿特性

漏pn结击穿:栅调制击穿



□ V_{GS}<<0:

◆ 栅上积聚了负电荷,漏区边缘存在栅漏交叠,会有电力线中止于栅极◆ 增大了漏pn结空间电荷区在表面附近的分布曲率→击穿电压降低

12.4 击穿特性

沟道雪崩倍增效应



- □ V_{GS}>V_T,器件导通,容易发生沟道雪崩倍增效应
- ◆ 发自S端的载流子(形成电流I_s),进入沟道区,受沟道电场的加速
- ▶ 在D端附近发生雪崩倍增,
 - 产生的电子被漏极收集(加入I_D),产生的空穴注入衬底(产生I_{sub})

12.4 击穿特性





□ V_{GS}-V_T>0时,器件导通

- ◆ 沟道区载流子在D端诱发雪崩击穿,倍增击穿需要一过程,属于软击穿
 ◆ V_{cs}越大,沟道载流子数越多,倍增越快,BV_{Ds}越小
- □ V_{GS}-V_T<0时,器件截止
 - ◆ 漏一衬pn结击穿,电流从无到击穿时大的值,属于硬击穿
 - ◆ V_{GS}越负, BV_{DS}越小——栅调制击穿, /-V_{GS}/↑=>E_{DG}↑=>BV_{DS}↓。

12.4 击穿特性





12.4 击穿特性



□ 易发生寄生晶体管击穿: 短沟高阻衬底的MOSFET



- ▶ 基区较窄
- > 注入沟道区的电子易被漏极收集
- ▶ 漏结附近的E较强,倍增效应强
- ♦ 高阻衬底, Rsub大, 易触发NPN导通
- □ 减弱方法
- ◆ 降低衬底Rsub,降低衬底电阻,重掺杂衬底





12.4 击穿特性

源漏穿通效应

源漏穿通:漏衬和源衬空间电荷区交接,导致沟道近源端附近势垒降低, 电子跨越势垒高度由源极注入到漏极,使得漏电流增大。





◆ 反偏压V_{DS}↑,势垒高度增加,漏衬耗尽层横向通过沟道向源端扩展
 > 与源衬结空间电荷区相接时,源衬势垒高度降低

12.4 击穿特性

源漏穿通效应

DIBL:

П

Drain Induced Barrier Lowering 漏致势垒降低



- □ 特点:
- ♦ V_{DS}增,耗尽层越往源区扩展,穿通效应增强;
- ◆ 短沟高阻的MOSFET器件更容易发生
- ◆ 穿通不只发生在衬底表面的沟道区,沟道下方也会因耗尽层相接穿通

12.4 击穿特性





- V_{GS}<V_T,若发生穿通,I_D变得和V_{DS}相关,无法关断,亚阈特性恶化,器件栅 控能力降低;
- ♦ V_{GS}>V_T,沟道存在,沟道受VGS的调控,
 沟道下方的耗尽层也可发生穿通,形成穿通电流,此电流不受栅压的控制,器件电流的栅控能力降低:
- □ 穿通电压 V_{PT} :漏结耗尽层和源衬耗尽层相连时的 V_{DS} $V_{PT} = \frac{qN_AL^2}{2\varepsilon_s} V_D,$ $V_D : pn 结接触电势$

12.4 击穿特性



- □ 各种击穿的物理过程和相关影响因素
- □ 避免或延缓各种击穿发生的有效措施
- 雪崩倍增效应与漏衬pn结击穿、沟道雪崩击穿
 和寄生晶体管击穿的关系
- □ 源漏穿通效应对**I-V**特性和亚阈特性的影响
- □ MOSFET的轻掺杂漏结构

运行在空间的各类人造卫星、航天器会受到地球带电粒

- 子、太阳宇宙射线等各种辐射,并造成不同程度的损伤。另 外,除天然辐射环境外,核武器爆炸也会对各种电子系统及 元器件构成严重威胁。
- □ 辐射环境:

辐射环境不同,辐射因素就不同,对微电子器件影响就不同

□ 辐射效应:

辐射对材料的作用

MOSFET的电离辐射效应:
 电离辐射对MOSFET的影响

12.5 辐射效应

辐射环境:空间辐射

空间辐射来自宇宙射线,来自银河系和太阳系的某些星球

- 地球磁场对外层空间带电粒子的捕获作用,所以地球周围形成了 高能粒子组成的环形辐射带
- 内辐射带:距地面600~6000km,高能
 质子(~100MeV,影响中低轨道卫星)
- 外辐射带:距地心2.万km,高能电子
 (20keV~1.6MeV),影响高轨道卫星
- ◆ 累计效应为主:
- ▶ 在辐射环境越久,辐射效应越明显
- ▶ 表示辐射强弱的量:总剂量
- ▶ 单位: rad(Si),不同材料对辐射的吸收不

同,需注明材料



12.5 辐射效应

辐射环境:核辐射

核辐射: 核爆炸环境和核动力环境

- □ 核辐射产生的高能粒子:
- ◆ 快中子流: 能量>0.5MeV,辐射有效半径
 1km~几十km
- γ 射线: 能量~1MeV,辐射有效半径
 3km~几百km
- ◆ 热电磁脉冲:电场10⁵V/m,磁场10²A/m,
 f=10kHz~100MHz,脉冲间隔10~30ns
- ◆ 瞬态效应为主:
- 表示辐射强弱的量:剂量率--单位时间内 材料吸收的能量



▶ 单位: rad(Si)/s

12.5 辐射效应

辐射物理效应:位移效应

辐射

 \bigcirc

晶格 原子

间隙

Ο

 \bigcirc

空位

- □ 辐射粒子与晶格原子碰撞→产生空位、间隙原子
- 中子辐射造成的位移效应显著:

中子不带电,能量大,穿透能力强

 位移效应会破坏晶体材料的晶格结构和周期性的势场,
 在禁带中引入新的电子能级,新能级能起到以下作用

◆ 复合中心→少子寿命↓

◆ 杂质补偿中心→多子浓度↓ →电阻率 ↑

◆ 散射中心→载流子迁移率↓

□ 永久性损伤:去掉辐射源,材料不可恢复

半掉永久性损伤和瞬时损伤: 辐射源去掉后,经过一段时间或采取措施,缺陷会消失一部 分,或自行恢复

- □ 辐射粒子和电子相互作用→产生了自由电子、带电离子
- □ γ 射线容易引起电离效应 对硅器件影响,引入表面缺陷,产生 ◆ 氧化层正电荷 ◆ Si-Si0₂界面陷阱

12.5 辐射效应



辐射物理效应:电离效应

12.5 辐射效应

MOSFET的辐射效应



12.5 辐射效应 <u>福射产生氧化层电荷:特性1</u>
 正栅压下,辐射引入的空穴向硅一侧移动,且栅压V_G↑→中途未被复合 而最终到达Si-SiO₂界面附近且被陷阱俘获的空穴数↑→引入的附加正 电荷量↑→平带电压漂移量|ΔV_{fb}|↑,负向变化有负号



12.5 辐射效应

辐射产生氧化层电荷:特性2



12.5 辐射效应





- □ 不同的辐射计量下亚阈值电流和栅压的关系
- □ 在亚阈区,I_D-V_{GS}曲线的斜率是界面态密度的函数
- ♦ 带电的界面态密度改变,会改变同栅压下半导体表面的电荷

12.5 辐射效应





- □ 在界面态密度N_{it}随氧化层E_{ox}和时间t的变化曲线
- ◆ 离化辐照后,界面态密度逐渐上升,并在100~1000s后达到其稳定值
- ♦ E_{ox}增,饱和的N_{it}增,上升越快: 电子、空穴迁移快,中途未被复合到达界面的空穴增多, 界面态很快饱和
12.5 辐射效应



A--<111>,900℃退火;B--<111>未退火; C--<100>,900℃退火;D--<100>未退火。 辐射加固设计1

晶向:采用<100>而 非<111>作为MOS器 件的衬底晶向 氧化后退火: 900℃N, 气氛下的氧化后退火, 在较低栅压下有效 牺牲氧化:即先在硅片 上生长一层很厚的氧化 层,然后刻蚀掉并进行 HCI蒸汽化学处理后, 再做标准的栅氧化层工 艺

12.5 辐射效应

辐射加固设计2



■ 氧化方法: 在干氧氧化、湿氧氧化、 水汽氧化中,1000 ℃的干氧氧化 最佳。干氧氧化时尽量避免掺氯 ■ 氧化后退火气氛: N₂、Ar退火有利 于抗辐照,H₂退火不利于抗辐照 ■ 最佳退火温度与时间:因氧化层而 异,干氧氧化的最佳条件是不高于 850 ℃, 90min; 水汽氧化的最佳 条件是900 ℃, 30min

12.5 辐射效应





12.5 辐射效应

辐射加固设计4



采用绝缘材料(如CMOS/SOI、CMOS/SOS)等取代硅材料作为衬底,可实现 完全的介质隔离,pn结面积小,不存在任何寄生晶体管,产生的光电流可比 硅衬底小三个数量级





MOSFET的缩小是非理想的按比例缩小,内部E随L、 t_{ox}减小增加,易诱发热载流子效应

□热载流子定义

□热载流子类型

□抗热载流子措施: 轻掺杂漏结构



- □ 热载流子
 - ◆ 热载流子有效温度**Te**高,若环境温度为**T**,则
- ◆ 平均能量 (kT_e) 大于晶格能量 (kT) 的载流子
- ◆ 大的能量主要从电场获得
- 热载流子效应: 热流子对器件特性的影响
- ◆ 热载流子越过Si-SiO₂界面势垒注入到SiO₂层中,被氧化层陷阱俘获,氧化层 电荷变化
- ♦ 高能量载流子越过界面时,会产生界面态,使界面陷阱电荷变化
- ▶ 使器件V_T漂移,表面散射增强,使迁移率下降
- ◆ 或者被栅极收集,形成<mark>栅电流</mark>
- □ 热载流子效应特点:
- ◆ 是一连续过程,器件经过一段时间会衰退
- ◆ 短沟器件更容易发生此效应



沟道热载流子效应(CHE)



CHE: Channel Hot Electron

 V_{DS} 产生的横向沟道电场加速沟道电子→在漏结附近达到临界能量成为热电子→→热电子注入SiO₂(形成栅电流I_g)

雪崩热载流子效应AHC



AHC: Avalanche Hot Carrier

横向沟道电场加速沟道电子→在漏结附近达到临界能量成为热电子→ 碰撞电离(雪崩倍增)→热电子部分被漏收集,一部分注入SiO₂(形 成栅电流I_g),热空穴注入衬底(形成衬底电流I_{sub})

衬底热载流子效应



 V_{GS} 和 V_{BS} 纵向耗尽层电场 ↑ →耗尽层内产生热电子,并注入SiO₂

SHE: Substrate Hot Electron

12.6 热载流子效应

结构:在沟道的漏端及源端增加低掺杂区,降低了沟道端口处的 掺杂浓度及掺杂浓度的分布梯度

■ 作用:降低沟道中漏附近的电场,提高FET抗热载流子能力



LDD结构:掺杂分布



LDD结构:漏区掺杂浓度较低且分布梯度较缓,降低沟道中漏附近的电场

🔶 电力线不易集中,电场减小

LDD结构:电场分布



□ LDD结构: 降低沟道中漏附近的电场,好处:提高了器件的可靠性

◆ 提高FET抗热载流子能力,

◆ 减缓雪崩击穿效应,寄生双极晶体管击穿效应

LDD结构:工艺1

LDD缺点:

- 增加了工艺复杂度和源漏串联电阻
- 在源区与漏区一样也做了轻掺杂结构:降低了工艺成本,增加了串联电阻



LDD结构:工艺2







□ 热载流子定义和类型

□ 热载流子效应对MOSFET器件特性的影响

- 抗热载流子措施:轻掺杂漏结构的特点及抗热载流子效
 应的原因
- □ 轻掺杂漏形成的简单工艺流程

12.6 小结

□ 摩尔定律和利润竞争规则要求器件尺寸不断缩小。

- ◆ 恒定电压按比例缩小
- ◆ 恒定电场按比例缩小
- ◆ 恒定电场按比例缩小后器件结构参数和特性的变化
- ◆ 实际中参数按照不同比例缩小
- □ 器件尺寸缩小后不得不面对短沟效应。
- ◆ 沟道变短造成长沟时可以忽略(因为所占比重较小)的效应发生
- ◆ 短沟道造成的强电场引发的短沟效应
- ◆ 亚阈特性的变化

12.6小结 变短造成长沟时可以忽略的效应发生

□ 阈值电压的短沟效应

- (源漏耗尽区对栅控电荷的影响不可忽略)
- □ 阈值电压的窄沟效应
 - (沟道宽度方向的附加空间电荷区不可忽略)
- □ 沟道长度调制效应
- (有效沟道长度的降低不可忽略)
- □ 源漏穿通造成夹不断,亚阈特性变差

12.6小结 短沟道造成的强电场引发的短沟效应

- □ 强场引起速度饱和
- (速度饱和后的IV、g_m、f_T表达式)
- □ 弹道效应
 - (载流子速度大于饱和速度, **IV** 关系)
- 强场造成碰撞电离引发沟道雪崩击穿
 (雪崩效应与其他击穿机理的联系)
- □ 强场引起热载流子效应

(热载流子注入栅氧化层造成氧化层电荷和界面态)





□ 氧化层变薄,

- ◆ 氧化层击穿电压下降
- ◆ 栅电压造成的表面迁移率的下降更明显
- □ 亚阈电流的特点:
- ◆ 长沟时:扩散电流是电流主要组成,与栅电压呈指数
 关系,在漏压大于3kT/q后与漏压无关。
 ◆ 短沟时:源漏穿通效应的影响,亚阈电流与漏压相关,

亚阈电流增大。

12.7小结

0

□ MOSFET的几个简单公式:

$$I_{D} = \frac{W\mu_{n}C_{ox}}{2L} [2(V_{GS} - V_{T})V_{DS} - V_{DS}^{2}]$$

$$I_{D(sat)} = \frac{W\mu_n C_{ox}}{2L} (V_{GS} - V_T)^2$$

$$I_{D(sat)} = \frac{W\mu_{n}C_{ox}}{2L}(V_{GS} - V_{T})^{2}(1 + \lambda V_{DS})$$

$$I_D(\text{sat}) = WC_{\text{ox}}(V_{GS} - V_T)\upsilon_{\text{sat}}$$

12.7 小结

- MOSFET功能:开关放大。
- 性能指标:评价器件功能的好坏 跨导,截止频率,击穿电压,饱和漏电流。
- 可靠性:器件的寿命。
 - 器件的环境适应性, (辐射、高温、高湿、振动、温变)
- MOSFET在弱反型区存在所谓"亚阈值电流"。该电流与栅源电压 呈指数关系。
- MOSFET在饱和区的有效沟道长度随漏源电压的增加而增加,导致漏源电流略微增加,形成所谓"沟道长度调制效应"。此效应在短沟道和低掺杂衬底中才显著。
- 沟道迁移率随沟道横向电场和纵向电场的增加而下降。在强的横向 电场下,载流子在沟道中的漂移速度将会达到饱和,此时漏源电流 与栅源电压呈线性关系

12.7 小结

- 缩小MOSFET尺寸可以提高集成度和工作速度。器件尺寸与工作电压按同样比例缩小较为理想,但难以实现。
- 在短沟道和窄沟道条件下,阈值电压会随沟道长度和沟道宽度 的变化而变化。在实际工艺中常采用离子注入来调整阈值电压。
 - 栅源介质击穿和漏体pn结击穿是MOSFET主要击穿机构。短沟 道器件可能会出现沟道雪崩倍增,引发寄生晶体管效应或热电 子效应。
 - 离化辐照会引入氧化层电荷和界面态,导致阈值电压漂移和迁 移率退化。



第12章 MOSFET进阶