

# 长沙理工大学

## 2018 年硕士研究生入学考试试题

考试科目：计算机组成原理

考试科目代码：852

注意：所有答案（含选择题、判断题、作图题等）一律答在答题纸上；写在试题纸上或其他地点一律不给分。作图题可以在原试题图上作答，然后将图撕下来贴在答题纸上相应位置。

### 一、选择题（每小题 2 分，共 30 分）

1. 计算机系统存储系统是指\_\_\_\_\_。  
A、RAM 存储器                      B、ROM 存储器  
C、主存储器                          D、cache、主存储器和外存储器
2. 某机字长 32 位，其中 1 位符号位，31 位数值位。若用定点小数表示，则最大正小数为\_\_\_\_\_。  
A、 $+(1-2^{-31})$                       B、 $+(1-2^{-32})$                       C、 $2^{-32}$                               D、 $2^{-31}$
3. 在计算机系统中，表征系统运行状态的部件是\_\_\_\_\_。  
A、程序计数器                      B、程序状态字寄存器                      C、中断寄存器  
D、累加器
4. 同步控制是指\_\_\_\_\_。  
A、只适用于 CPU 控制的方式                      B、只适用于外围设备控制的方式  
C、由统一时序信号控制的方式                      D、所有指令执行时间都相同的方式
5. 为了便于实现多级中断，保存现场信息最有效的办法是采用\_\_\_\_\_。  
A、堆栈                              B、外存                              C、存储器                              D、通用寄存器
6. 在指令的地址字段中，直接给出操作数本身的寻址方式，称为\_\_\_\_\_。  
A、相对寻址                              B、立即寻址                              C、直接寻址                              D、寄存器寻址
7. 一个  $128K \times 8$  位的存储器，其地址线和数据线总和为\_\_\_\_\_。  
A、5                                      B、17                                      C、25                                      D、19

8. 在定点二进制运算器中, 减法运算一般通过\_\_\_\_\_来实现。
- A、原码运算的二进制减法器                      B、补码运算的二进制加法器  
C、补码运算的十进制加法器                      D、补码运算的二进制减法器
9. 以硬连线方式构成的控制器也称为\_\_\_\_\_。
- A、组合逻辑型控制器                              B、微程序控制器  
C、存储逻辑型控制器                              D、运算器
10. 设置中断排队判优逻辑的目的是\_\_\_\_\_。
- A、产生中断源编码  
B、提高中断响应速度  
C、使 CPU 能方便地转入中断服务程序  
D、使同时提出的中断请求中, 优先级别最高者能得到及时响应
11. 关于指令周期, 以下叙述中正确的是\_\_\_\_\_。
- A、一个时钟周期由若干个 CPU 周期组成, 一个 CPU 周期由若干个指令周期组成  
B、一个指令周期由若干个 CPU 周期组成, 一个 CPU 周期由若干个时钟周期组成  
C、一个 CPU 周期由若干个指令周期组成, 一个指令周期由若干个时钟周期组成  
D、一个 CPU 周期由若干个时钟周期组成, 一个时钟周期由若干个指令周期组成
12. 指令系统中采用不同寻址方式的主要目的是\_\_\_\_\_。
- A、可直接访问外存  
B、提供扩展操作码, 降低指令译码难度  
C、实现程序存储和程序控制  
D、缩短指令长度, 扩大寻址空间, 提高编程灵活性
13. 在 \_\_\_\_\_ 计算机系统中, 外设可以和主存储单元统一编址。
- A、单总线结构                                      B、双总线结构  
C、三总线结构                                      D、多总线结构
14. 操作控制器的功能是 \_\_\_\_\_。
- A、产生时序信号  
B、从主存取出一条指令  
C、完成指令操作码译码  
D、从主存取出指令, 完成指令操作码译码, 产生相关控制信号, 解释执行该指令

15. 对于磁盘和磁带这两种磁表面介质，其存取时间与存储单元的物理位置有关。下面有关其存取方式正确的说法是\_\_\_\_\_。

- A、二者都是顺序存取
- B、二者都是随机半顺序存取
- C、磁盘是随机半顺序存取，磁带是顺序存取
- D、磁盘是顺序存取，磁带是随机半顺序存取

## 二、选择填空题（每小题 2 分，共 20 分）

1. 使用高速缓冲存储器是为了解决 CPU 和主存之间的（ 1 ）匹配问题，存储管理主要由（ 2 ）实现。使用虚拟存储器是为了解决（ 3 ）问题，存储管理主要由（ 4 ）实现。后者在执行过程中，必须把逻辑地址映射主存储器的物理空间上，这个过程称为（ 5 ）。

供选择的答案为：

- |       |       |              |      |
|-------|-------|--------------|------|
| A、可靠性 | B、容量  | C、虚实地址的转换    | D、软件 |
| E、速度  | F、控制器 | G、Cache 地址映像 | H、硬件 |

2. 在计算机中，存放指令地址的部件称为（ 1 ），在取指令之前，首先将（ 1 ）的内容送到（ 2 ）；然后由 CPU 发出读命令，把指令取出后送到 CPU 的（ 3 ）；在执行（ 4 ）类指令或（ 5 ）类操作时；（ 1 ）必须具有接受新地址的功能。

供选择的答案为：

- |         |         |         |         |
|---------|---------|---------|---------|
| A、指令    | B、累加器   | C、通用寄存器 | D、变址寄存器 |
| E、程序计数器 | F、状态寄存器 | G、地址寄存器 |         |
| H、指令寄存器 | I、转移    | J、控制    | K、算术    |
| L、中断    | M、DMA   | N、I/O   |         |

## 三、判断题（每小题 2 分，共 30 分）

1. 运算器的功能就是执行加、减、乘、除四则运算。
2. 交叉存储器是一种模块式存储器，它能串行执行多个独立的读写操作。
3. 在微机系统中，外围设备通过适配器与主板的系统总线相连接。
4. 中断向量地址是子程序的入口地址。
5. 在微程序控制器中，一条微指令由若干条机器指令组成。

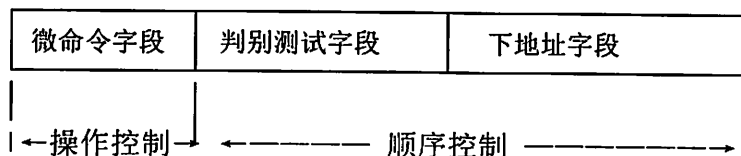
6. 浮点数的取值范围由阶码的位数决定，而浮点数的精度由尾数的位数决定。
7. 相联存储器是按地址指定方式进行寻址的存储器。
8. 一台 PC 机的显示器的分辨率为  $1024 \times 768$ ，垂直刷新率为 85Hz，那么它的行频为 85Hz。
9. 循环冗余校验（CRC）码是基于模 2 运算规律而建立的检验码。
10. 在 CPU 中，用来跟踪后继指令的寄存器是主存地址寄存器。
11. 流水 CPU 是以空间并行为原理构造的处理器，采用一种非常经济而实用的并行技术。
12. 为了确定下一条微指令的地址，通过在指令中指定一个专门字段来控制产生后继微指令地址。
13. 动态 RAM 和静态 RAM 都是易失性半导体存储器。
14. 操作数地址存放在寄存器的寻址方式称为寄存器寻址方式。
15. 外部设备提出中断请求的条件是外设工作完成和系统允许。

#### 四、简答题（每小题 10 分，共 40 分，5 题中选做 4 题）

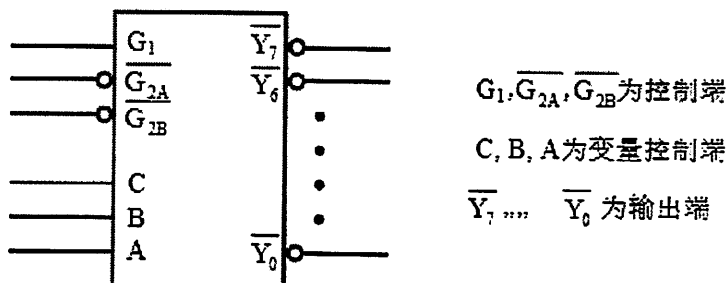
1. 简述按照冯·诺依曼原理设计出的计算机硬件系统的各组成部件及作用。
2. 简述微程序控制器的基本组成和功能。
3. Cache 的地址映射的方式有几种？其主要特点是什么？
4. 在 I/O 设备数据传送控制方式中，程序中断传送方式与 DMA 方式有何异同点？
5. 总线的一次信息传送过程大致分为哪几个阶段？

五、综合题（每小题 10 分，共 30 分）

1. 已知十进制数  $X = -25$ ,  $Y = -18$ , 做 16 位字长的二进制补码加法运算  $[X + 4Y]_{补}$  和二进制补码减法运算  $[3X - Y]_{补}$ 。
2. 已知某机采用微程序控制方式，其控制存储器容量为  $2K \times 40$ （位），微程序可在整个控制存储器中实现转移，可控制微程序转移条件共 12 个，微指令采用水平型格式，后继微指令地址采用断定方式，如图所示：



- (1) 微指令中的三个字段分别应为多少位？
  - (2) 画出对应这种微指令格式的微程序控制器逻辑框图，并简要说明。
3. 设 CPU 有 16 根地址线，8 根数据线，并用  $\overline{MREQ}$  作为访存控制信号（低电平有效），用  $\overline{WR}$  作读写控制信号（高电平为读，低电平为写）。现有下列存储芯片，RAM 芯片：1K×4 位、4K×8 位、8K×8 位； PROM 芯片：2K×8 位、4K×8 位、8K×8 位。此外，还有 74LS138 译码器（如下图所示）和各种门电路（可自选）。要求主存的地址空间满足下列条件：最小的 8K 空间为系统程序区，相邻的 16K 空间为用户程序区，最大的 4K 空间为系统程序工作区。



- 要求：
- (1) 对存储器地址进行分配，并写出相应的地址码；
  - (2) 确定存储器的种类及使用数量；
  - (3) 画出存储器结构框图以及与 CPU 的连接示意图。