



第九章

半导体异质结的组成与生长



第九章

9.1 半导体异质结的一般性质

9.2 半导体异质结的能带结构

9.3 异质PN结的注入特性

9.4 理想突变异质结的伏安特性





9.1 半导体异质结的一般性质

由两种不同的半导体单晶材料形成的PN结称为异质结。

1951年由Gubanov首先提出了异质结的概念；

1957年克罗默得到了“导电类型相反的两种不同的半导体单晶材料制成的异质结，比同质结具有更高的注入效率。”这一重要结论。

1960年IBM公司利用汽相外延生长技术成功地实现了异质结构。

1969年人类制备出了第一支异质结激光二极管。



一、异质结的分类

按两种材料导电类型的不同来分：

1、反型异质结

由导电类型相反的两种不同的半导体单晶材料形成的异质结称为反型异质结。

如：P型Ge与N型GaAs构成的异质结，记为p-n Ge-GaAs或(p)Ge-(n)GaAs

2、同型异质结

由导电类型相同的两种不同的半导体单晶材料形成的异质结称为同型异质结。

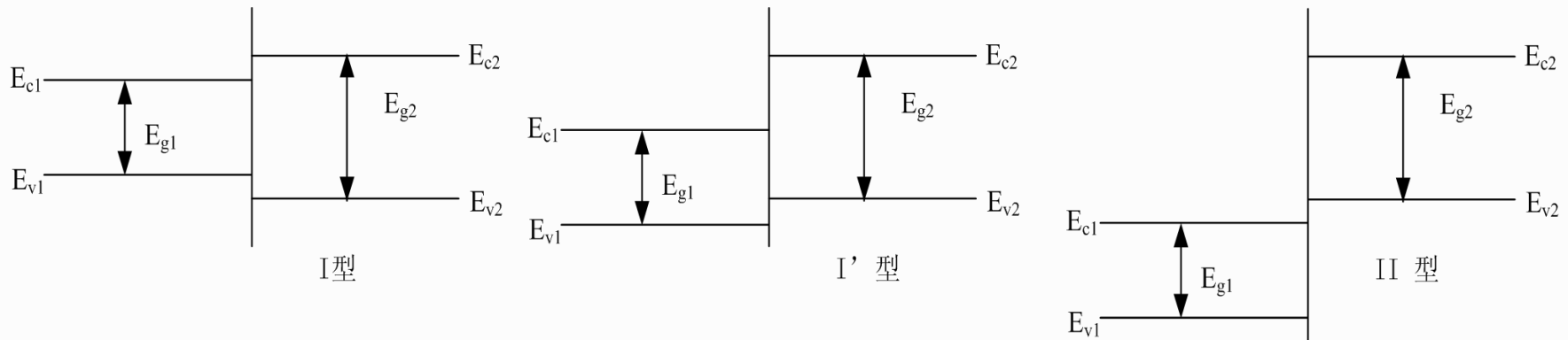
如：n型Ge与n型GaAs所形成的结，记为n-n Ge-GaAs或(n)Ge-(n)GaAs



一、异质结的分类

按两种材料能带的相对位置来分：

- 1) **I型异质结**：禁带宽度小的半导体材料的导带底和价带顶均处于宽禁带半导体材料的禁带内。
- 2) **I'型异质结**：两种半导体材料的禁带相互交错。
- 3) **II型异质结**：两种半导体材料的禁带完全错开。



一、异质结的分类

按从一种材料向另一种材料过渡的变化程度来分：

突变型异质结：

从一种半导体材料向另一种半导体材料的过渡只发生在几个原子距离范围内。

缓变型异质结：

从一种半导体材料向另一种半导体材料的过渡发生于几个扩散长度范围内。



二、异质结的组成

1、元素半导体：Ge、Si；

2、III-V族半导体：GaAs、AlAs、InAs、GaP、InP、GaSb、InSb、AlSb 等立方系闪锌矿；

III-V族氮化物：BN、GaN、InN、AlN 等六方晶系；

3、II-VI族半导体：CdTe、HgTe、ZnTe、ZnSe、CdS、ZnS、CdS 等闪锌矿；

4、II-VI族半导体：PbTe、SnTe等NaCl结构（离子晶体）；

5、氧化物半导体：ZnO。



三、异质结的生长技术

- 1、液相外延技术（LPE）
- 2、汽相外延技术（VPE）
- 3、金属有机化学汽相沉积技术（MOCVD）
- 4、分子束外延技术（MBE）

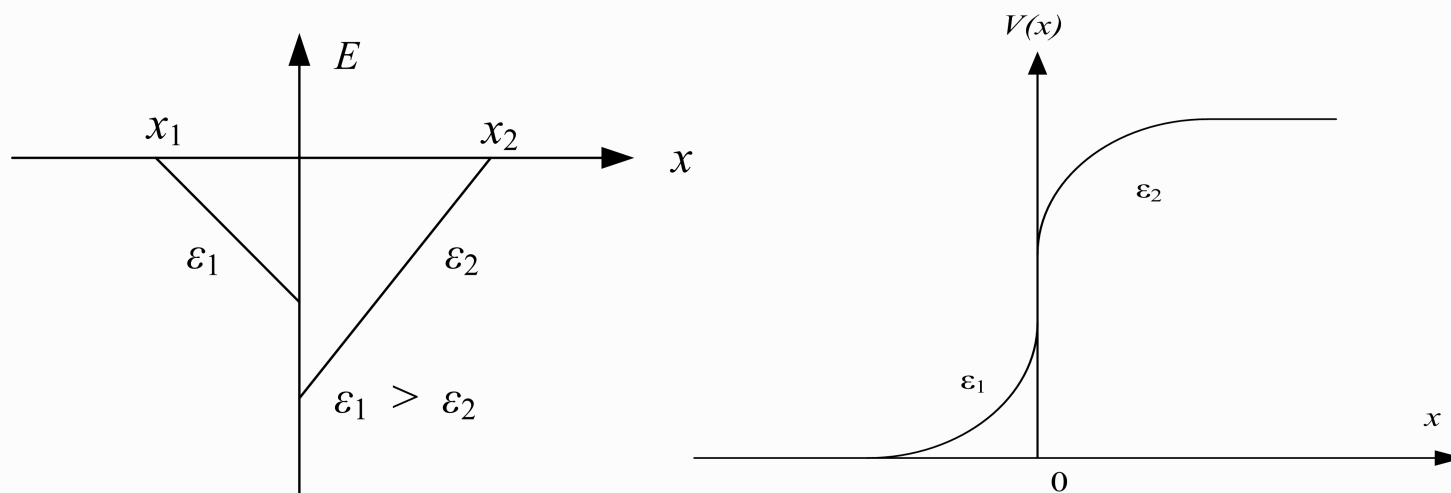




9.2 异质结的能带结构

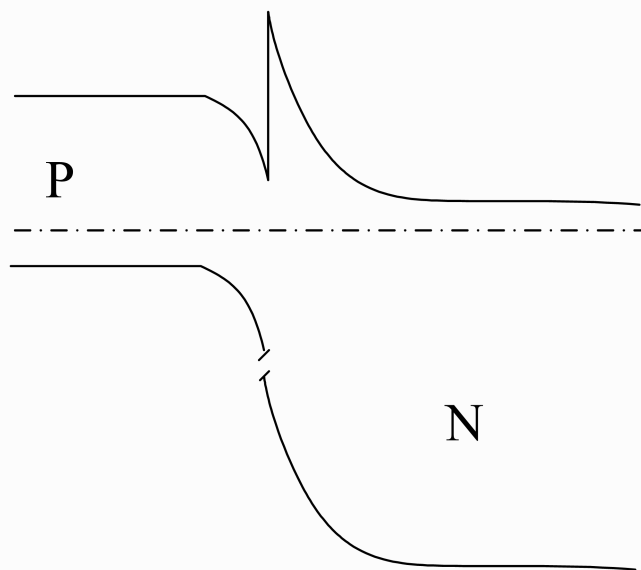
概述

当两种半导体材料接触在一起形成异质结时，异质结两边的费米能级要趋于一致，引起电荷的流动，导致在界面附近形成空间电荷区、内建电场，由于结两边材料不同，特别是两边材料介电常数的不同，导致在异质结的界面处尽管电通量是连续的，但场强一般不连续，形成界面处的电势突变。



概述

由于电势的不连续以及禁带宽度的不一致，使得异质结界面附近的能带产生突变，即产生了“尖峰”、“凹口”（或下陷）一些与同质结不同的情况，这些将严重地影响载流子的运动，使得异质结具有一些同质结所没有的特性。

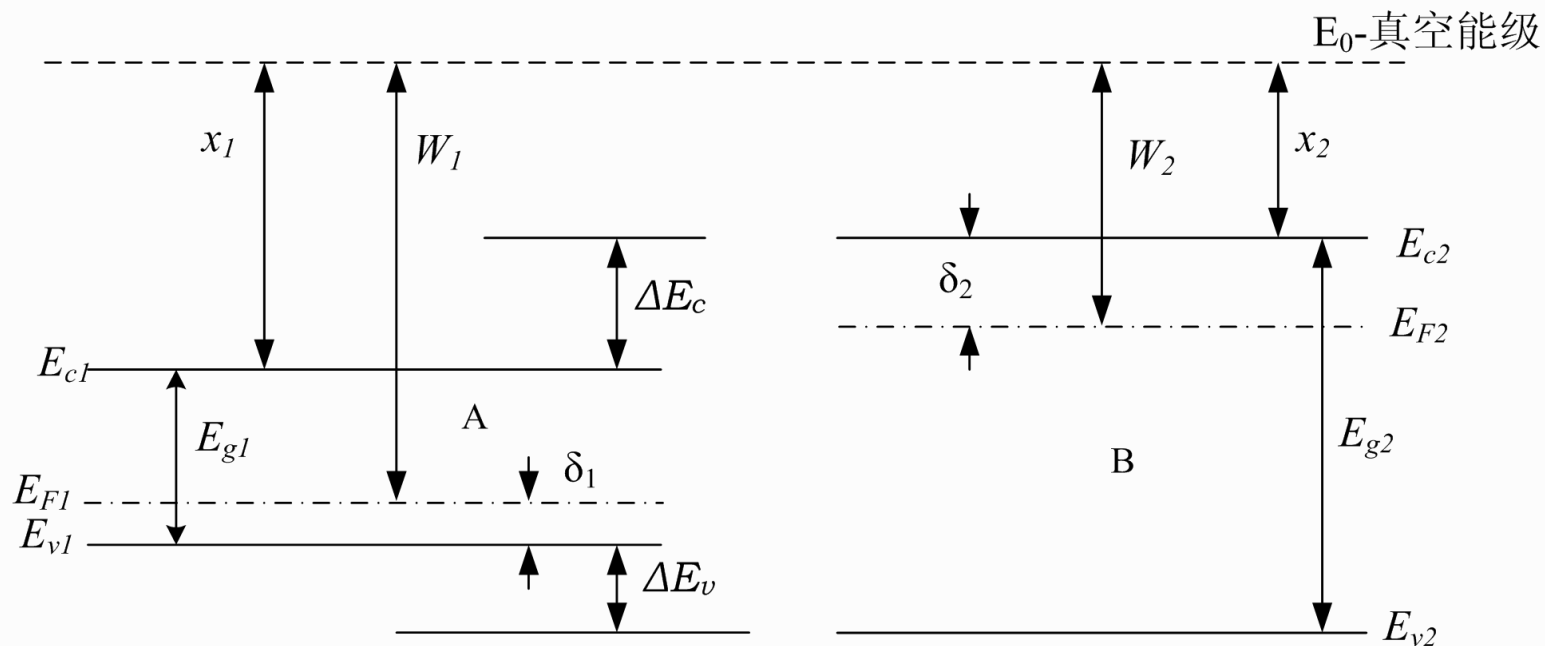


一、不考虑界面态

1、突变反型异质结

一个P型A材料和一个n型B材料形成的异质结。

A、B两材料在未形成异质结前的热平衡能带图如下图所示：



下标为1的参数为禁带宽度小的半导体材料的物理参数；

下标为2的参数为禁带宽度大的半导体材料的物理参数。

一、不考虑界面态

形成异质结时，由于n型半导体（B材料）的费米能级高于P型半导体（A材料），因此电子从n型半导体流向P型半导体，直到两块半导体具有统一的费米能级。

由于电子与空穴的流动，在n型和P型半导体的交界面附近形成了空间电荷区，产生自建电场，使电子在空间电荷区中各点的电势分布不同，即有附加电势能存在，使空间电荷区中的能带发生弯曲。

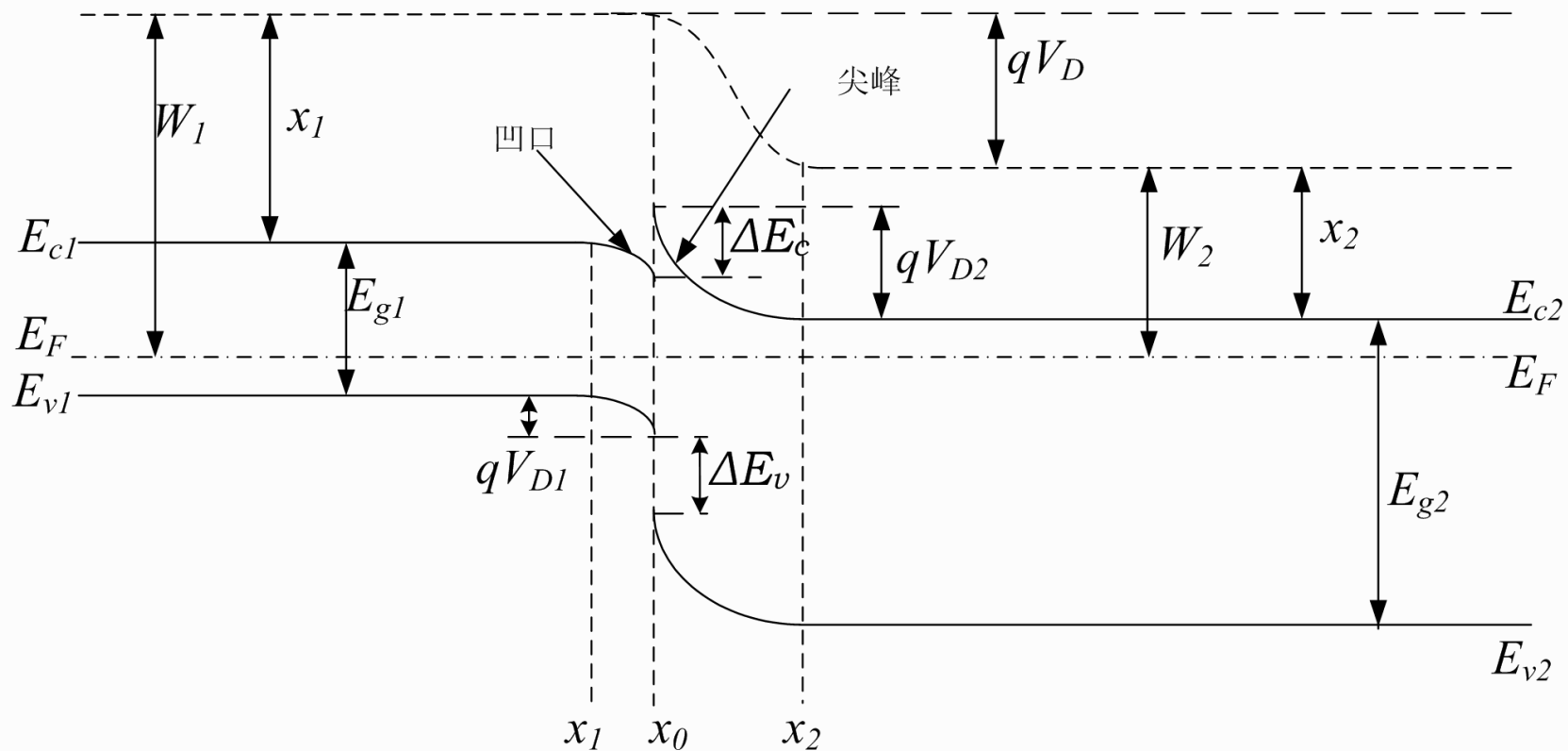
$$\text{即 } qV_D = qV_{D1} + qV_{D2} = E_{F2} - E_{F1}$$

$$\text{显然 } V_D = V_{D1} + V_{D2}$$

由于两种材料的禁带宽度不同，能带弯曲不连续，出现“尖峰”和“凹口”。尖峰阻止了电子向宽带一侧的运动，这就是所谓的“载流子的限制作用”。



一、不考虑界面态



一、不考虑界面态

■ 异质结的能带结构与同质结的相比有以下特点：

其一、能带发生了弯曲。n型半导体能带的弯曲量是 qV_{D2} ，且导带底在界面处形成一个向上的“尖峰”。P型半导体能带的弯曲量是 qV_{D1} ，导带底在界面处形成一个向下的“凹口”；

其二、能带在界面处，有一个突变。

$$\text{即} \quad \Delta E_c = x_1 - x_2 \quad \Delta E_v = (E_{g2} - E_{g1}) - (x_1 - x_2)$$

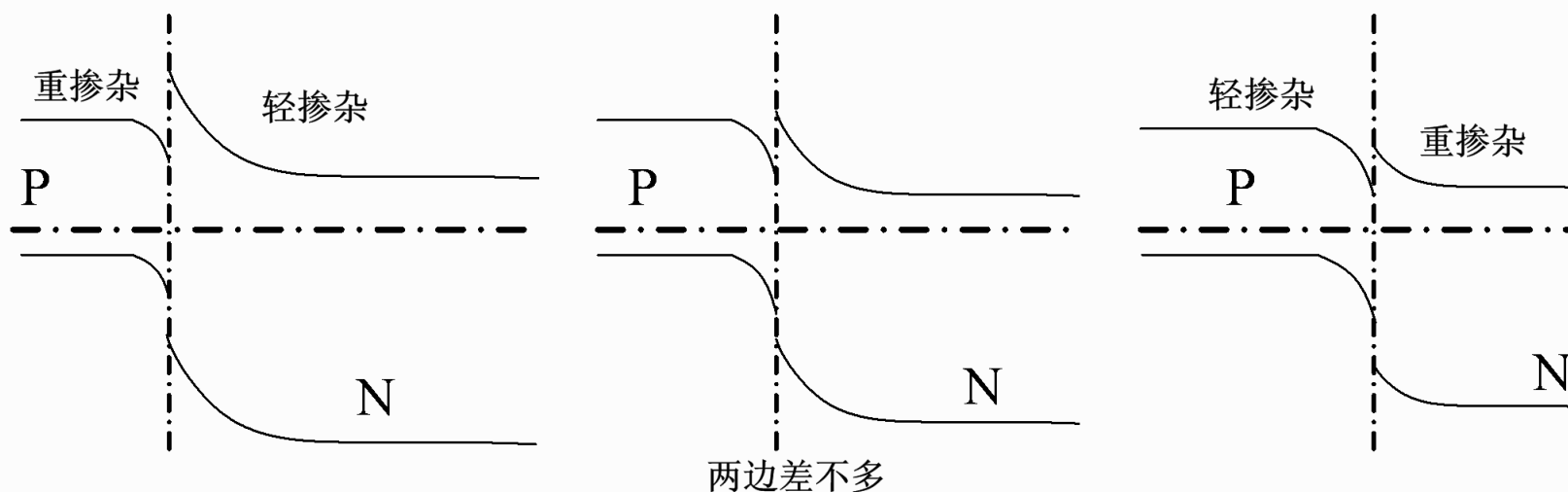
$$\text{显然} \quad \Delta E_c + \Delta E_v = E_{g2} - E_{g1}$$

ΔE_c 称为**导带阶**， ΔE_v 称为**价带阶**。



一、不考虑界面态

其三、尖峰的位置处于势垒上的什么位置由两边材料的相对掺杂浓度决定。



其四、在半导体器件中关心的是少子运动。因为在PN异质结中， ΔE_c 对P区电子向N区的运动起势垒作用，而 ΔE_v 则对N区空穴向P区运动没有明显的影响。

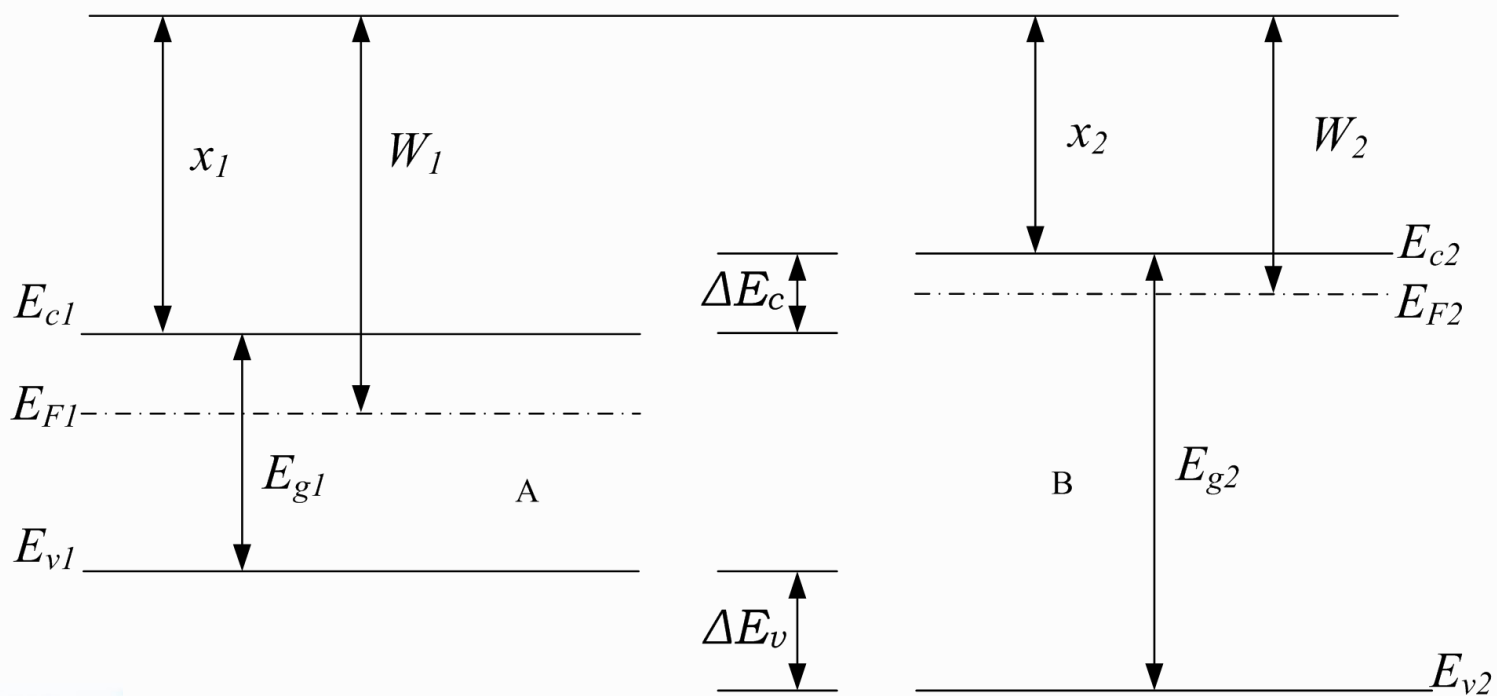


一、不考虑界面态

2、突变同型异质结

n型A材料(用1表示)和n型B材料(用2表示)形成的异质结, 即nN结。

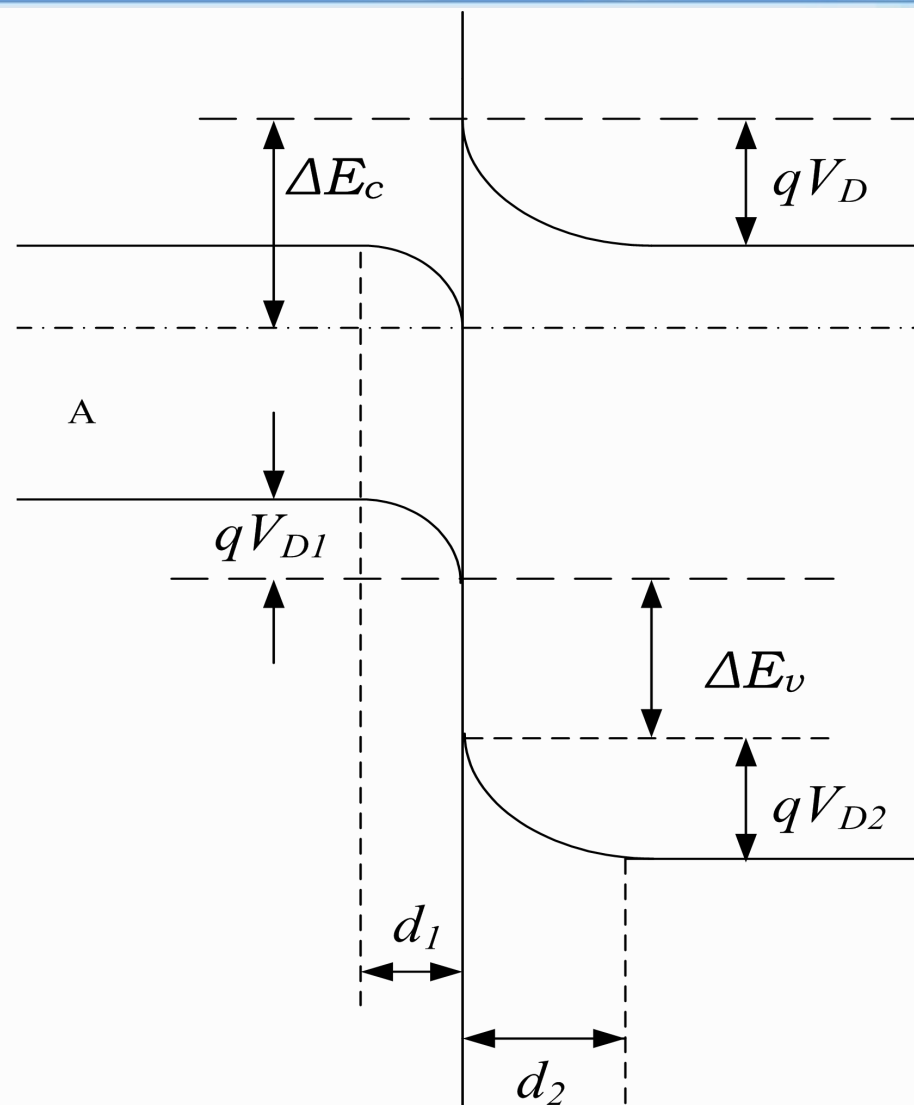
A、B两材料在未形成异质结前的热平衡能带图如下图所示。



一、不考虑界面态

这两种半导体材料紧密接触形成异质结时，B材料的费米能级比A材料的高，因此电子从B流向A，在两者的界面处A材料一边形成了电子积累层，B材料一边则形成了耗尽层（在反型异质结中，界面两边形成的都是耗尽层）。

同理：
$$\Delta E_C + \Delta E_v = E_{g2} - E_{g1}$$



二、计入界面态的影响

在异质结的界面处引入界面态的原因

主要原因：

形成异质结的两种半导体材料的晶格失配，在交界面处晶格常数小的半导体材料中出现了一部分不饱和的键——悬挂键。

晶格失配的定义：

当两种半导体材料形成异质结时，在交界面处晶格常数小的半导体材料表面出现了一部分不饱和的键，即出现了不饱和的悬挂键。

$$\frac{2|a_2 - a_1|}{a_2 + a_1} \times 100\% \quad (a_1, a_2 \text{分别为两种半导体晶体的晶格常数})$$

突变异质结交界面处的悬挂键密度 ΔN_s 为两种材料在交界面处的悬挂键密度之差。即 $\Delta N_s = N_{s1} - N_{s2}$



二、计入界面态的影响

以金刚石结构为例:

以 (111) 晶面为交界面时, 其悬挂键密度为:

$$\Delta N_S = \frac{4}{\sqrt{3}} \cdot \frac{a_2^2 - a_1^2}{a_1^2 \cdot a_2^2}$$

以 (110) 晶面为交界面时, 其悬挂键密度为:

$$\Delta N_S = \frac{4}{\sqrt{2}} \cdot \frac{a_2^2 - a_1^2}{a_1^2 \cdot a_2^2}$$

以 (100) 晶面为交界面时, 其悬挂键密度为:

$$\Delta N_S = 4 \cdot \frac{a_2^2 - a_1^2}{a_1^2 \cdot a_2^2}$$



二、计入界面态的影响

其他原因:

由于两种材料热膨胀系数不同，在高温下产生悬挂键，在交界面引入界面态；在化合物半导体构成的异质结中，化合物半导体中的成分元素的互扩散也引入界面态。

对于n型半导体，悬挂键起受主作用，因此表面处的能带向上弯曲。

对于P型半导体，悬挂键起施主作用，因此表面处的能带向下弯曲。

显然，这些悬挂键对半导体起补偿作用。



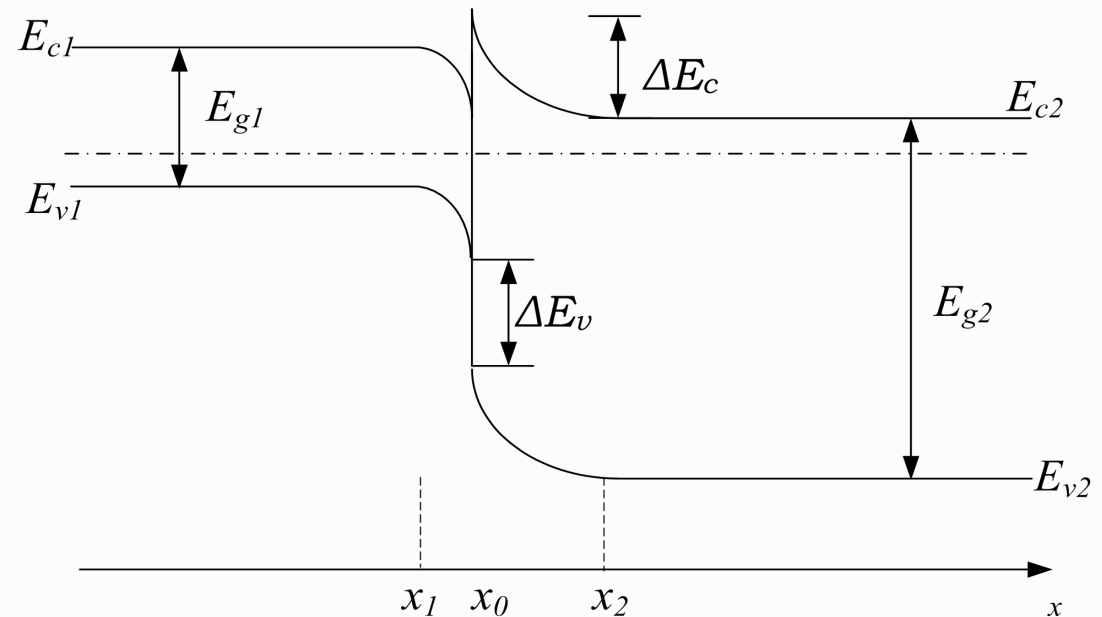
二、计入界面态的影响

1、界面态密度较小

无论是施主态还是受主态，都不影响异质结能带的基本形状和结构。

以PN异质结为例

设：窄带区的空间电荷为 Q_1
宽带区的空间电荷为 Q_2
界面态上电荷为 Q_{Is}



二、计入界面态的影响

当有外加偏压 V_a 作用时，异质结两边的空间电荷应满足：

$$\left\{ \begin{array}{l} Q_1 = -\frac{\varepsilon_1 N_A Q_{IS}}{\varepsilon_1 N_A + \varepsilon_2 N_D} + B_1 [V_D - V_a - B_2 Q_{IS}^2]^{1/2} \\ Q_2 = \frac{\varepsilon_2 N_D Q_{IS}}{\varepsilon_1 N_A + \varepsilon_2 N_D} + B_1 [V_D - V_a - B_2 Q_{IS}^2]^{1/2} \end{array} \right.$$

其中：

$$B_1 = \left[\frac{2q\varepsilon_1\varepsilon_2 N_A N_D}{\varepsilon_1 N_A + \varepsilon_2 N_D} \right]^{1/2} \quad B_2 = \frac{1}{2q(\varepsilon_1 N_A + \varepsilon_2 N_D)}$$



二、计入界面态的影响

分析空间电荷区电荷量的变化：

因为： $Q_2 = Q_1 + Q_{IS}$

当界面电荷 Q_{IS} 是受主电荷时，即与 Q_1 相同，此时与无界面态电荷 Q_{IS} 时相比较，显然 Q_1 减小了，而 Q_2 则增大了。

若 Q_{IS} 很小，得到：

$$\begin{cases} Q_1 \approx -\frac{\varepsilon_1 N_A Q_{IS}}{\varepsilon_1 N_A + \varepsilon_2 N_D} + B_1 [V_D - V_a]^{1/2} \\ Q_2 \approx \frac{\varepsilon_2 N_D Q_{IS}}{\varepsilon_1 N_A + \varepsilon_2 N_D} + B_1 [V_D - V_a]^{1/2} \end{cases}$$

式中第一项为由界面态影响在空间电荷区产生的电荷量，第二项为不考虑界面态时的空间电荷区电荷量。



二、计入界面态的影响

分析空间电荷区宽度的变化:

令 $L_1 = x_0 - x_1$, $L_2 = x_2 - x_0$, L_1 、 L_2 为P区和N区的耗尽层宽度,

则 Q_1 、 Q_2 可改写为:

$$\begin{cases} qN_A L_1 = -\frac{\varepsilon_1 N_A Q_{IS}}{\varepsilon_1 N_A + \varepsilon_2 N_D} + qN_A L_{10} \\ qN_D L_2 = \frac{\varepsilon_2 N_D Q_{IS}}{\varepsilon_1 N_A + \varepsilon_2 N_D} + qN_D L_{20} \end{cases}$$

$qN_A L_1$ 是计入界面态影响后空间电荷区的总电荷

$-\frac{\varepsilon_1 N_A Q_{IS}}{\varepsilon_1 N_A + \varepsilon_2 N_D}$ 是界面态影响引入的电荷

$qN_A L_{10}$ 是不计界面态影响时的空间电荷区总电荷



二、计入界面态的影响

L_{10} 、 L_{20} 分别为不考虑界面态时P区和N区的耗尽层宽度，因此有：

$$L_1 - L_{10} = -\frac{\varepsilon_1 Q_{IS}}{q(\varepsilon_1 N_A + \varepsilon_2 N_D)}$$

$$L_2 - L_{20} = \frac{\varepsilon_2 Q_{IS}}{q(\varepsilon_1 N_A + \varepsilon_2 N_D)}$$

与 Q_{IS} 同号的耗尽区宽度减小了，即 P 区的耗尽区宽度减小了；而与 Q_{IS} 反号的耗尽区宽度增大了，即 N 区的增大了。减小与增加的量与界面态电荷量 Q_{IS} ，以及介电常数成正比。

则：

$$\frac{L_2 - L_{20}}{L_1 - L_{10}} = -\frac{\varepsilon_2}{\varepsilon_1}$$



二、计入界面态的影响

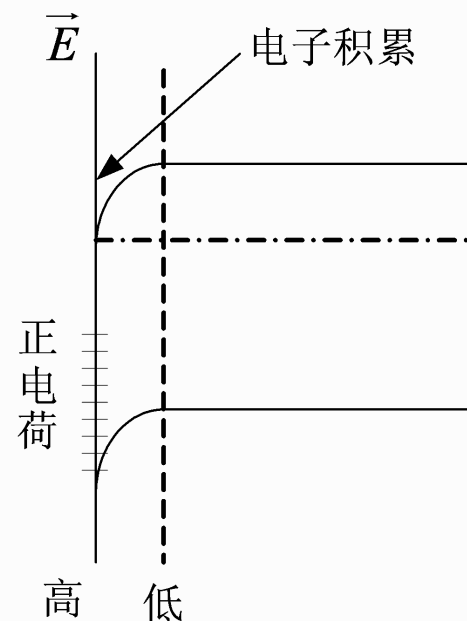
2、界面态密度很大

当半导体表面存在足够大的界面态时，半导体表面的状态完全由界面态电荷决定，与功函数等没有关系。

(1) 当表面态为施主态时：（被电子占据时呈电中性，释放电子后呈正电性）

对于n型半导体：

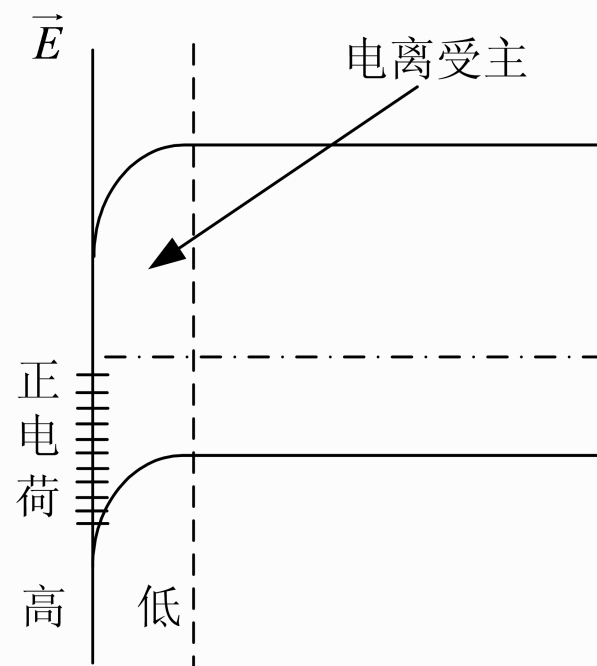
在半导体表面处形成很薄的多子积累层。



二、计入界面态的影响

对于P型半导体:

在半导体表面形成耗尽层，层内电荷为电离受主。
该耗尽层很厚，其厚度由掺杂浓度决定。

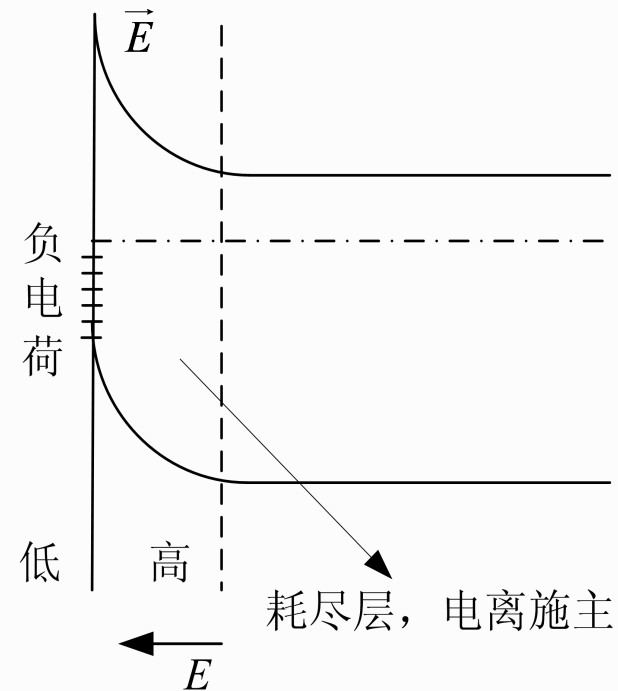


二、计入界面态的影响

(2) 当表面态为受主态时：（能级空着时呈电中性，接受电子后带负电）

对于n型半导体：

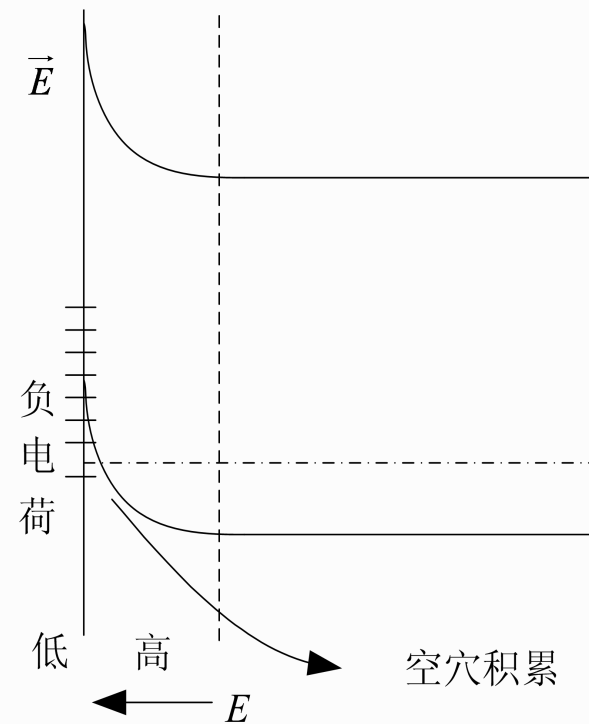
在半导体表面处形成很厚的耗尽层，
层内电荷为电离施主。厚度由掺杂浓
度决定。



二、计入界面态的影响

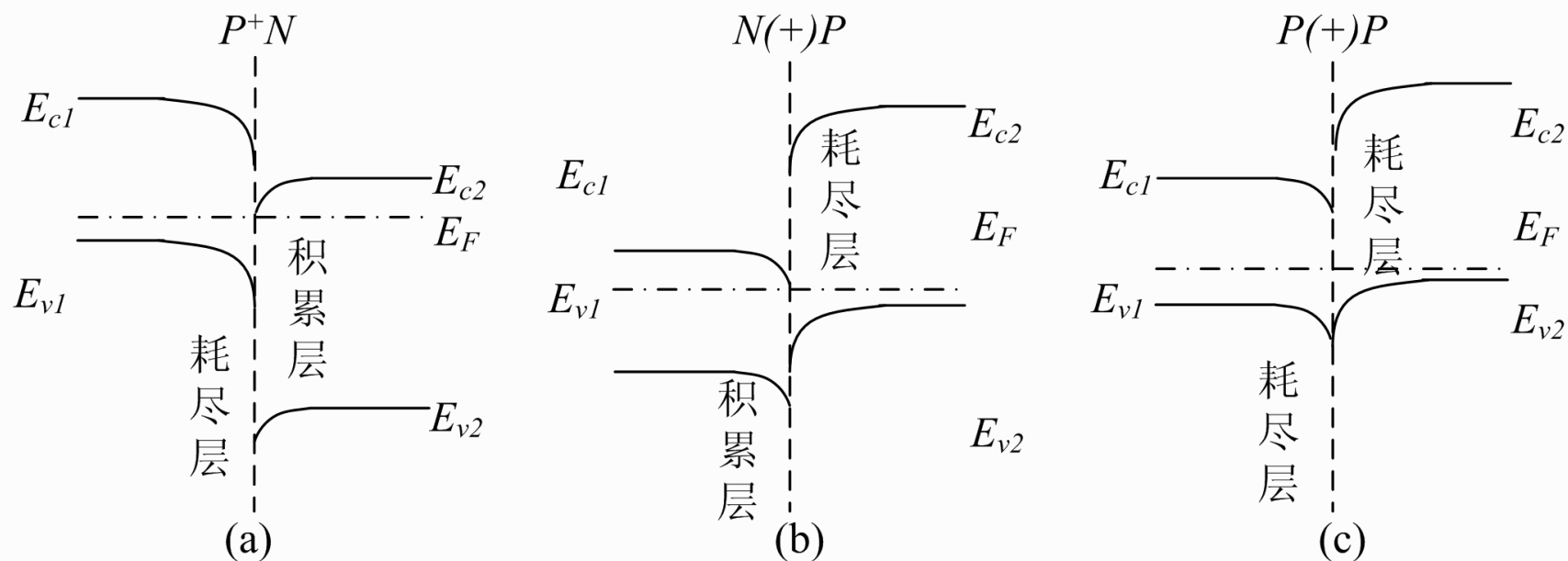
对于P型半导体:

在半导体表面处形成很薄的多子
积累层。



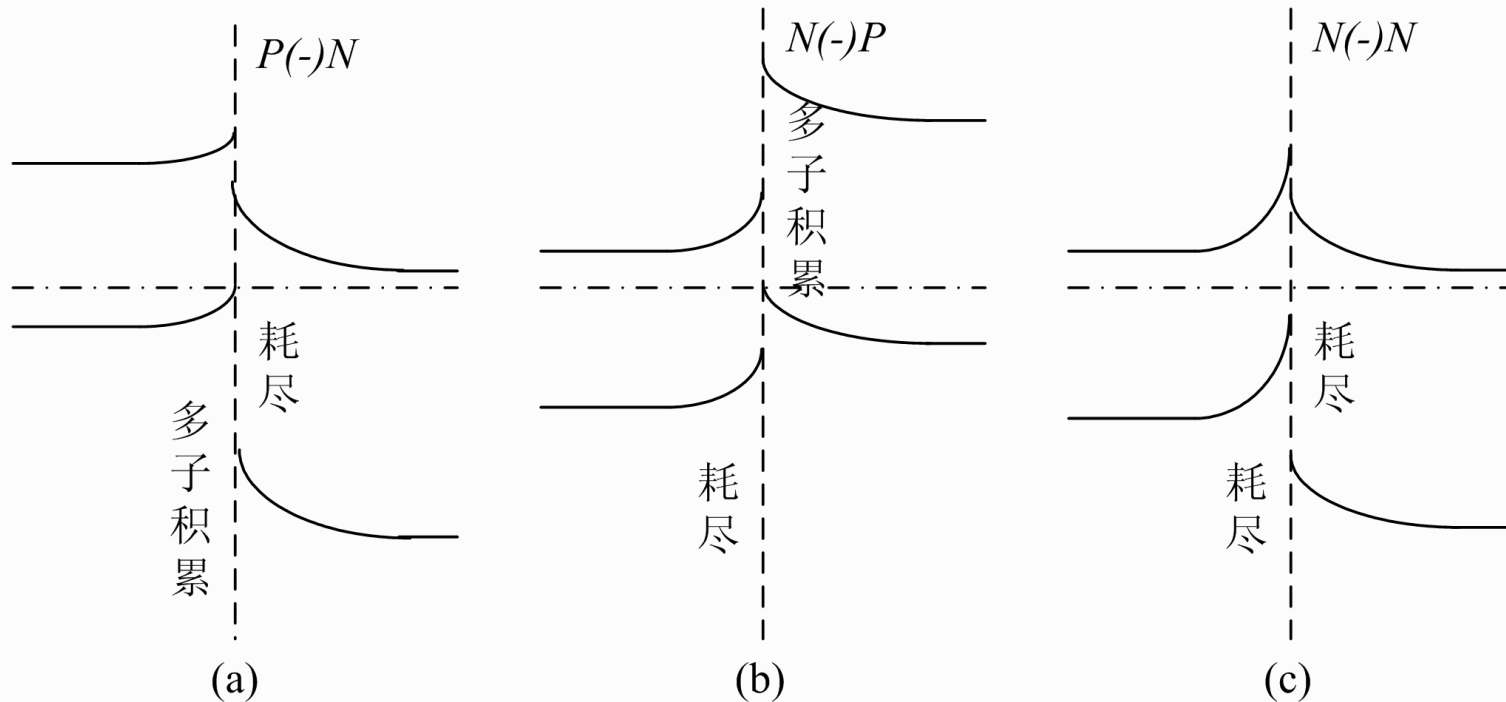
二、计入界面态的影响

对异质结来说，当界面态密度很大，且为**施主态**时，这些施主态电离后使界面带正电荷，则pN(图a)、nP(图b)、pP(图c)异质结的能带结构如下图所示：



二、计入界面态的影响

当界面态密度很大，且为受主态时，这些受主态被电离后使界面带负电荷，则pN、nP、nN异质结的能带结构如下图所示：



二、计入界面态的影响

界面态不同，在界面形成的势垒也不同，此时界面态起决定性的作用，而界面两侧半导体材料的固有性质（如功函数、电子亲和能、介电常数等）对界面势垒没有影响，这是由于界面态上大量电荷的屏蔽作用所致。



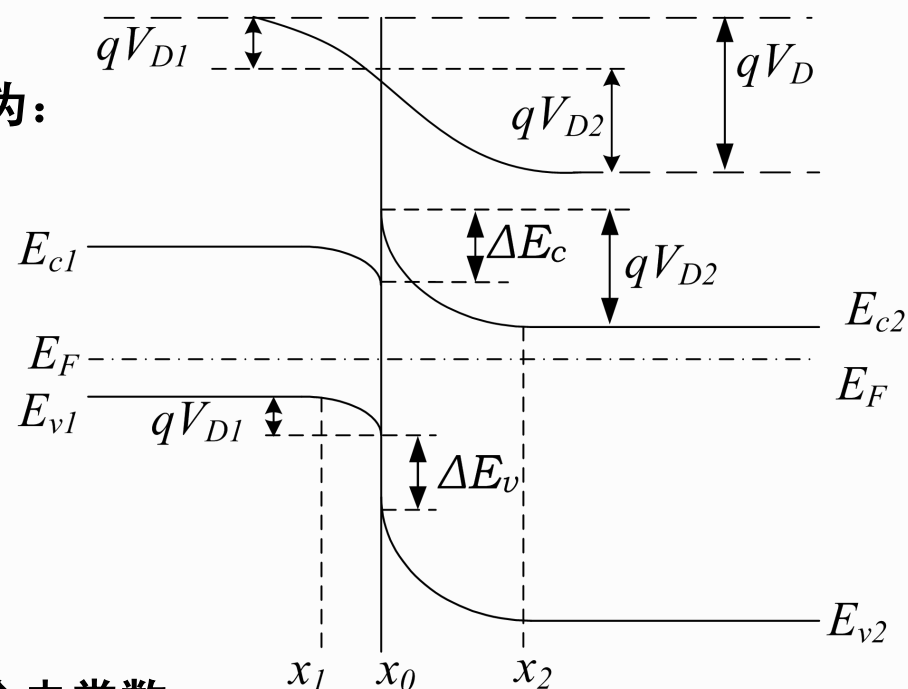
三、突变反型异质结的接触电势差

设：构成异质结的两种半导体材料即P型和N型中的杂质都是均匀分布的，其浓度分别为 N_{A1} 和 N_{D2} ，势垒区的正、负空间电荷区的宽度分别为：

$$d_1 = x_0 - x_1 \quad d_2 = x_2 - x_0$$

取 $x = x_0$ 为交界面处坐标。泊松方程为：

$$\begin{cases} \frac{d^2 V_1(x)}{dx^2} = \frac{qN_{A1}}{\varepsilon_1} & (x_1 < x < x_0) \\ \frac{d^2 V_2(x)}{dx^2} = -\frac{qN_{D2}}{\varepsilon_2} & (x_0 < x < x_2) \end{cases}$$



式中， ε_1 、 ε_2 分别为P型及N型半导体的介电常数。



三、突变反型异质结的接触电势差

1、无外加电压时

积分并根据边界条件可得到两边空间电荷区内的电势分布 $V_1(x)$ 、 $V_2(x)$

由 $V_1(x_0) = V_2(x_0)$ 可得到接触电势差：
$$V_D = \frac{qN_{A1}(x-x_1)^2}{2\varepsilon_1} + \frac{qN_{D2}(x_2-x)^2}{2\varepsilon_2}$$

势垒区宽度：
$$x_D = \sqrt{\frac{2\varepsilon_1\varepsilon_2(N_{A1} + N_{D2})^2 V_D}{qN_{A1}N_{D2}(\varepsilon_2 N_{D2} + \varepsilon_1 N_{A1})}}$$

在交界面两侧，两种半导体势垒区宽度分别为：

$$\begin{cases} d_1 = (x_0 - x_1) = \sqrt{\frac{2\varepsilon_1\varepsilon_2 N_{D2} V_D}{qN_{A1}(\varepsilon_1 N_{A1} + \varepsilon_2 N_{D2})}} \\ d_2 = (x_2 - x_0) = \sqrt{\frac{2\varepsilon_1\varepsilon_2 N_{A1} V_D}{qN_{D2}(\varepsilon_1 N_{A1} + \varepsilon_2 N_{D2})}} \end{cases}$$

耗尽区总电荷量为：
$$Q = qN_{A1}(x_0 - x_1) = qN_{D2}(x_2 - x_0) = \sqrt{\frac{2q\varepsilon_1\varepsilon_2 N_{A1} N_{D2} V_D}{\varepsilon_2 N_{D2} + \varepsilon_1 N_{A1}}}$$



三、突变反型异质结的接触电势差

2、外加电压 V 时

$$V_D - V = \left(\frac{q}{2\varepsilon_1\varepsilon_2} \right) \left[\varepsilon_2 N_{A1} \left(\frac{N_{D2} x_D}{N_{A1} + N_{D2}} \right)^2 + \varepsilon_1 N_{D2} \left(\frac{N_{A1} x_D}{N_{A1} + N_{D2}} \right)^2 \right]$$

$$x_D = \sqrt{\frac{2\varepsilon_1\varepsilon_2(N_{A1} + N_{D2})^2(V_D - V)}{qN_{A1}N_{D2}(\varepsilon_2N_{D2} + \varepsilon_1N_{A1})}}$$

$$\begin{cases} d_1 = (x_0 - x_1) = \sqrt{\frac{2\varepsilon_1\varepsilon_2N_{D2}(V_D - V)}{qN_{A1}(\varepsilon_2N_{D2} + \varepsilon_1N_{A1})}} \\ d_2 = (x_2 - x_0) = \sqrt{\frac{2\varepsilon_1\varepsilon_2N_{A1}(V_D - V)}{qN_{D2}(\varepsilon_2N_{D2} + \varepsilon_1N_{A1})}} \end{cases}$$



三、突变反型异质结的接触电势差

耗尽区总电荷量为：

$$Q = \sqrt{\frac{2q\varepsilon_1\varepsilon_2N_{A1}N_{D2}(V_D - V)}{\varepsilon_2N_{D2} + \varepsilon_1N_{A1}}}$$

单位面积异质结的电容为

$$C = \left| \frac{dQ}{dV} \right| = \sqrt{\frac{q\varepsilon_1\varepsilon_2N_{A1}N_{D2}}{2(\varepsilon_1N_{A1} + \varepsilon_2N_{D2})(V_D - V)}}$$

以上各式只要将下标1与2互换，就可用于突变NP异质结。



四、突变同型异质结的接触电势差

对于突变同型异质结（nn结），窄禁带一侧是多子积累层，而宽禁带一侧是耗尽层。

1、无外加电压时

求解泊松方程可得到：

$$V_D = V_{D1} + \left(\frac{\varepsilon_1 N_{D1}}{\varepsilon_2 N_{D2}} \right) \left[\frac{k_0 T}{q} \left(e^{\frac{qV_D}{k_0 T}} - 1 \right) - V_{D1} \right]$$

$$\text{当 } V_{D1} < \frac{k_0 T}{q} \text{ 时: } V_{D1} \approx \frac{k_0 T \varepsilon_2 N_{D2}}{\varepsilon_1 q N_{D1}} \left[\left(1 + \frac{2q \varepsilon_1 N_{D1} V_D}{k_0 T \varepsilon_2 N_{D2}} \right)^{\frac{1}{2}} - 1 \right]$$

$$d_2 = x_2 - x_0 = \sqrt{\frac{2\varepsilon_2 V_{D2}}{q N_{D2}}}$$

$$V_{D2} = V_D - V_{D1}$$



四、突变同型异质结的接触电势差

2、有外加偏压时

只要用 $(V_D - V)$ 、 $(V_{D1} - V_1)$ 、 $(V_{D2} - V_2)$ 代替上式中的 V_D 、 V_{D1} 、 V_{D2} 即可。

同理，将上式中的施主杂质浓度改为受主杂质浓度，即可得到用于PP结的对应公式。





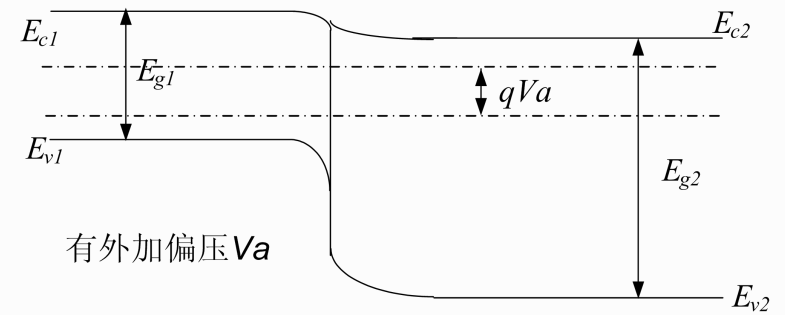
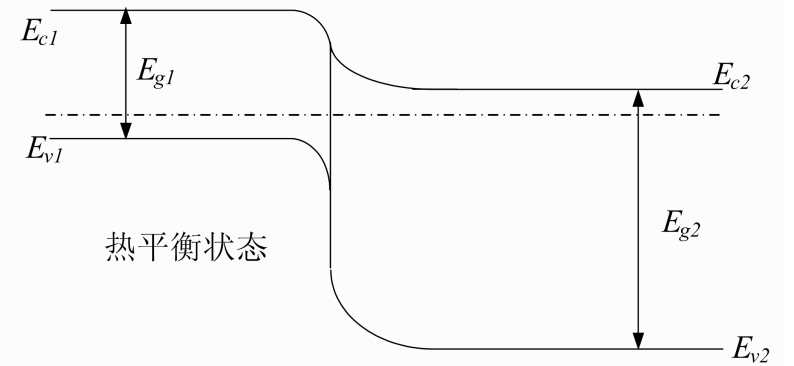
9.3 异质PN结的注入特性

一、异质PN结的高注入比特性

人们针对不同的异质结构，提出了多种异质结伏安特性的模型，如：
扩散模型、热电子发射模型、隧道模型、发射-复合模型、隧道-复合模型、
扩散-发射模型等等。

利用**扩散模型**可以获得异质PN结的电子电流密度 J_n 和空穴电流密度 J_p 的表达式，将 J_n 和 J_p 取比值得到**异质结的注入比**。





一、异质PN结的高注入比特性

在P区和N区杂质完全电离的情况下，有 $n_{20}=N_{D2}$ ， $p_{10}=N_{A1}$

所以有：

$$\frac{J_n}{J_p} = \frac{D_{n1}N_{D2}L_{p2}}{D_{p2}N_{A1}L_{n1}} \cdot \frac{(m_{p1}^*m_{n1}^*)^{3/2}}{(m_{p2}^*m_{n2}^*)^{3/2}} \cdot \exp\left(\frac{\Delta E}{k_0T}\right)$$

D_{n1} 、 D_{p2} 分别为两种半导体材料中载流子的扩散系数

L_{p2} 、 L_{n1} 分别为载流子的扩散长度

$$\Delta E = \Delta E_C + \Delta E_v = E_{g2} - E_{g1}$$

式中 D_{n1} 与 D_{p2} ， L_{p2} 与 L_{n1} 相差不大，且都在同一数量级

然而式中的 $\exp\left(\frac{\Delta E}{k_0T}\right)$ 则远远大于1的。



一、异质PN结的高注入比特性

1、对于同质结

由于 $\Delta E = 0$

$$\text{所以: } \frac{J_n}{J_p} = \frac{D_n N_D L_p}{D_p N_A L_n}$$

同样， D_n 与 D_p ， L_p 与 L_n 相差不大，也都在同一数量级，因此，决定同质结注入比的是掺杂浓度，要获得高注入比，就要求PN结的一边应高掺杂，所以晶体管的发射区都是高掺杂的。



一、异质PN结的高注入比特性

2、对于异质结

$$\frac{J_n}{J_p} = \frac{D_{n1} N_{D2} L_{p2}}{D_{p2} N_{A1} L_{n1}} \cdot \frac{(m_{p1}^* m_{n1}^*)^{3/2}}{(m_{p2}^* m_{n2}^*)^{3/2}} \cdot \exp\left(\frac{\Delta E}{k_0 T}\right)$$

上式中的 ΔE 是指数项， $\exp\left(\frac{\Delta E}{k_0 T}\right)$ 是决定注入比的关键，

即使 $N_{D2} < N_{A1}$ ， 仍可获得很大的注入比。

例如：在 P-GaAs-n-AlGaAs 异质结中，可获得约为 7.4×10^5 的注入比。

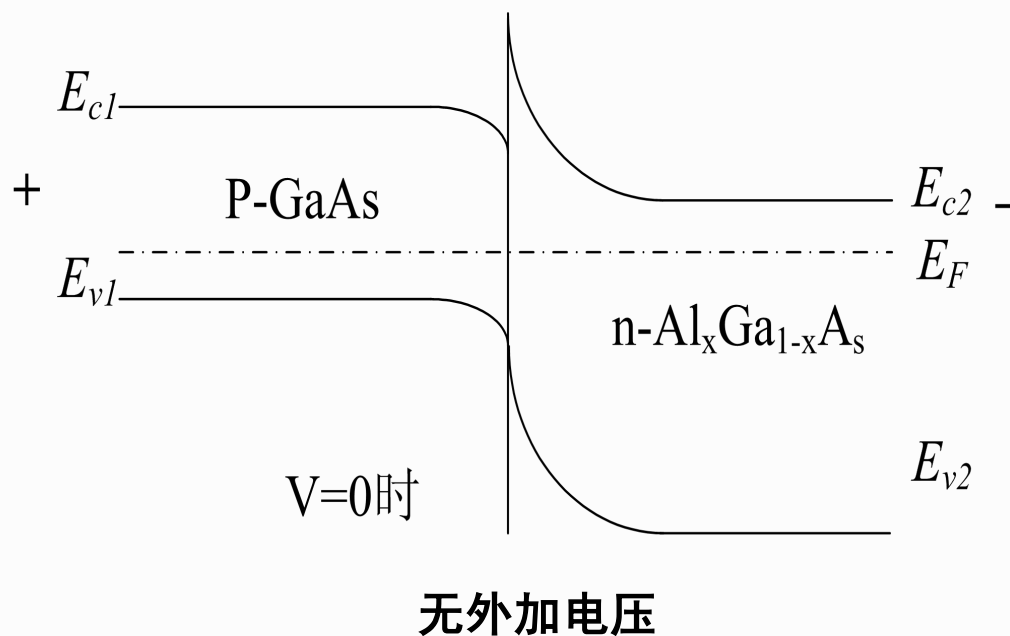
异质PN结的高注入特性是区别同质PN结的主要特点之一。这一特性已得到了实际应用。



二、异质PN结的超注入现象

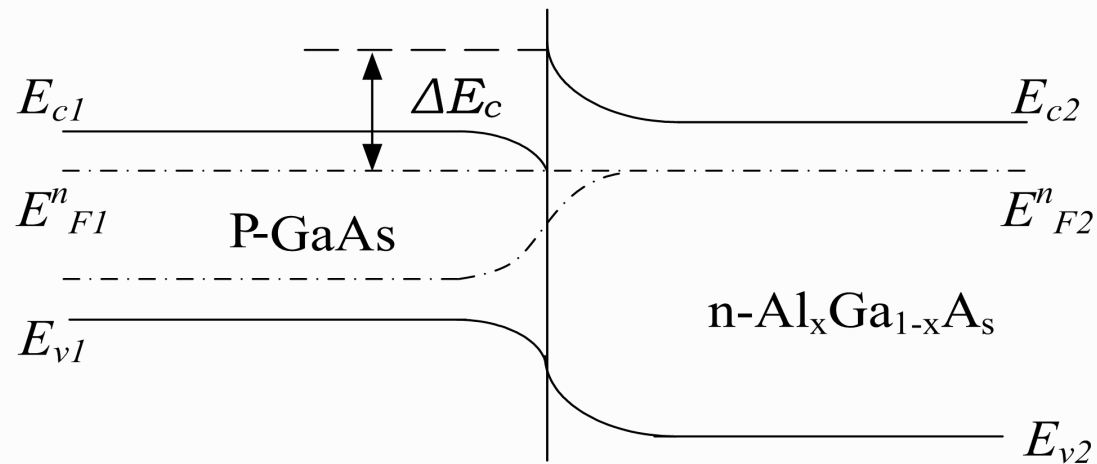
异质结的超注入现象是指：在异质PN结中，由宽禁带半导体注入到窄禁带半导体中的少数载流子浓度可超过宽禁带半导体中多数载流子的浓度。

以 pn GaAs-Al_xGa_{1-x}As 为例来讨论：



二、异质PN结的超注入现象

当施加一正向电压时，可看到n区导带底相对于P区导带底随所施加的正向电压的增大而上升。当电压足够大时，pn结势垒可被拉平，由于导带阶 ΔE_c 的存在，n区导带底甚至高于P区导带底。



有外加电压



二、异质PN结的超注入现象

此时异质pn结处于非平衡状态，无统一费米能级，P区的电子随着外加偏压的增大，其准费米能级偏离平衡费米能级，而且变化幅度非常大，在异质PN结处于正向大电流稳态时，P区和n区两边电子的准费米能级达到一致。

由载流子浓度的表示式知：

$$\begin{cases} n_1 = N_{C1} \exp\left[-\frac{E_{C1} - E_F^n}{k_0 T}\right] \\ n_2 = N_{C2} \exp\left[-\frac{E_{C2} - E_F^n}{k_0 T}\right] \end{cases}$$



二、异质PN结的超注入现象

N_{C1} 、 N_{C2} 分别为 $GaAs$ 和 $A_{1-x}Ga_xAs$ 导带的有效状态密度，
可近似认为 $N_{C1}=N_{C2}$ ，则：

$$\frac{n_1}{n_2} = \exp\left(\frac{E_{C2} - E_{C1}}{k_0T}\right)$$

由于 $E_{C2} > E_{C1}$ 故有 $n_1 > n_2$

室温下， k_0T 的数值很小，只要 $E_{C2} - E_{C1}$ 的数值比 k_0T 大一倍， n_1 就比 n_2 几乎大一个数量级。一般情况下， E_{C1} 远低于 E_{C2} ，从而就保证了 $n_1 \gg n_2$ ，实现超注入。



二、异质PN结的超注入现象

超注入现象是异质结特有的另一重要特性。

这一特性已在器件开发中广泛应用，如在半导体异质结激光器的设计中，利用异质结的超注入特性，可使窄禁带区的注入少子浓度达到 10^8cm^{-3} 以上，保证了实现异质结激光器所要求的粒子数反转的必备条件。



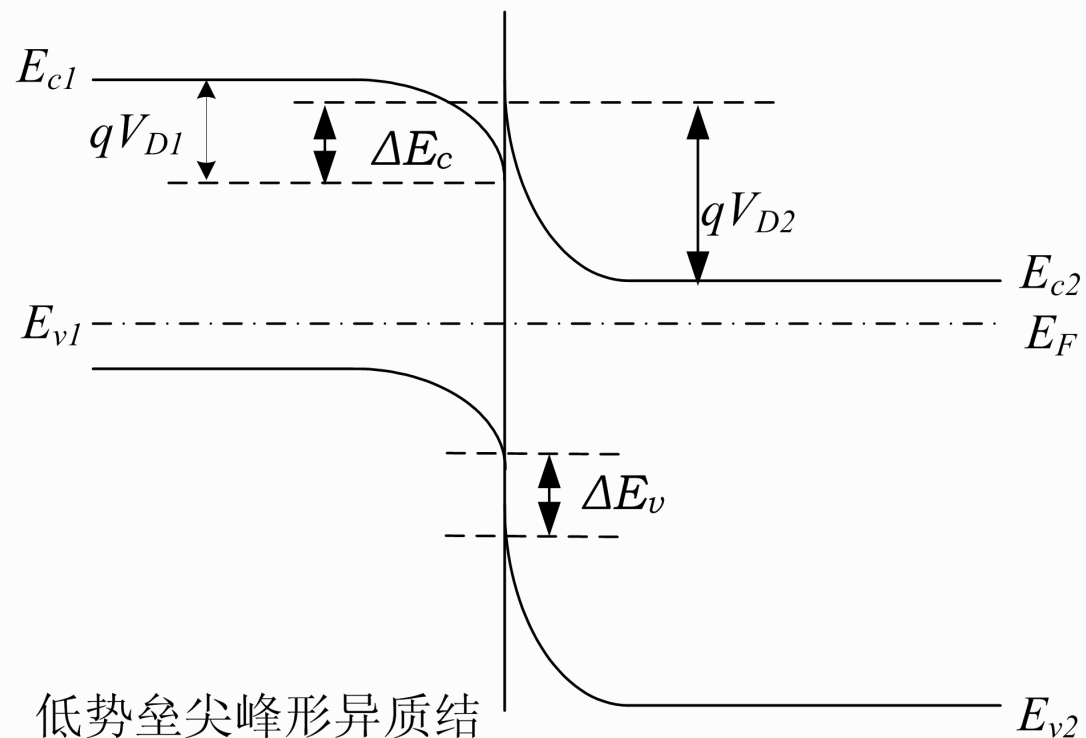


9.4 理想突变异质结的伏安特性

一、低势垒尖峰形异质结的I-V特性

低势垒尖峰形异质结：势垒尖峰顶低于P型区导带底。

其能带结构如图所示：由n区扩散向结处的电子流可以越过尖峰势垒进入P区，这样该异质pn结的电流主要由扩散机制决定，**可以利用扩散模型来处理。**



一、低势垒尖峰形异质结的*I-V*特性

施加一正向偏压*V*时，通过该异质结的电流密度为：

$$J = J_n + J_p = q \left(\frac{D_{n1}}{L_{n1}} n_{10} + \frac{D_{p2}}{L_{p2}} p_{20} \right) \left[\exp\left(\frac{qV}{k_0T}\right) - 1 \right]$$

式中： D_{n1} 、 L_{n1} 分别为窄禁带半导体中电子的扩散系数和扩散长度；

D_{p2} 、 L_{p2} 分别为宽禁带半导体中空穴的扩散系数和扩散长度

n_{10} 和 p_{20} 分别为窄禁带半导体（p型）和宽禁带半导体（n型）的平衡少子浓度。

上式表明，在正向偏压下，异质pn结的电流随电压按指数规律增加。



一、低势垒尖峰形异质结的I-V特性

式中的 J_n 、 J_p 也可用n区、p区多子浓度 n_{20} 、 p_{10} 表示:

$$J_n = \frac{qD_{n1}n_{10}}{L_{n1}} \exp\left[\frac{-q(V_D - \Delta E_c)}{k_0T}\right] \left[\exp\left(\frac{qV}{k_0T}\right) - 1 \right]$$
$$J_p = \frac{qD_{p2}p_{20}}{L_{p2}} \exp\left[\frac{-q(V_D + \Delta E_v)}{k_0T}\right] \left[\exp\left(\frac{qV}{k_0T}\right) - 1 \right]$$

对于由窄禁带P型半导体和宽禁带n型半导体形成的异质pn结，其 ΔE_c 和 ΔE_v 都是正值，且比室温时的 k_0T 大得多，固有 $J_n \gg J_p$ 。

$$J_n \propto \exp\left(\frac{\Delta E_c}{k_0T}\right) \quad J_p \propto \exp\left(-\frac{\Delta E_v}{k_0T}\right)$$

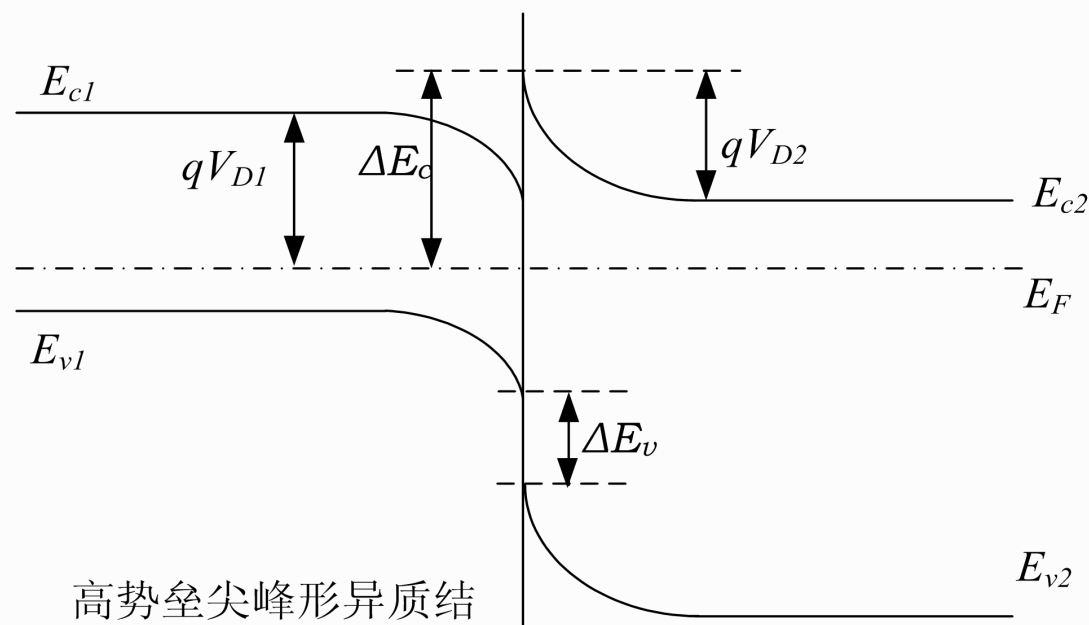
表明通过异质结面的电流主要由电子电流构成，而空穴电流所占的比列很小。



二、高势垒尖峰形异质结的 $I-V$ 特性

高势垒尖峰形异质pn结：n区的势垒尖峰顶较P区导带底高得多。

其能带结构如图所示：n区的势垒尖峰顶较P区导带底高得多，那么n区扩散向结面处的电子，只有能量高于势垒尖峰的才能通过发射机制进入P区，可以采用**热电子发射模型**来处理。



二、高势垒尖峰形异质结的*I-V*特性

施加正偏压时，通过该异质pn结的总电流密度为：

$$J = J_2 - J_1 = qn_{20} \left(\frac{k_0 T}{2\pi m^*} \right)^{1/2} \cdot \exp\left(-\frac{qV_{D2}}{k_0 T}\right) \left[\exp\left(\frac{qV_2}{k_0 T}\right) - \exp\left(-\frac{qV_1}{k_0 T}\right) \right]$$

式中 J_1 为P区注入到N区的电子流形成的电流； J_2 为N区注入到P区的电子流形成的电流； $m^* = m^*_1 = m^*_2$ 。

在正向偏压时，由P区注入n区的电子流很小，式中第二项可以略去，该**异质pn结的正向电流主要由从n区注入p区的电子流形成**，上式可简化为：

$$J \propto \exp\left(\frac{qV_2}{k_0 T}\right) \propto \exp\left(\frac{qV}{k_0 T}\right)$$

利用发射模型所得到的结果同样是**正向电流随电压按指数关系增加**。



三、穿通势垒尖的隧道模型

隧道模型：势垒尖的厚度有限，电子无须具有高出整个“尖峰顶”的能量就能够以隧穿的方式由N区进入P区。

隧道模型的隧穿电流等于隧穿几率与入射电子流的乘积，可表示为：

$$J = J_S(T) \exp(AV_a)$$

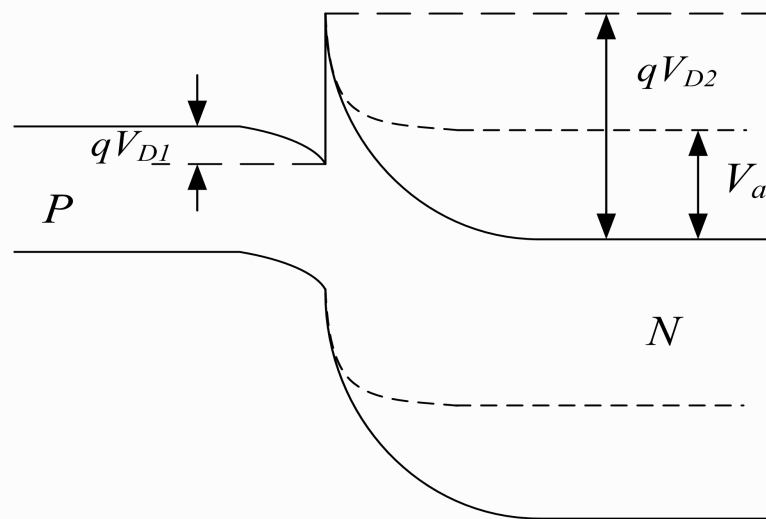
式中：

T为隧穿几率；

$J_S(T)$ 是与温度有微弱关系的常数；

A是与温度无关的常数；

V_a 为外加偏压。



三、穿通势垒尖的隧道模型

从图中看出，在N区中只有能量达到三角形势垒底部的电子才有可能以隧道的方式穿透势垒尖而进入P区，所以，当正向电压较小时，只有少量的电子能达到势垒尖区，总电流受热电子发射电流的限制，其数值较小；当正向电压很大时，大量电子都能到达势垒尖区，总电流受隧道效应的限制。

在异质结的正向伏安特性曲线上存在一个转折点，在转折点的左边，曲线的斜率与温度有关，是热电子发射或扩散机制；在转折点右边，曲线的斜率与温度无关，是隧道机制。



三、穿通势垒尖的隧道模型

在实际计算中还应考虑能带结构对于I-V特性的影响，如：

(1) 积累层的作用；

(2) S形伏安特性。实质上S形伏安特性是耿氏谷间散射的逆过程。

(3) 界面态的影响。当界面态密度较小时，界面态作为复合中心；

当界面态密度较大时，它将改变能带的形状，形成背对背串联的肖特基二极管结构。





谢 谢

