

商用 Flash 器件在空间应用中温变规律的实验研究

王佑贞, 房亮, 刘彦民, 乔旷怡, 郭鹏

(中国科学院空间应用工程与技术中心, 北京 100094)

摘要: 分析了工业级 Flash 存储器件应用于空间电子产品时应考虑的温变规律和机理, 并在 $-35\sim 105\text{ }^{\circ}\text{C}$ 的温度条件下对韩国三星公司生产的大容量 Flash 存储器件 K9 \times G08U \times D 系列进行了温循试验和高温步进应力试验, 以评估其空间应用的可行性。试验结果显示: 这一系列存储器在温度变化的情况下, 电性能参数会发生规律性变化, 其中页编程时间随温度的升高线性增大, $105\text{ }^{\circ}\text{C}$ 比 $-35\text{ }^{\circ}\text{C}$ 时页编程时间增加 15%; 块擦除时间在低温条件下明显增大。在 $-35\text{ }^{\circ}\text{C}$ 低温条件下, 块擦除时间比常温条件高出 72%, 在 $105\text{ }^{\circ}\text{C}$ 高温条件下, 块擦除时间比常温条件高出 10%。试验表明 Flash K9 \times G08U \times D 系列存储器能够在 $-35\sim 105\text{ }^{\circ}\text{C}$ 的环境下工作, 器件可正常擦写读, 坏块没有增加。页编程时间随着温度的增加而增加, 但是, 仍然在器件的最大页编程时间之内。但是, 在低温环境下, 擦除时间会明显增加, 在空间应用时需为擦除操作预留足够的时间。

关键词: 空间电子; Flash 存储器; 温变规律; 实验 Flash 信号

中图分类号: TP333 **文献标志码:** A **文章编号:** 1007-2276(2015)05-1539-05

Experimental research on temperature variation law of commercial Flash devices for space application

Wang Youzhen, Fang Liang, Liu Yanmin, Qiao Kuangyi, Guo Peng

(Technology and Engineering Center for Space Utilization, Chinese Academy of Sciences, Beijing 100094, China)

Abstract: The temperature variation law and mechanism of commercial Flash memory devices applied in space electronic products were analyzed. The temperature cycling test and high temperature step stress test of highly scaled Flash memories K9 \times G08U \times D series of Samsung were carried out at the temperature $-35\sim +105\text{ }^{\circ}\text{C}$ to evaluate the feasibility of its space application. The results show that the page programming time and block erasing time of this series of memory changes with the temperature. The page programming time increase by 15% from $-35\text{ }^{\circ}\text{C}$ to $105\text{ }^{\circ}\text{C}$. Block erasing time increase by 72% from normal temperature to $-35\text{ }^{\circ}\text{C}$. Block erasing time increase by 10% from normal temperature to $105\text{ }^{\circ}\text{C}$. The experiment shows K9 \times G08U \times D series memory can work at $-35\sim +105\text{ }^{\circ}\text{C}$. Under such environmental temperature condition, the Flash can be read, programmed and erased. No new bad block occurs. The page program times increase with the temperature increasing and still less than the maximum page program time. In low temperature, the erase times increase dramatically. So in space application enough time should be given for erase operation.

Key words: space electronics; Flash memory; temperature variation law; experimental Flash signal

收稿日期: 2014-09-15; 修订日期: 2014-10-09

作者简介: 王佑贞(1981-), 女, 副研究员, 博士, 主要从事大容量存储器方面的研究。Email: wangyouzhen@csu.ac.cn

0 引言

NAND FLASH 存储器是一种非易失的存储介质。它具有大容量、高速度、低功耗、质量轻等优点,在大容量数据存储方面得到越来越广泛的应用^[1-3]。随着航天技术的发展,载荷产生的应用数据量也越来越大,因此,迫切需要一种高性能的数据存储设备,NAND FLASH 器件因其自身的优点在航天领域具有广阔的应用前景。作为存储模块,NAND FLASH 一方面可以为数据存储设备节省空间和重量成本,另一方面可以提供更快的访问速度和大容量的存储空间。

NAND FLASH 器件应用到星载存储设备中需要深入研究空间环境对器件本身的影响^[4-7]。如力学环境,高低温环境,空间辐照效应等^[8-9]。文中主要研究 NAND FLASH 器件在不同的温度环境下读写擦性能的变化规律。以韩国三星(Samsung)公司生产的 K9××G08U×D 系列存储器件为例,进行了高低温试验,研究该系列存储器在不同温度下的性能变化的机理和温变规律,评估其空间应用的可行性,为低等级器件在空间型号任务的应用提供试验依据和改进建议。

1 器件概述

三星公司大容量 Flash 存储器 K9××G08U×D 系列包括 K9F4G08U0D (4 Gb)、K9K8G08U0D (8 Gb)、K9K8G08U1D(8 Gb)、K9WAG08U1D(16 Gb)4 种型号的产品,生产工艺采用 40 nm CMOS 技术,器件工作电压为 3.3 V,工作电流最大为 30 mA,工作温度为-40~85℃,外部采用 48 管脚 TSOP1 表贴塑封,如图 1 所示。主要性能如表 1 所示。

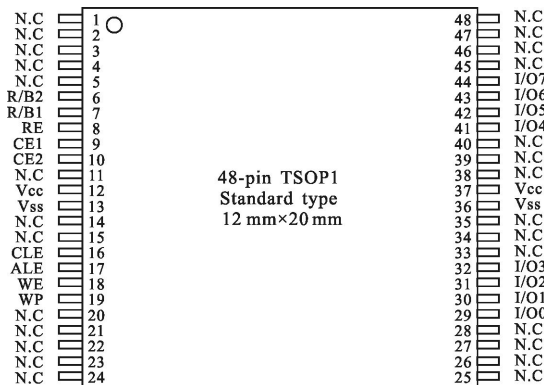


图 1 48 管脚 TSOP1 引脚封装
Fig.1 48-pin TSOP1 configuration

表 1 K9××G08U×D 系列存储器件主要性能
Tab.1 Performance of K9××G08U×D series memory

Production batch	313
Technology/nm	40
Typical program time/ μ s	250
Max program time/ μ s	750
Typical block erasing time/ms	2
Max block erasing time/ms	10
Max data transfer from cell to register/ μ s	25
Input/output capacitance/pF	8
VIH/V	2
Typical operating current/mA	15
Max operating current/mA	30
Typical stand-by current(CMOS)/ μ A	10
Max stand-by current(CMOS)/ μ A	50
Input/output leakage current/ μ A	± 10

2 试验说明

K9××G08U×D 是一种具有浮栅结构的 SLC (Single Level Cell) 存储器件,通过阈值电压下源极-漏极是否有电流通过作为判断存储单元存放的信息到底是“1”还是“0”。温度的变化会导致识别电荷量的阈值电压分界逐渐偏离设计值,从而影响擦写读性能^[10-11]。为了研究该系列器件在不同条件下的擦写读性能,重点研究其温变规律,评估其是否满足空间应用的要求,对该器件进行了评估试验。

2.1 试验项目及规范

试验项目及规范如表 2 所示。试验项目及规范是按照国军标中对低等级器件的评估要求进行的,文中重点研究评估试验中有关温度循环试验和高温步进应力试验中器件擦写读性能的变化情况及坏块增加情况。

表 2 评估试验项目及规范

Tab.2 Items and standards for the evaluation test

No.	Items	Standard	Conditions
1	DPA	MIL-STD-883G MIL-STD-1580B	Sampling number; 5
1	Room temperature test		For electrical parameter testing at room temperature
2	Temperature cycling	GJB548	The military standard B 1010, Number of cycles:20
3	Room temperature test		For electrical parameter testing at room temperature
4	Acoustic microscopy C-SAM	PEM-INST-001	
2			High temperature test(85℃,2 h)→low temperature test (-35℃,2 h)→ High temperature test(85℃,2 h)→low temperature test (-35℃,2 h)→ High temperature test(85℃,2 h)→low temperature test (-35℃,2 h)→ High temperature test(95℃,2 h)→ High temperature test(105℃,240 h)→
5	High temperature step stress test	Atmospheric pressure	

2.2 FLASH 室温电参数测试

温度循环试验是采用 GJB548 标准,1010B 条件循环 20 次,温循后在常温下测试器件电参数,从而判断温循前后器件电参数是否发生了变化。

NAND FLASH 室温电参数测试环境如图 2 所示,其评估 PCB 主要由两部分组成,一部分是由 FPGA 构成的嵌入式 NAND FLASH 控制器,另一部分是 NAND FLASH 的测试座。工作流程如下:

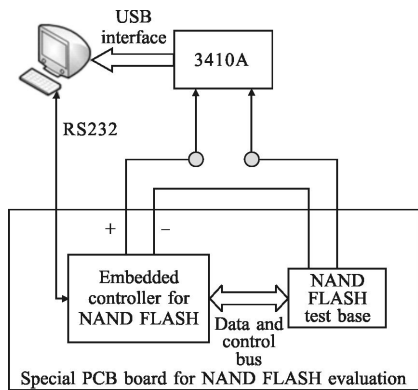


图 2 NAND FLASH DC 参数测试环境示意图

Fig.2 Schematic diagram of the NAND FLASH DC test

首先由控制计算机通过 RS232 接口发送擦、写、读等命令至嵌入式 NAND FLASH 控制器,然后控制器根据命令对 NAND FLASH 进行相应的擦除、编程、读取操作,同时 34410A 串联在 NAND FLASH 的供电电路中,以 10 000 次/s 的速率采集操作过程

中 NAND FLASH 的电流变化,并通过 USB 接口发送至控制计算机。最后,控制计算机将接收的电流数值存成文件,便于进行后处理。

在 NAND FLASH 进行擦除、编程、读取操作的过程中,NAND FLASH 控制器会记录操作的正确性以及操作时间,并通过 RS232 接口反馈至控制计算机。

2.3 NAND FLASH 温度步进应力试验

NAND FLASH 温度步进应力试验环境如图 3 所示。试验过程中,NAND FLASH 评估板置于高低温试验箱内,通过直流稳压源对试验板供电。试验过程中,分别对芯片进行擦写读访问,每个芯片的擦除时间、编程时间、以及坏块数等工程参数通过串口输出到 PC 机上,每擦写读一块数据输出一包工程参数,通过输入的工参来判断器件的工作情况。试验全程对试验板供电电压的电流进行详细记录。

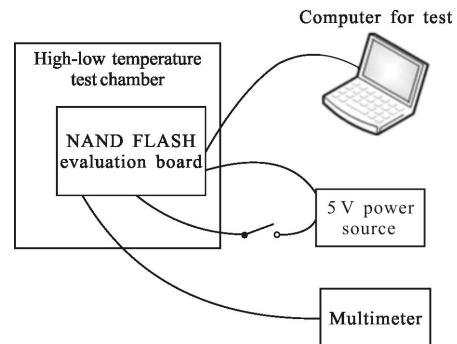


图 3 温度步进应力试验环境

Fig.3 Schematic for the temperature stress step test

3 试验结果

3.1 温循试验结果

对 15 只 NAND FLASH 器件按照 1010 B 条件进行温度循环试验, 试验后在常温下对电参数测试发现, 温循前后器件的擦写读性能无明显变化, 且器件的坏块没有增加。

3.2 温度应力试验结果

对 30 个芯片按照表 2 的试验项目和要求进行温度应力试验。试验程序是先在-35~85 °C 的环境下进行了 3 个循环的高低温度循环试验, 每个高温和低温环境下各稳定 2 h; 然后从-35 °C 的低温升到 95 °C, 在 95 °C 下工作 2 h; 接下来升温到 105 °C, 并在 105 °C 的温度下连续工作 240 h。试验过程中 FLASH 不停地进行擦、编程、读, 编程操作选用 0x55 和 0xAA 交替数据源。

试验期间, 记录下不同温度下每个芯片的坏块数、所有块中的最小块擦除时间(EraseMin)、所有块中的最大块擦除时间(EraseMax)、所有页中最小页编程时间 (ProgramMin)、所有页中最大页编程时间 (ProgramMax)。

图 4 给出了 30 个芯片的 EraseMin 在不同温度下的变化情况, 个别芯片(2、16、18)在-35 °C 低温条件下擦除时间比常温时增加 72%。图 5 给出了 30 个芯片的 EraseMax 在不同温度下的变化情况, 大部分芯片在-35 °C 低温条件下擦除时间都发生了明显增加, 比常温时增加 72%。由此可得, 在-35 °C 的低温情况下, 块擦除时间明显增大, 从常温到 105 °C 的变化过程中, 擦时间也逐渐增大, 但是变化量较小, 约 10%。

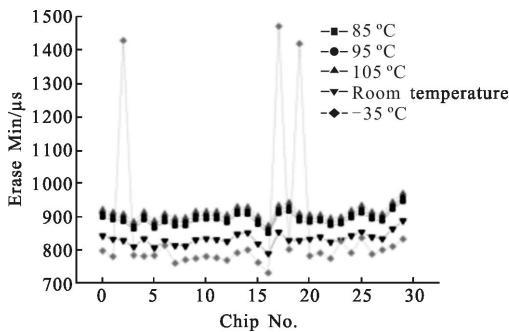


图 4 EraseMin 在不同温度下的变化情况

Fig.4 Changes of EraseMin under different temperature conditions

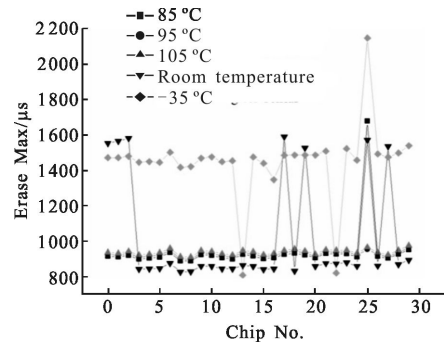


图 5 EraseMax 在不同温度下的变化情况

Fig.5 Changes of EraseMax under different temperature conditions

图 6 和图 7 分别给出了 30 个芯片的 ProgramMin 和 ProgramMax 在不同温度下的变化情况。随着温度的增加, 芯片的页编程时间逐渐增大, 基本与温度成线性关系。从-35~105 °C, 页编程时间增加了 15%。

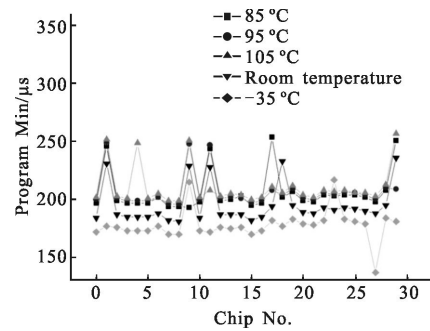


图 6 ProgramMin 在不同温度下的变化情况

Fig.6 Changes of ProgramMin under different temperature conditions

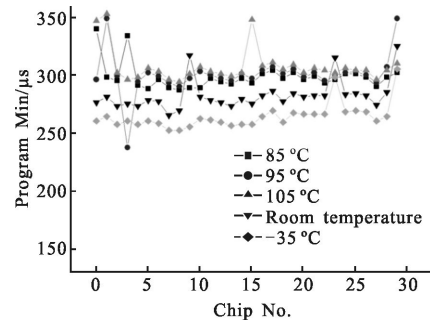


图 7 ProgramMax 在不同温度下的变化情况

Fig.7 Changes of ProgramMax under different temperature conditions

4 结论

选择采用浮栅结构作为存储单元的三星公司 Flash K9××G08U×D 存储器件, 进行温循试验和温度步进应力试验。从试验结果可见: 在不同的温度下, 器件的擦除时间、编程时间会发生变化, 且该变化具有一定的规律性。试验表明: Flash K9××G08U×D 系

列存储器能够在 $-35\sim 105\text{ }^{\circ}\text{C}$ 的环境下工作,器件可正常擦写读,坏块没有增加。但是,在低温环境下,擦除时间会明显增加,在空间应用时需为擦除操作预留足够的时间。另外,页编程时间随着温度的增加而增加,但是,仍然在器件的最大页编程时间之内。

参考文献:

- [1] Bez R, Camerlenghi E, Modelli A, et al. Introduction to flash memory [J]. *IEEE*, 2003, 91(4): 489-502.
- [2] Pavan P, Bez R, Olivo P, et al. Flash memory cells-an overview [J]. *IEEE*, 1997, 85(8): 1248-1271.
- [3] Bez R. Chalcogenide PCM: A memory technology for next decade [C]//Electron Devices Meeting, 2009: 1-4.
- [4] Sakui K, Deog Suh K. NAND flash memory technology [C]//Nonvolatile Memory Technologies with Emphasis on Flash, 2008: 445-590.
- [5] Gerardin S, Paccagnella A. Present and future non-volatile memories for space [J]. *IEEE Transactions on Nuclear Science*, 2010, 57(6): 3016-3019.
- [6] Lovellette M, Campbell A, Hughes H, et al. Nanotube memories for space applications [C]//Proc IEEE Aerospace Conf, 2004, 4: 2300-2305.
- [7] Forni G, Ong C, Rice C, et al. Flash memory applications [C]//Nonvolatile Memory Technologies with Emphasis on Flash, 2008: 19-62.
- [8] Cellere G, Pellati P, Chimenton A, et al. Radiation effects on floating-gate memory cells [J]. *IEEE Transactions on Nuclear Science*, 2001, 48(6): 2222-2228.
- [9] Cellere G, Larcher L, Paccagnella A, et al. Radiation induced leakage current in floating gate memory cells [J]. *IEEE Transactions on Nuclear Science*, 2005, 52(6): 2144-2152.
- [10] Houdt J V, Degraeve R, Groeseneken G, et al. Physics of flash memories in Nonvolatile memory technologies with emphasis on Flash [M]. NJ: Wiley Online Library, 2008: 129-177.
- [11] Lee Jae-Duk, Hur Sung-Hoi, Choi Jung-Dal. Effect of floating-gate interference on NAND flash memory cell operation [J]. *IEEE Electron Device Letters*, 2002, 23(5): 264-266.