



微机原理及接口技术

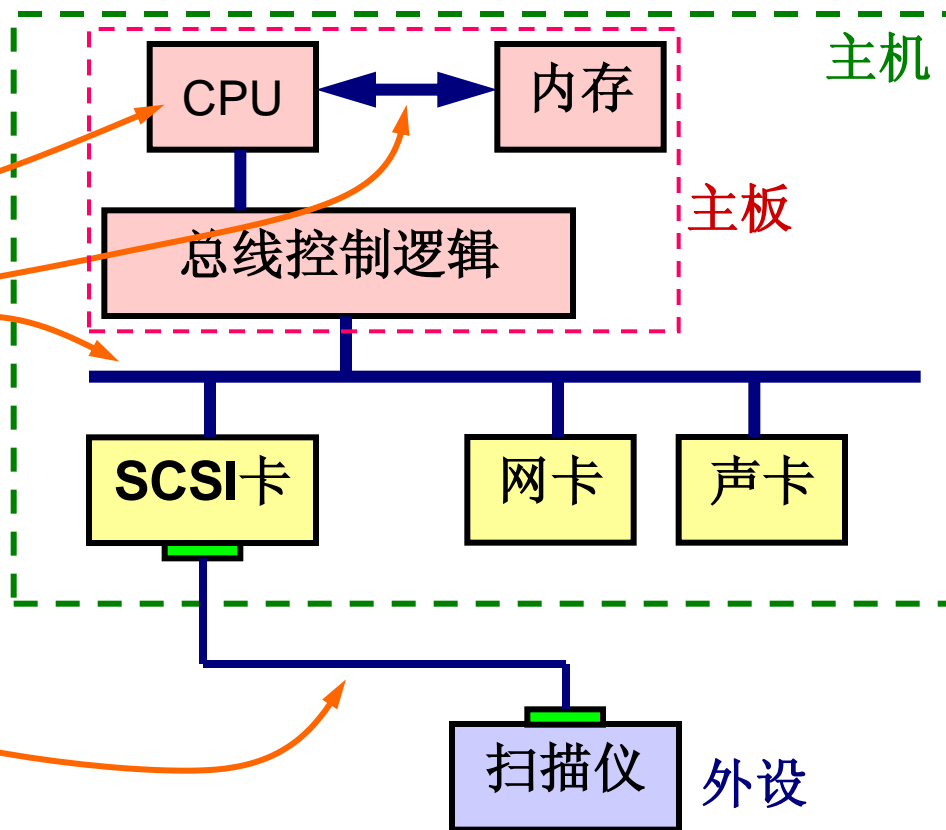
# 第4章 总线技术

## 4.1 总线概述

- **总线**：连接**两个以上**数字系统元件的**公共的信息**通路。

- **总线的分类**：

- 片内总线
- 元件级总线
- 系统总线（内总线）
- 通信总线（外总线）



- **总线标准化的优点**：

- ① 简化软、硬件设计，简化系统结构。 → 模块化
- ② 使系统易于扩展、便于更新。
- ③ 便于调试、维修。 → 各插件板分别调试；一级维修



微机原理及接口技术

# 第4章 总线技术

## 4.2 内总线（系统总线）

## 4.2 内总线

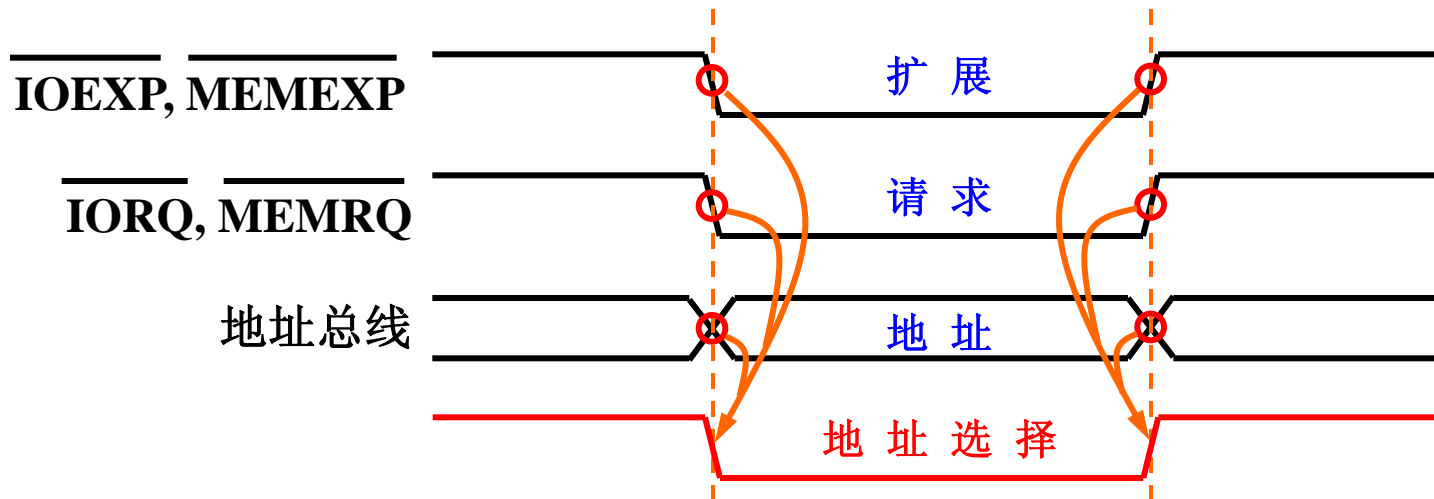
- **PC机**的内总线 
  - **PC/XT 总线**
  - **ISA 总线**
  - **EISA 总线**
  - **PCI 总线**
- **工控机**的内总线
  - **STD 总线**
  - 基于PC的工控机总线
    - ◆ **PC/104 总线**
    - ◆ **PC/104-PLUS**
  - **Compact PCI**

#### 一、特点：Page 148

1. 兼容性好
2. 可靠性高
3. 支持多微处理器
4. 结构简单，小板结构，模块化

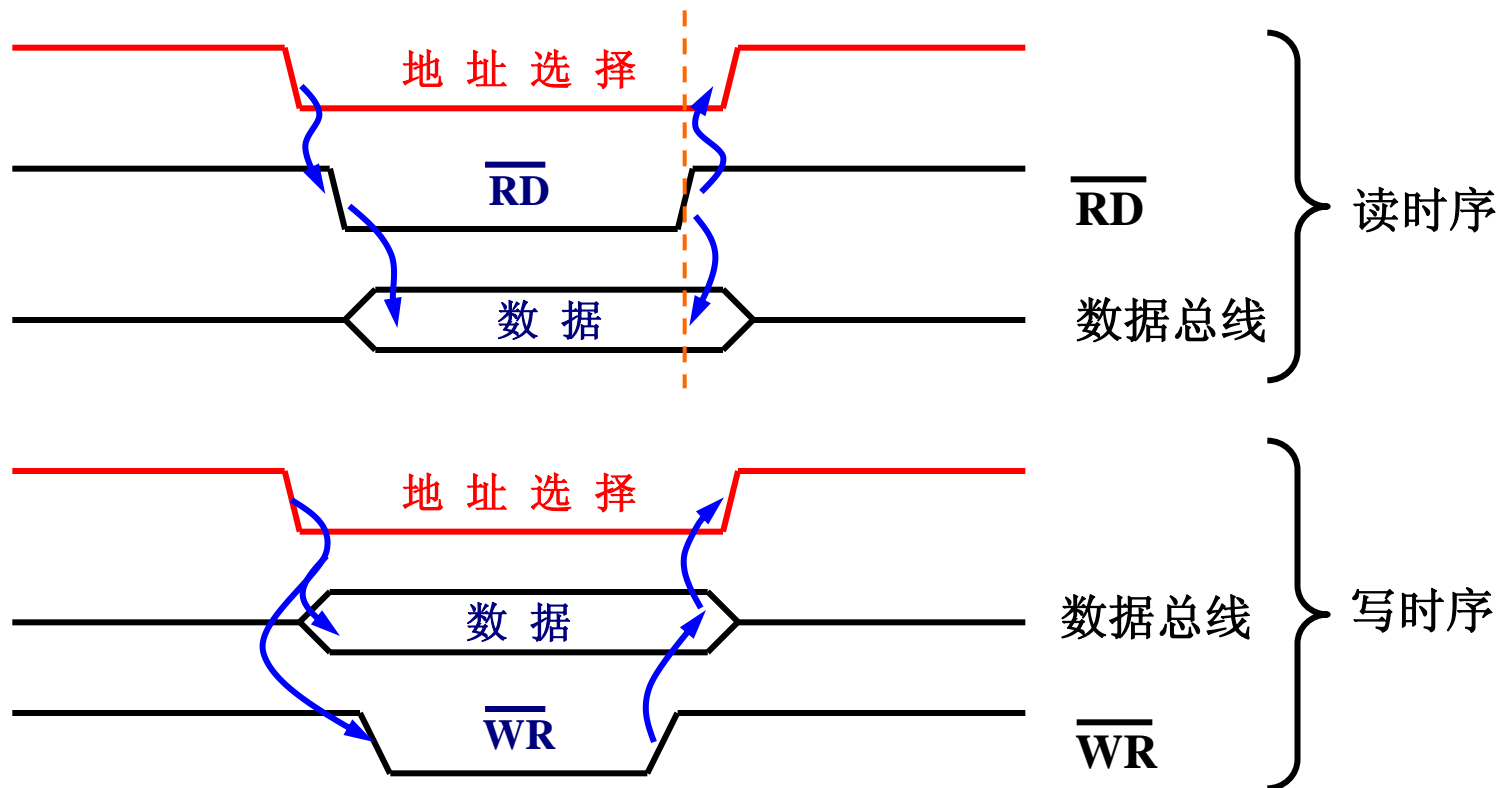
### 二、信号定义：

#### 1. 地址选择信号产生时序



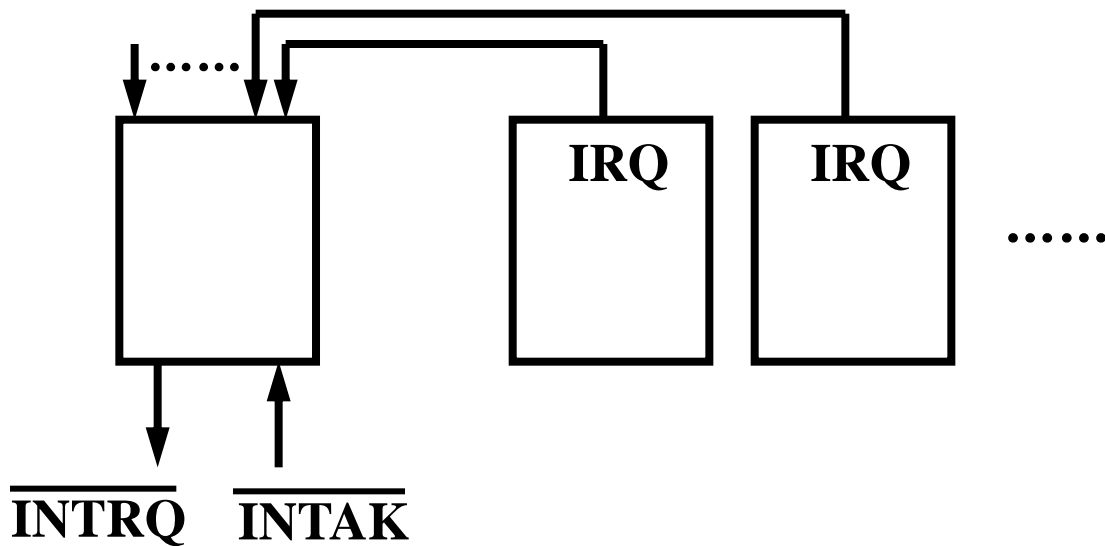
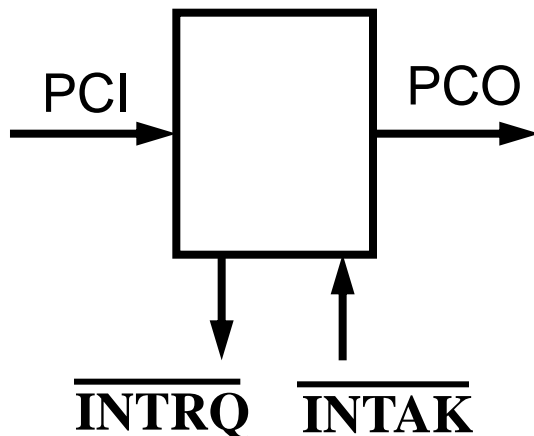
### 二、信号定义:

#### 2. 读写时序



### 三、中断优先级的实现:

- 串行
- 并行





#### 四、总线优先级控制：

- 串行
- 并行

$\overline{\text{BAI}}$

$\overline{\text{BAO}}$

$\overline{\text{BUSAK}}$

$\overline{\text{BUSRQ}}$

#### 五、存储器的扩展

1. 利用 $\overline{\text{MEMEX}}$ 选择存储器组
2. 输出接口存储器选择法

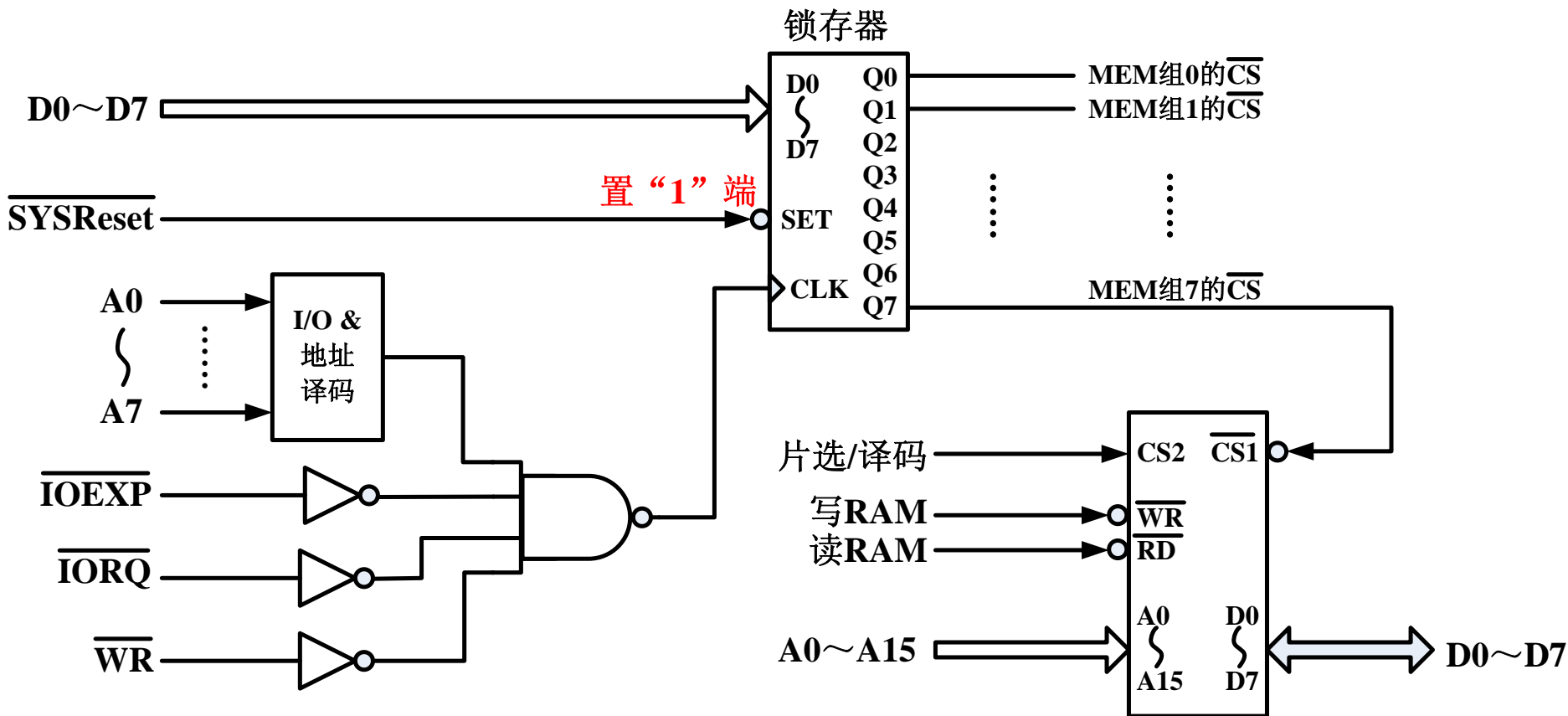
## 4.2 内总线

### 4.2.2.1 STD总线

P148

## 五、存储器的扩展

## 2. 输出接口存储器选择法



1. 向I/O写一个数（如1111 1110，选择MEM组0），即第一组64K）；

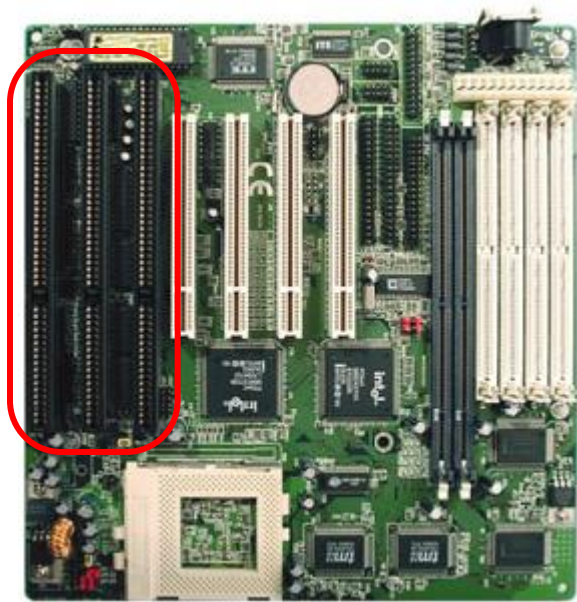
2. 对MEM组0操作（RD/WR）。  $64\text{KB} \times 8 = 512\text{KB}$

## 4.2 内总线

### 4.2.1.2 ISA总线

P141

## Industry Standard Architecture



Baby AT

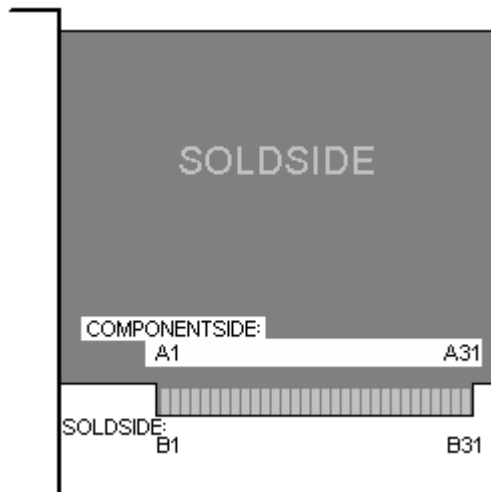


ATX

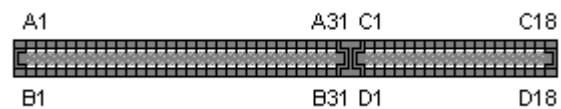
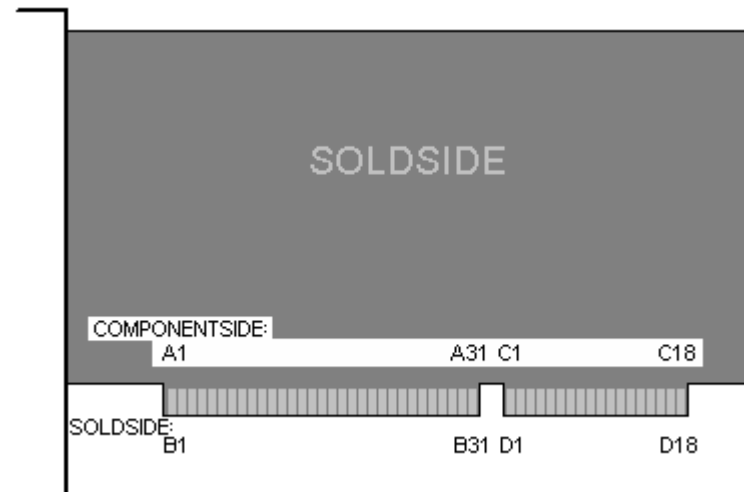
#### 一、ISA总线的特点：

- ① 支持8位、16位数据操作。
- ② 将XT与AT总线的运行速度提升至8MHz。
- ③ 更强调I/O处理能力：1KB的I/O空间、11级硬件中断、7级DMA通道。
- ④ 地址、数据非多路复用。
- ⑤ 是多主控设备总线：除主CPU之外，DMA控制器、DRAM刷新控制器、带处理器的智能卡都可以称为ISA的主控设备。
- ⑥ 曾广泛流行，支持的厂商众多。

### 一、ISA总线的特点:



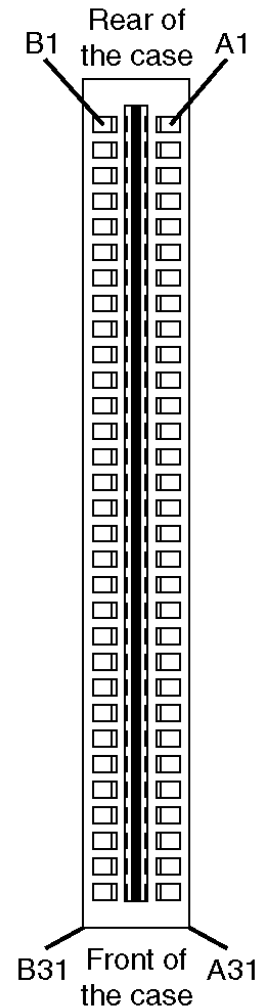
XT总线



AT总线

Signal	Pin	Pin	Signal
Ground	B1	A1	-I/O CH CHK
RESET DRV	B2	A2	Data Bit 7
+5 Vdc	B3	A3	Data Bit 6
IRQ 2	B4	A4	Data Bit 5
-5 Vdc	B5	A5	Data Bit 4
DRQ 2	B6	A6	Data Bit 3
-12 Vdc	B7	A7	Data Bit 2
-CARD SLCTD	B8	A8	Data Bit 1
+12 Vdc	B9	A9	Data Bit 0
Ground	B10	A10	-I/O CH RDY
-SMEMW	B11	A11	AEN
-SMEMR	B12	A12	Address 19
-IOW	B13	A13	Address 18
-IOR	B14	A14	Address 17
-DACK 3	B15	A15	Address 16
DRQ 3	B16	A16	Address 15
-DACK 1	B17	A17	Address 14
DRQ 1	B18	A18	Address 13
-Refresh	B19	A19	Address 12
CLK(4.77MHz)	B20	A20	Address 11
IRQ 7	B21	A21	Address 10
IRQ 6	B22	A22	Address 9
IRQ 5	B23	A23	Address 8
IRQ 4	B24	A24	Address 7
IRQ 3	B25	A25	Address 6
-DACK 2	B26	A26	Address 5
T/C	B27	A27	Address 4
BALE	B28	A28	Address 3
+5 Vdc	B29	A29	Address 2
OSC(14.3MHz)	B30	A30	Address 1
Ground	B31	A31	Address 0

Pinouts for the 8-bit ISA bus



The 8-bit ISA bus connector.

Signal	Pin	Pin	Signal
Ground	B1	A1	-I/O CH CHK
RESET DRV	B2	A2	Data Bit 7
+5 Vdc	B3	A3	Data Bit 6
IRQ 9	B4	A4	Data Bit 5
-5 Vdc	B5	A5	Data Bit 4
DRQ 2	B6	A6	Data Bit 3
-12 Vdc	B7	A7	Data Bit 2
-0 WAIT	B8	A8	Data Bit 1
+12 Vdc	B9	A9	Data Bit 0
Ground	B10	A10	-I/O CH RDY
-SMEMW	B11	A11	AEN
-SMEMR	B12	A12	Address 19
-IOW	B13	A13	Address 18
-IOR	B14	A14	Address 17
-DACK 3	B15	A15	Address 16
DRQ 3	B16	A16	Address 15
-DACK 1	B17	A17	Address 14
DRQ 1	B18	A18	Address 13
-Refresh	B19	A19	Address 12
CLK(8.33MHz)	B20	A20	Address 11
IRQ 7	B21	A21	Address 10
IRQ 6	B22	A22	Address 9
IRQ 5	B23	A23	Address 8
IRQ 4	B24	A24	Address 7
IRQ 3	B25	A25	Address 6
-DACK 2	B26	A26	Address 5
T/C	B27	A27	Address 4
BALE	B28	A28	Address 3
+5 Vdc	B29	A29	Address 2
OSC(14.3MHz)	B30	A30	Address 1
Ground	B31	A31	Address 0

-MEM CS16	D1	C1	-SBHE
-I/O CS16	D2	C2	Latch Address 23
IRQ 10	D3	C3	Latch Address 22
IRQ 11	D4	C4	Latch Address 21
IRQ 12	D5	C5	Latch Address 20
IRQ 15	D6	C6	Latch Address 19
IRQ 14	D7	C7	Latch Address 18
-DACK 0	D8	C8	Latch Address 17
DRQ 0	D9	C9	-MEMR
-DACK 5	D10	C10	-MEMW
DRQ5	D11	C11	Data Bit 8
-DACK 6	D12	C12	Data Bit 9
DRQ 6	D13	C13	Data Bit 10
-DACK 7	D14	C14	Data Bit 11
DRQ 7	D15	C15	Data Bit 12
+5 Vdc	D16	C16	Data Bit 13
-Master	D17	C17	Data Bit 14
Ground	D18	C18	Data Bit 15



## 二、信号定义

1. 数据总线为16位（支持8位、16位数据操作）

SBHE、MEMCS16、IOCS16、OWS

- ① **提速**：OWS，零等待状态，也叫NOWS（No Wait State），ISA卡通知CPU不插Tw。
- ② **升位**：MEMCS16、IOCS16，插件板通知CPU进行16位数据传送。
- ③ **位数可选**：SBHE，总线高字节允许（System Bus High Enable），可选8位、16位操作。

## 【注意】

当SBHE被**主控设备**（一般为系统主板）置为低电平时，ISA插卡必须及时将IOCS16或MEMCS16置为有效作为回应。

## 4.2 内总线

### 4.2.1.2 ISA总线

P141

## 二、信号定义

1. 数据总线为16位（支持8位、16位数据操作）

SBHE、MEMCS16、IOCS16、OWS

$\overline{\text{SBHE}}$	SA0	操作	所用数据线
0	0	从偶地址开始读/写一个字(16位)	D15~D0
0	1	从奇地址读/写一个字节(8位)	D15~D8
1	0	从偶地址读/写一个字节(8位)	D7~D0
1	1	无效	无

## 二、信号定义

2. 寻址能力达到16MB，地址、数据线不复用。

- LA17~LA23（非锁存信号，可用BALE  $\square$   $\square$  锁存）
- LA17~LA19（不锁存）与SA17~SA19（锁存）重复。

3. 中断扩充为11个（PC/XT为6个）

**IRQ3~IRQ7, IRQ9~IRQ12, IRQ14~IRQ15**

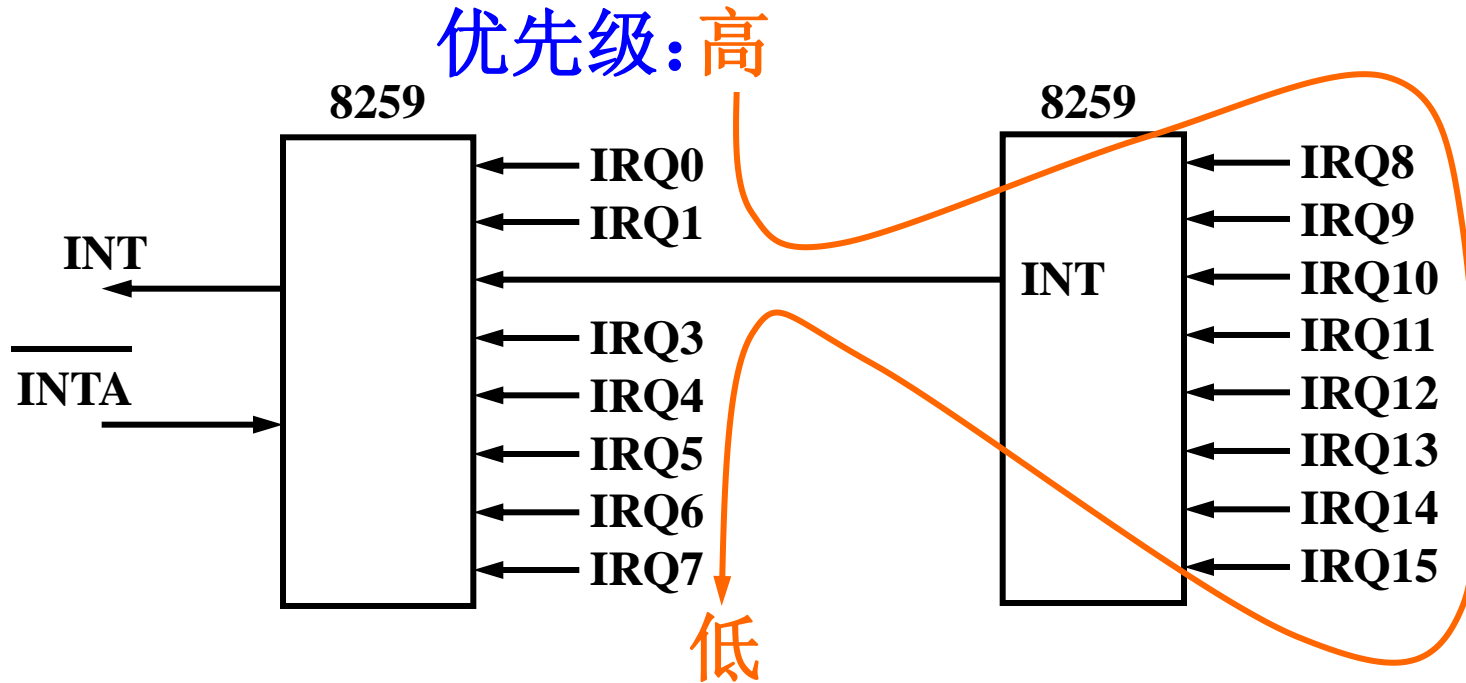
- **IRQ0**（定时器）、**IRQ1**（键盘）、**IRQ2**（级联）、**IRQ8**（定时器8254）、**IRQ13**（协处理器）用于系统板上，总线上不出现。
- B4引脚：**IRQ2**（XT）→ **IRQ9**（AT），早期由8259级联实现。

## 4.2 内总线

### 4.2.1.2 ISA总线

P141

## 二、信号定义



## 二、信号定义

### 4. DMA扩充为7个（PC/XT为4个）

- **DRQ0~3, DRQ5~7**（新增）， **$\overline{\text{DACK0}} \sim \overline{\text{DACK3}}$ ,  $\overline{\text{DACK5}} \sim \overline{\text{DACK7}}$**
- 优先级：**DRQ0 > DRQ1 > …… > DRQ7**  
（DRQ4用作8237级联，不出现）
- **DRQ0~3**: 8位传输  
**DRQ5~7**: 16位传输

## 二、信号定义

5. ISA总线是一种多主控总线：MASTER  
若ISA插卡要控制总线，则：

- ① ISA卡置DRQ<sub>x</sub>为高；
- ② DMAC送HOLD申请总线，若成功（CPU送来HOLDACK信号）则DMAC置相应的DACK<sub>x</sub>有效 → ISA卡成为总线上的主控设备；
- ③ 此时AEN为高电平，若此时ISA卡需要访问其它I/O设备（包括其它ISA卡），则置MASTER为低 → 释放AEN（使AEN为低电平，无效）；
- ④ .....
- ⑤ ISA卡释放DRQ<sub>x</sub>（置为低），释放MASTER（置为高） → 总线控制权又返回系统板。

## 4.2 内总线

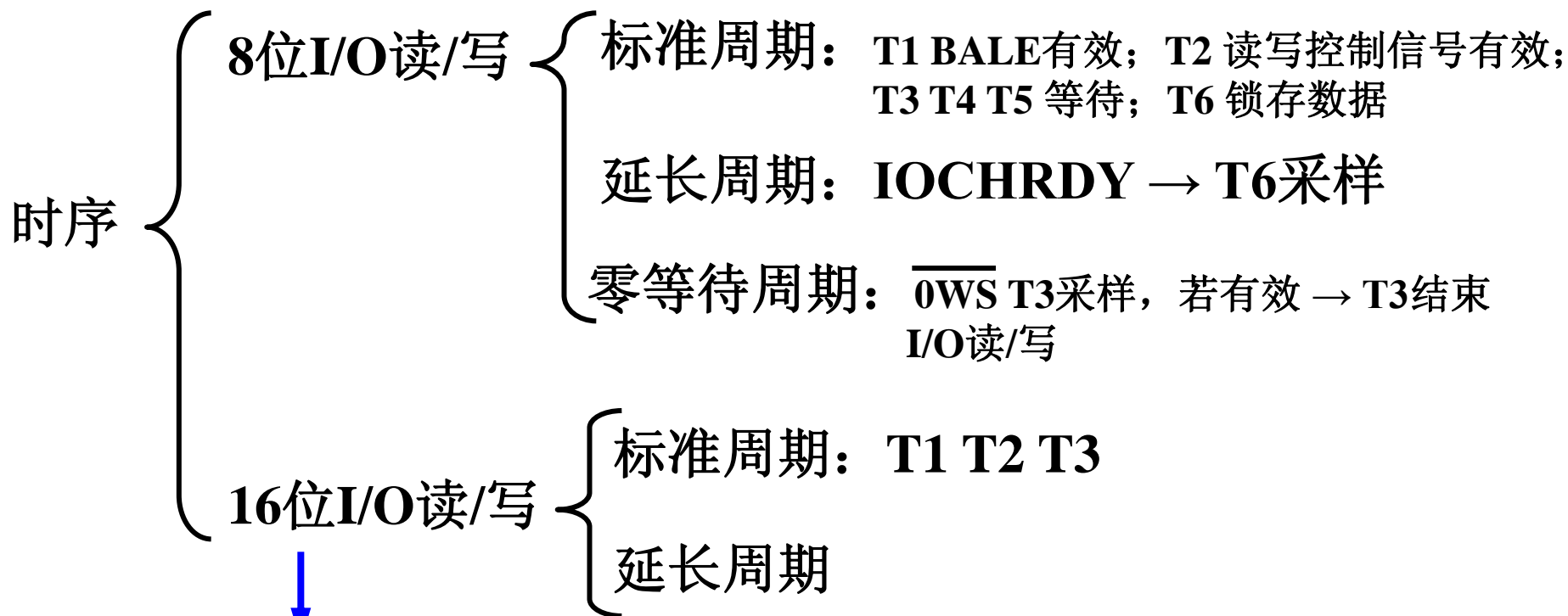
### 4.2.1.2 ISA总线

P141

## 二、信号定义

### 6. 速度：CLK (B20, Output)

4.77MHz → 8.3MHz (标准) → 12MHz



↓  
要求ISA卡在译码条件成立的同时将 $\overline{IOCS16}$ 或 $\overline{MEMCS16}$ 置为低电平。

## 4.2 内总线

### 4.2.1.2 ISA总线

P141

## 二、信号定义

### 6. 速度：CLK (B20, Output)

4.77MHz → 8.3MHz (标准) → 12MHz

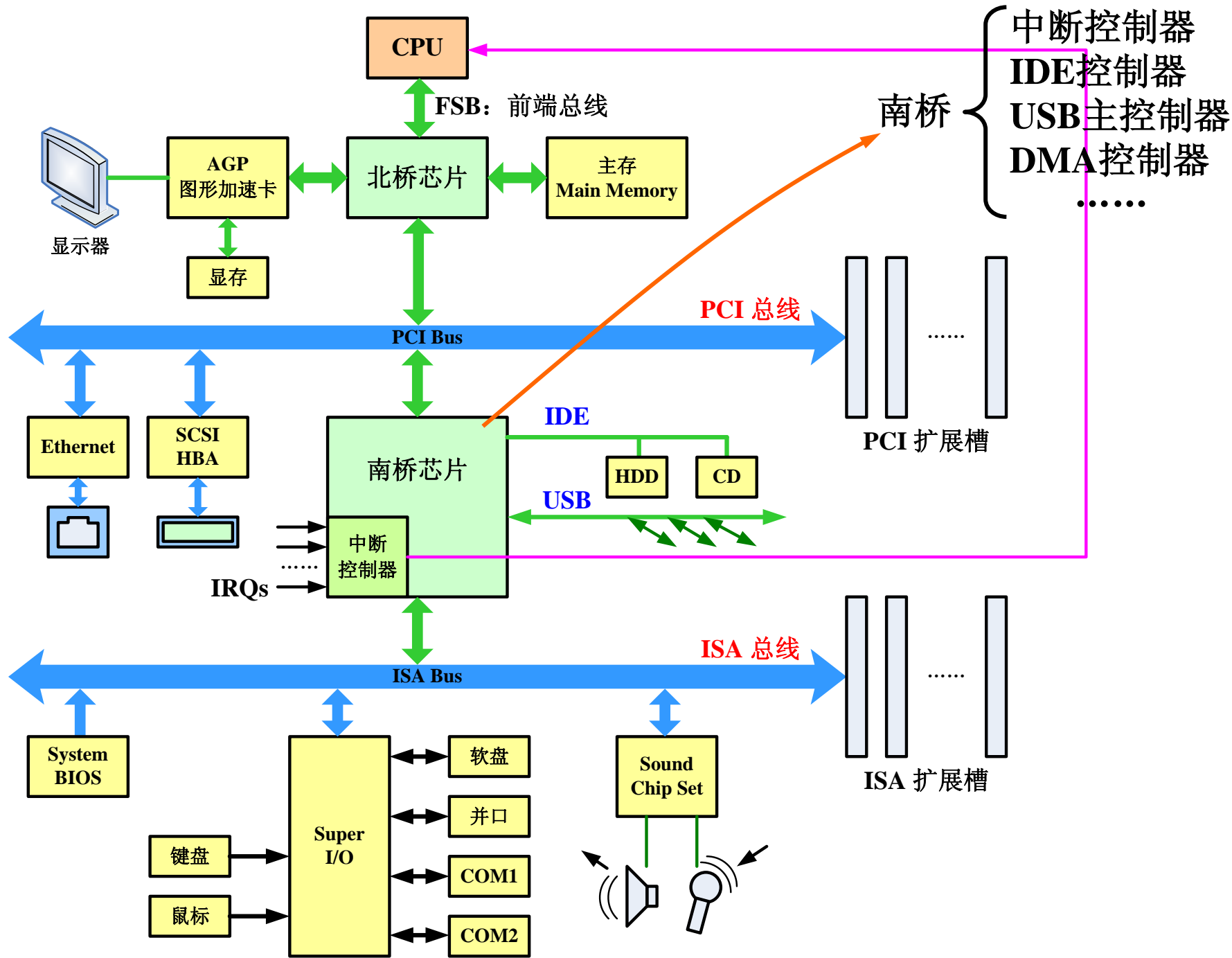
速度

8位, CLK=8MHz	标准:	$\frac{8 \times 10^6}{6} B / S = 1.33 MB / S$
	零等待:	$\frac{8 \times 10^6}{3} B / S = 2.67 MB / S$
16位, 标准周期	CLK=8MHz:	$\frac{8 \times 10^6}{3} \times 2 B / S = 5.33 MB / S$
	CLK=12MHz:	$\frac{12 \times 10^6}{3} \times 2 B / S = 8 MB / S$



### 三、ISA总线的体系结构

- 早期的PC机
- 后来：Pentium III 主板



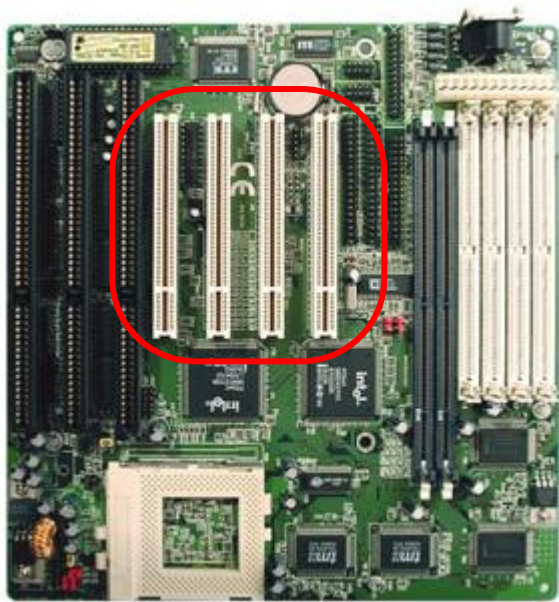
## 4.2 内总线

### 4.2.1.4 PCI总线

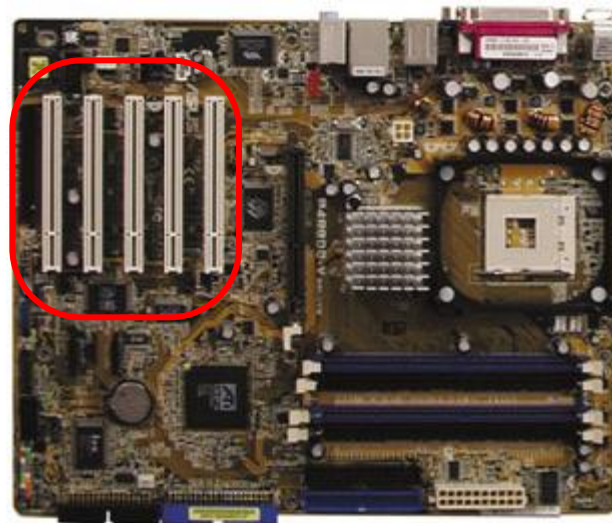
P142~147

## Peripheral Component Interconnect Local Bus

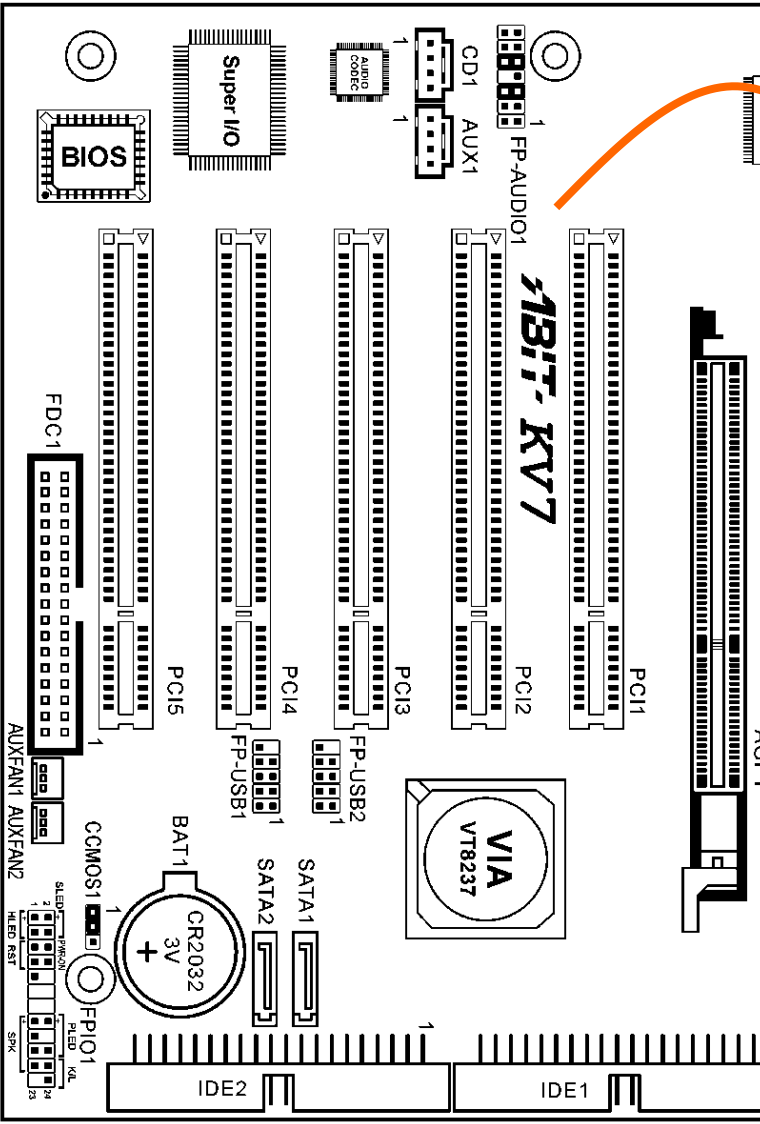
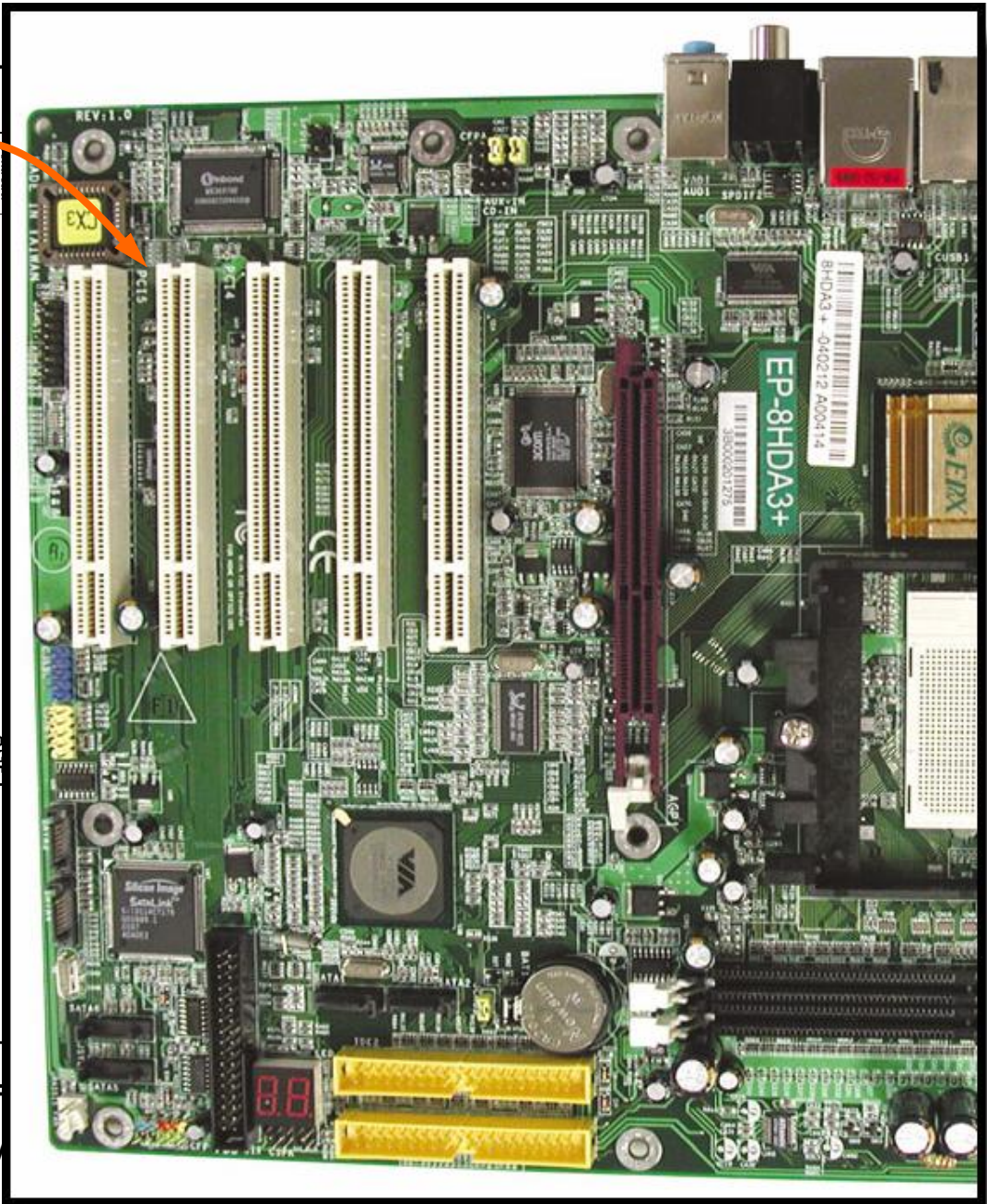
局部总线，1992年



Baby AT



ATX



ABIT KV7 Motherboard (AM)

## 4.2 内总线

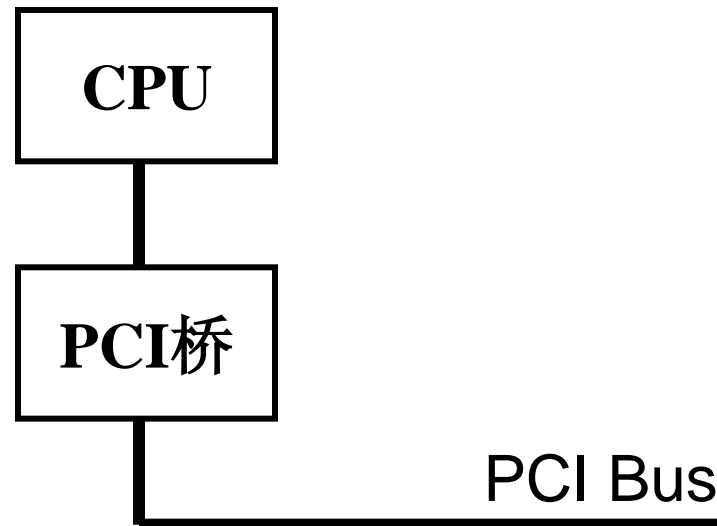
### 4.2.1.4 PCI总线

P142~147

#### 一、PCI总线的特点：P142，①~⑥

##### 1. 不依赖于处理器：

更换CPU → 换PCI桥路即可 → 使PCI总线能为I/O功能而优化



## 4.2 内总线

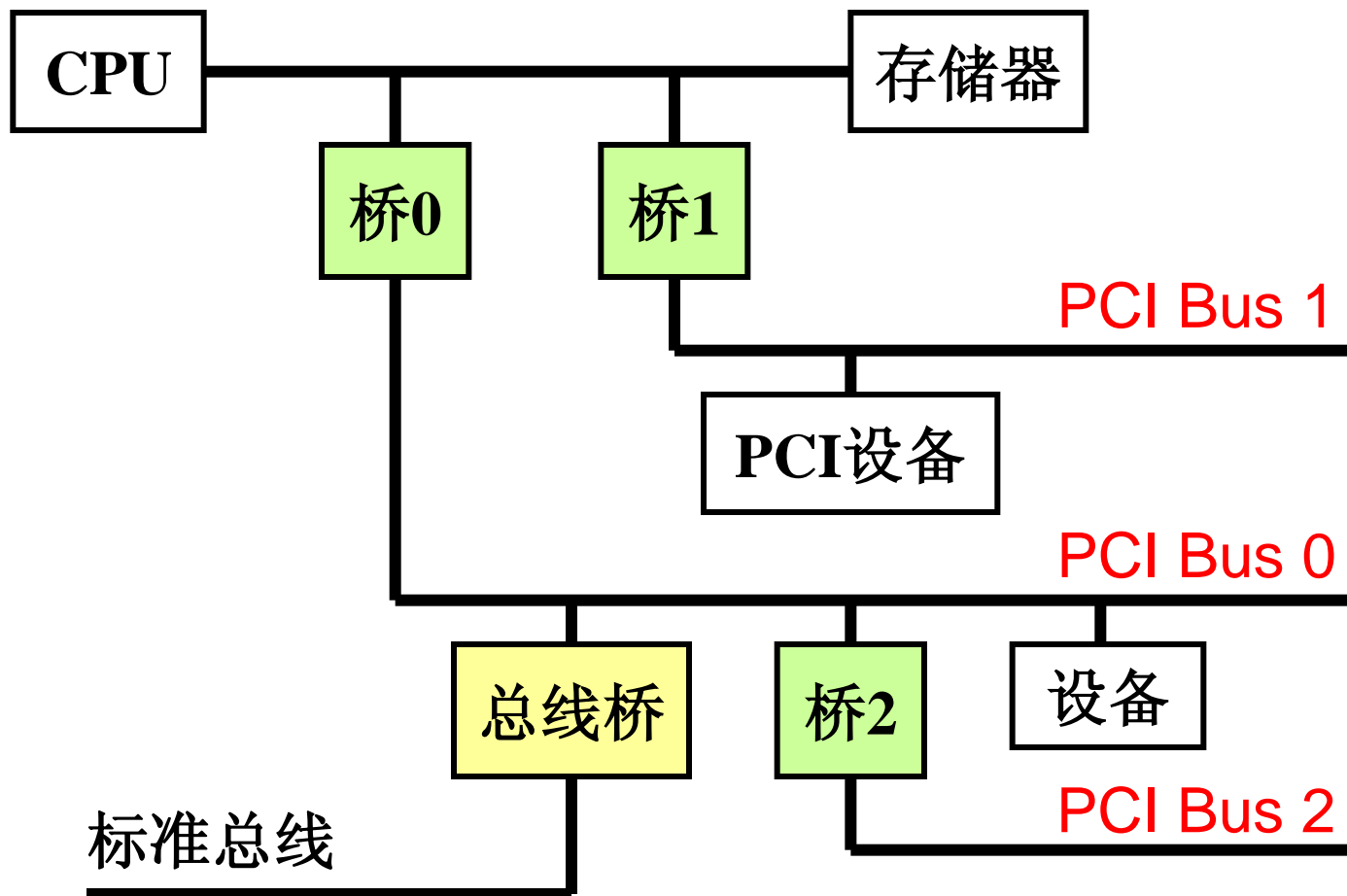
### 4.2.1.4 PCI总线

P142~147

一、PCI总线的特点：P142，①~⑥

2. 扩充性好：

挂多个设备，驱动能力不够 → 采用多PCI总线结构





## 4.2 内总线

### 4.2.1.4 PCI总线

P142~147

#### 一、PCI总线的特点：P142，①~⑥

3. 具有自动配置功能，支持即插即用（PnP）。资源需求设置工作在系统初启时由BIOS完成。



4. 数据、地址奇偶校验功能  
→ 保证数据完整性、准确性。（PAR）

5. 数据宽度32位，可扩展为64位；2.0版支持33MHz时钟，2.1版增加了对66MHz总线操作的支持。

6. 信号复用，支持无限读写突发操作。  
地址、数据信号共用信号线，信号不同阶段表示不同含义。

33MHz { 32位：132MB/s峰值传送速率；  
64位：264MB/s峰值传送速率；  
66MHz 64位：528MB/s峰值传送速率。

#### 一、PCI总线的特点：P142，①~⑥

7. 适应性广。台式机、便携机、服务器；3.3V、5V电源。
8. 并行总线操作。在PCI桥支持下，处理器总线、PCI总线与扩展总线可并行工作。



## 4.2 内总线

### 4.2.1.4 PCI总线

P142~147

#### 二、信号定义：P143~P145

以PCI总线读操作为例：

总线命令（地址节拍） C/BE[3:0]#

命令类型

0 0 0 0	中断应答
0 0 0 1	特殊周期
0 0 1 0	I/O读
0 0 1 1	I/O写
0 1 1 0	MEM读
0 1 1 1	MEM写
1 0 1 0	读配置
1 0 1 1	写配置

## 4.2 内总线

### 4.2.1.4 PCI总线

P142~147

#### 二、信号定义：P143~P145

以PCI总线读操作为例

突发成组数据传输：

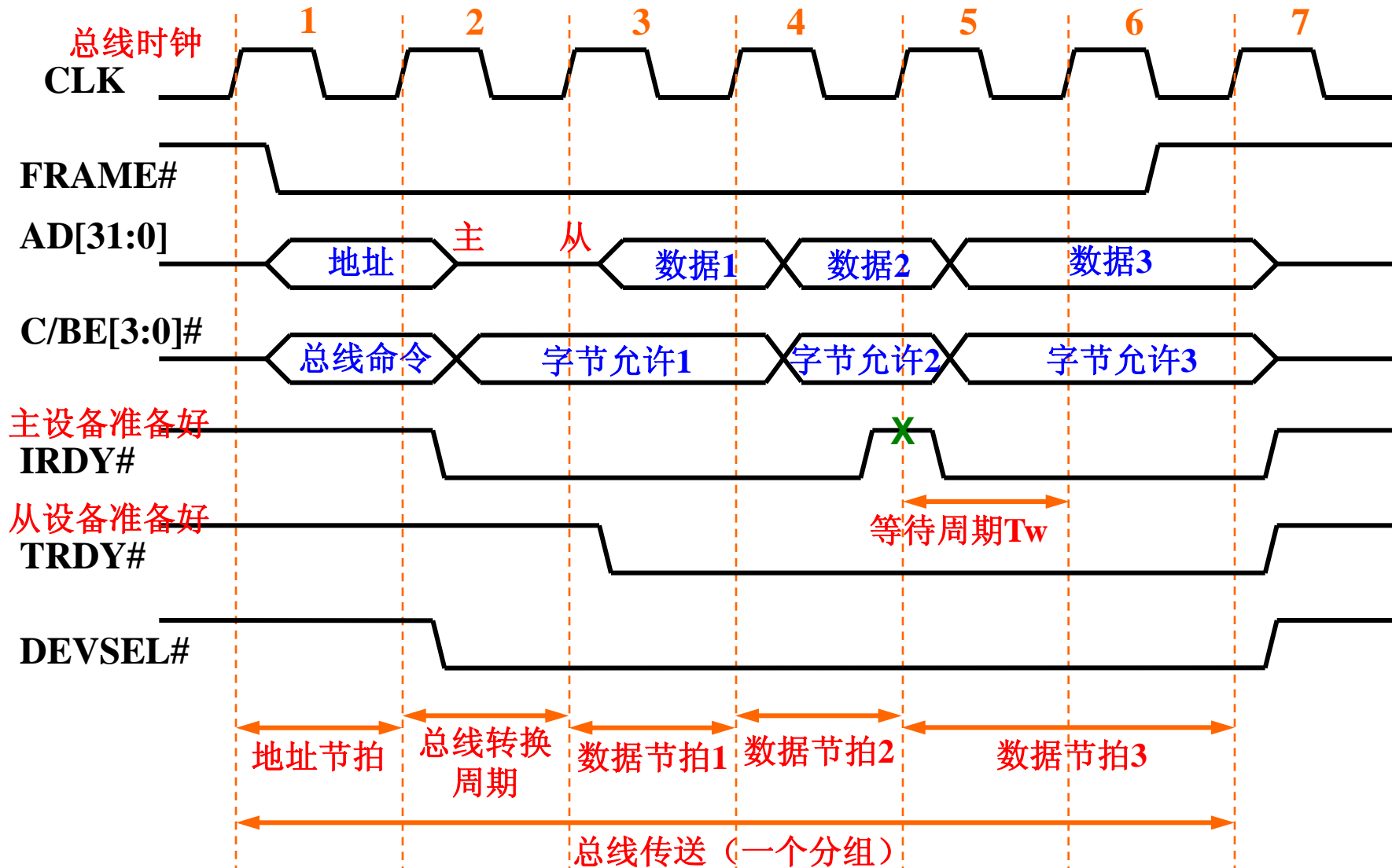
一个分组 = 一个地址节拍 + 一个（多个）数据节拍  
(Address phase)      (Data phase)

## 4.2 内总线

### 4.2.1.4 PCI总线

P142~147

#### 二、信号定义：P143~P145



#### 二、信号定义：以PCI总线读操作为例

- **FRAME#**：帧周期信号，由主控设备驱动，表示一个总线周期的开始和结束。  
**DEVSEL#**：设备选择信号，从设备驱动。
- **总线转换周期**：AD[31:0]既不被主设备也不被从设备驱动，以避免总线冲突。  
写操作无总线转换周期。
- 在同一个时钟上升沿**IRDY#**和**TRDY#**都有效时，数据才可以传送。
- 第一个地址由地址节拍得到，以后线性相加。  
(线性增长方式)
- 地址/数据复用：地址节拍、数据节拍

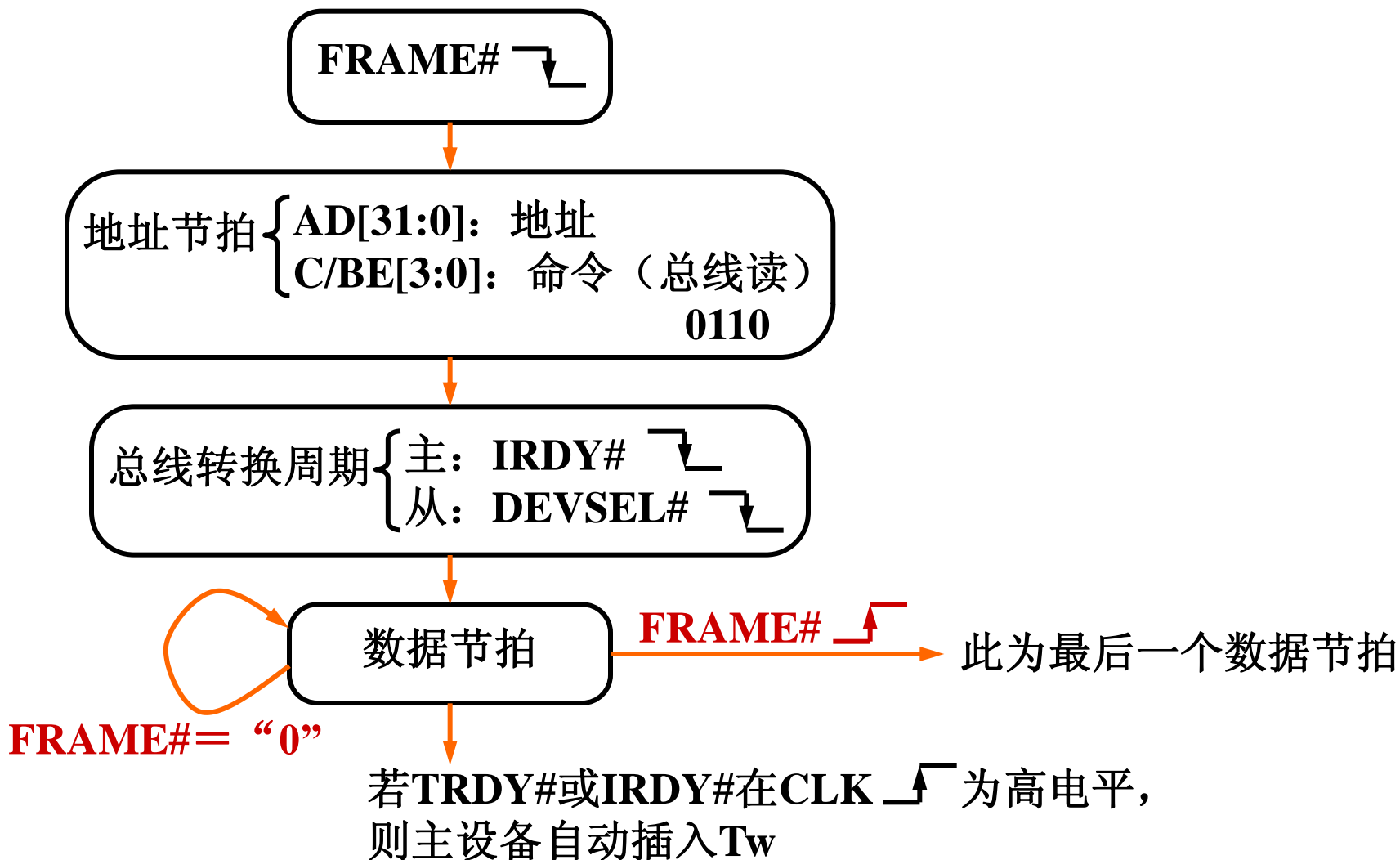
## 4.2 内总线

### 4.2.1.4 PCI总线

P142~147

二、信号定义：以PCI总线读操作为例

过程描述：



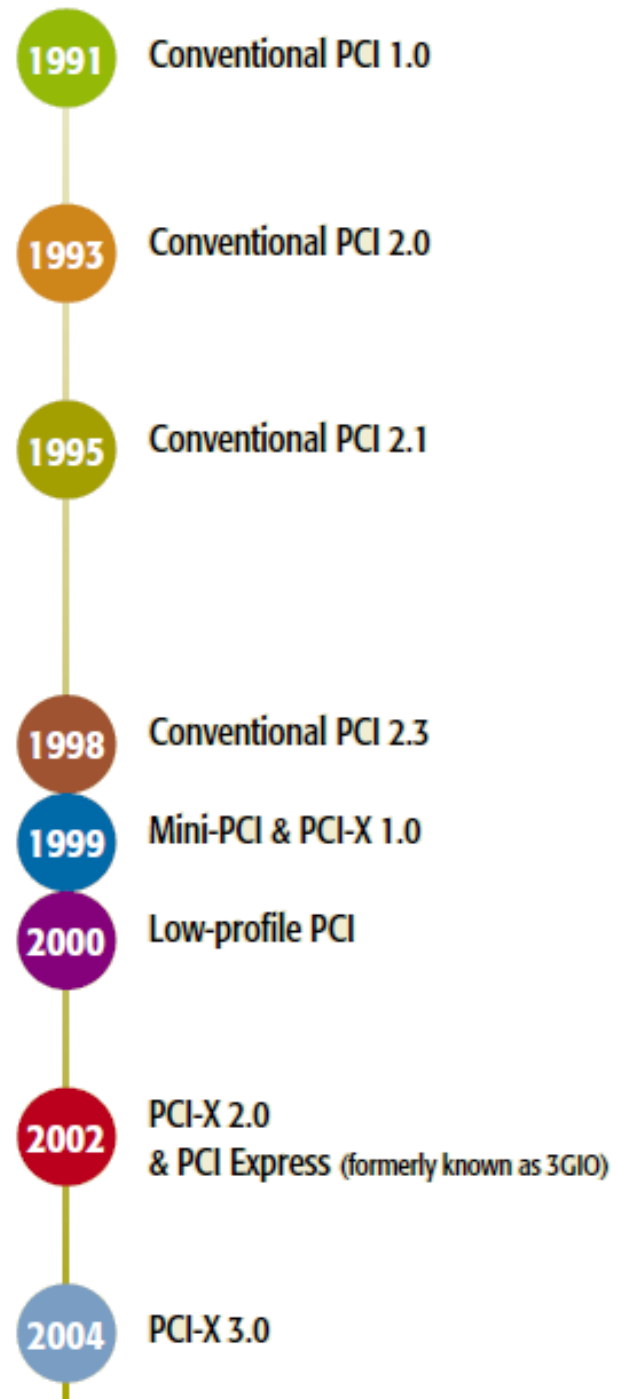
## 4.2 内总线

### 4.2.1.4 PCI总线

#### 三、PCI总线的发展

Platform Components	2000	2003
CPU	733MHz	3+GHz
FSB	133MHz	533+MHz
Memory	133 SDR	266 DDR
Networking	100Mb	1-10Gb
Storage	80MB/s	320MB/s
General-purpose I/O	500MB/s (PCI 64/66)	1GB/s (PCI-X 64/133)

#### PCI Timeline



4.2 内总线

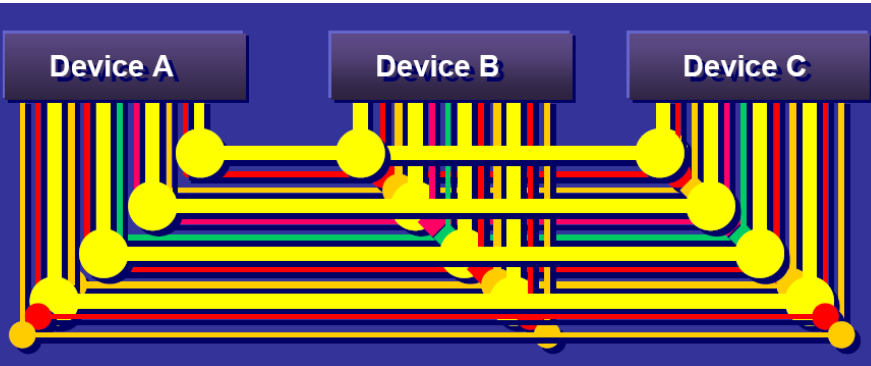
4.2.1.4 PCI总线

P142~147

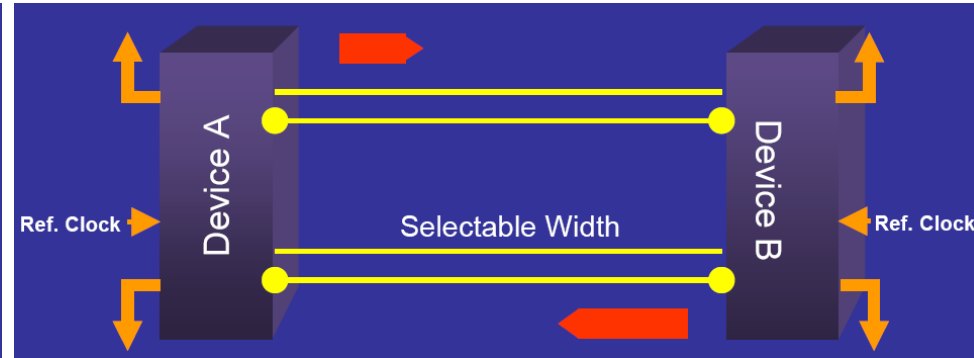
三、PCI总线的发展：PCI Express

# Architecture Comparison

## PCI



## PCI Express

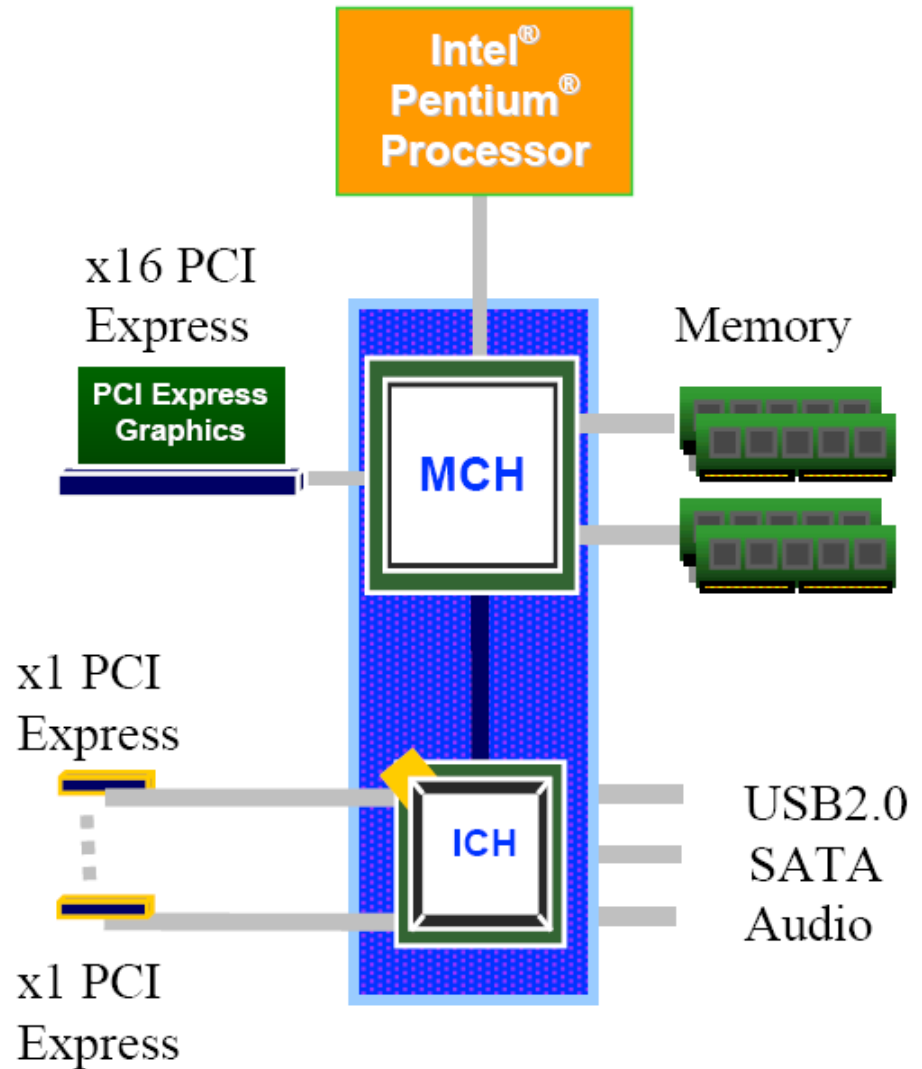


- **Parallel Signaling**
  - 33MT/S to 66MT/S
  - 32/64bit Bus
  - Side band Control Signals
- **Load-Store Architecture**
  - Memory, I/O, Config.
- **PCI Power Management**
- **Parity and ECC**

- **Serial Differential Interface**
  - 2.5GT/S
  - Scalable Width: 1X, 2X...32X
  - In-band control
- **Load Store Architecture**
  - Memory, I/O, Config. & Messages
- **Enhanced Configuration Mechanism**
- **100% compatible With PCI Software**
- **Advanced Power Management**
- **Advanced RAS, Native Hot Plug**
- **Support for QoS**



- PCI Express enables greater bandwidth and performance
  - **X16** next generation graphics for **4GBytes/second per direction**
  - **X1** or greater I/O performance for for GbE, 1394, etc for **250MBytes/second per direction**
  
- PCI Express enables new usage models
  - Isochronous support for streaming media for TV Tuners, graphics, camera
  - Native **Hot Plug** support for new form factors and modules – **ExpressCard™**

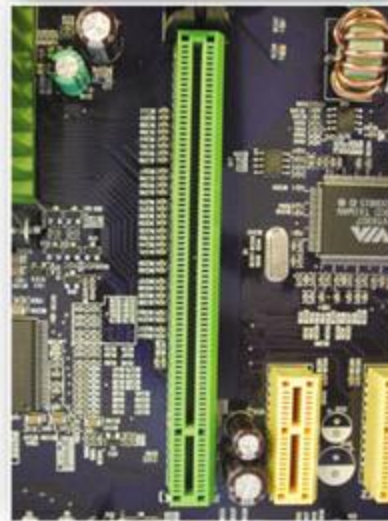


**General Purpose PCI Express Topology**

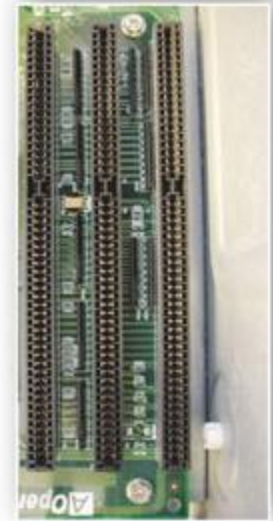
# 常见的系统总线



PCI Express x1



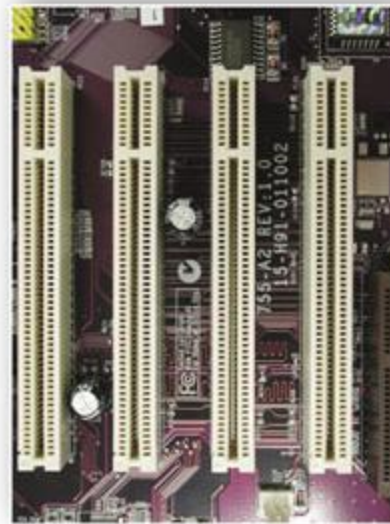
PCI Express x16



ISA



AGP (primarily for graphics cards)



32-bit PCI



64-bit PCI



# 微机原理及接口技术

## 第4章 总线

### 4.3 外总线（通信总线）

## 4.3 外总线

- **RS232C**、RS-485
- **Centronic**、IEEE1284
- **SCSI**、SAS
- **IDE**、ATA、SATA
- **USB**
- **IEEE1394**
- **IEEE 488**



## 4.3 外总线 4.3.1 RS-232C 串行通信接口

一、RS232C的特点： P159

二、电气特性、引脚功能： 25针/9针 D型连接器

- DTE： 数据终端设备
- DCE： 数据通信设备



## 4.3 外总线 4.3.1 RS-232C 串行通信接口

### 二、电气特性、引脚功能：25针/9针 D型连接器

#### 1. 信号

##### a) 传送信息信号：

**TxD ②**：发送数据线 (DTE → DCE)

**RxD ③**：接收数据线 (DTE ← DCE)

##### b) 联络信号：

**RTS ④**：请求发送 (DTE → DCE)

**CTS ⑤**：清除发送 (DTE ← DCE)

**DTR (20)**：DTE就绪 (DTE → DCE)

**DSR ⑥**：DCE就绪 (DTE ← DCE)

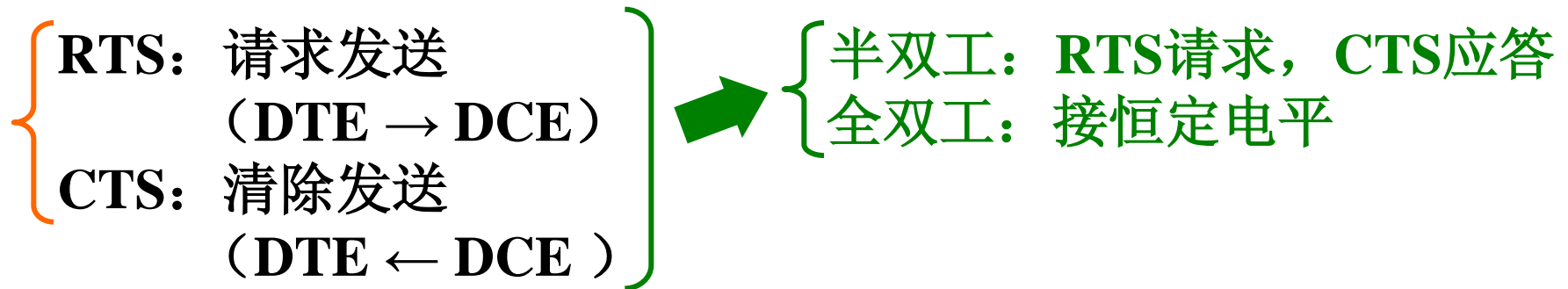
**DCD**：数据载波检测 (DTE ← DCE)

**RI**：振铃指示 (DTE ← DCE)



## 4.3 外总线 4.3.1 RS-232C 串行通信接口

### 二、电气特性、引脚功能：25针/9针 D型连接器



DCD: 数据载波检测 (DTE ← DCE)

“1” → 本地DCE收到远程DCE发的载波信号

RI: 振铃指示 (DTE ← DCE)

“1” → 本地DCE收到远程DCE发的振铃信号

## 4.3 外总线 4.3.1 RS-232C 串行通信接口

### 二、电气特性、引脚功能：25针/9针 D型连接器

#### 2. 电平

	数据信号 (RxD、TxD)	控制信号 (RTS等)
逻辑1	-3~-15V (传号)	+3~+15V (接通)
逻辑0	+3~+15V (空号)	-3~-15V (断开)

(一般为±12V)



## 4.3 外总线 4.3.1 RS-232C 串行通信接口

二、电气特性、引脚功能：25针/9针 D型连接器

### 3. 与TTL电平转换

$\left\{ \begin{array}{l} \text{TTL} \rightarrow \text{RS232C: MC1488, SN75150, } \pm 15\text{V 供电} \\ \text{RS232C} \rightarrow \text{TTL: MC1489, SN75154, } +5\text{V 供电} \end{array} \right.$

**MAX232:** 单+5V供电, 内部有电压倍增电路

**CMOS/TTL  $\longleftrightarrow$  RS232C**

## 4.3 外总线 4.3.1 RS-232C 串行通信接口

### 三、RS232的应用

#### 1. 使用Modem连接

电缆信号一一对应，共10线。  
(保护地、信号地、.....)



#### 2. 软硬件系统调试：控制台、超级终端

## 4.3 外总线 4.3.1 RS-232C 串行通信接口

### 三、RS232的应用

3. 直接连接：计算机（DTE） $\longleftrightarrow$  计算机（DTE）  
用于近程通信，<15米，多种连法，举二例。

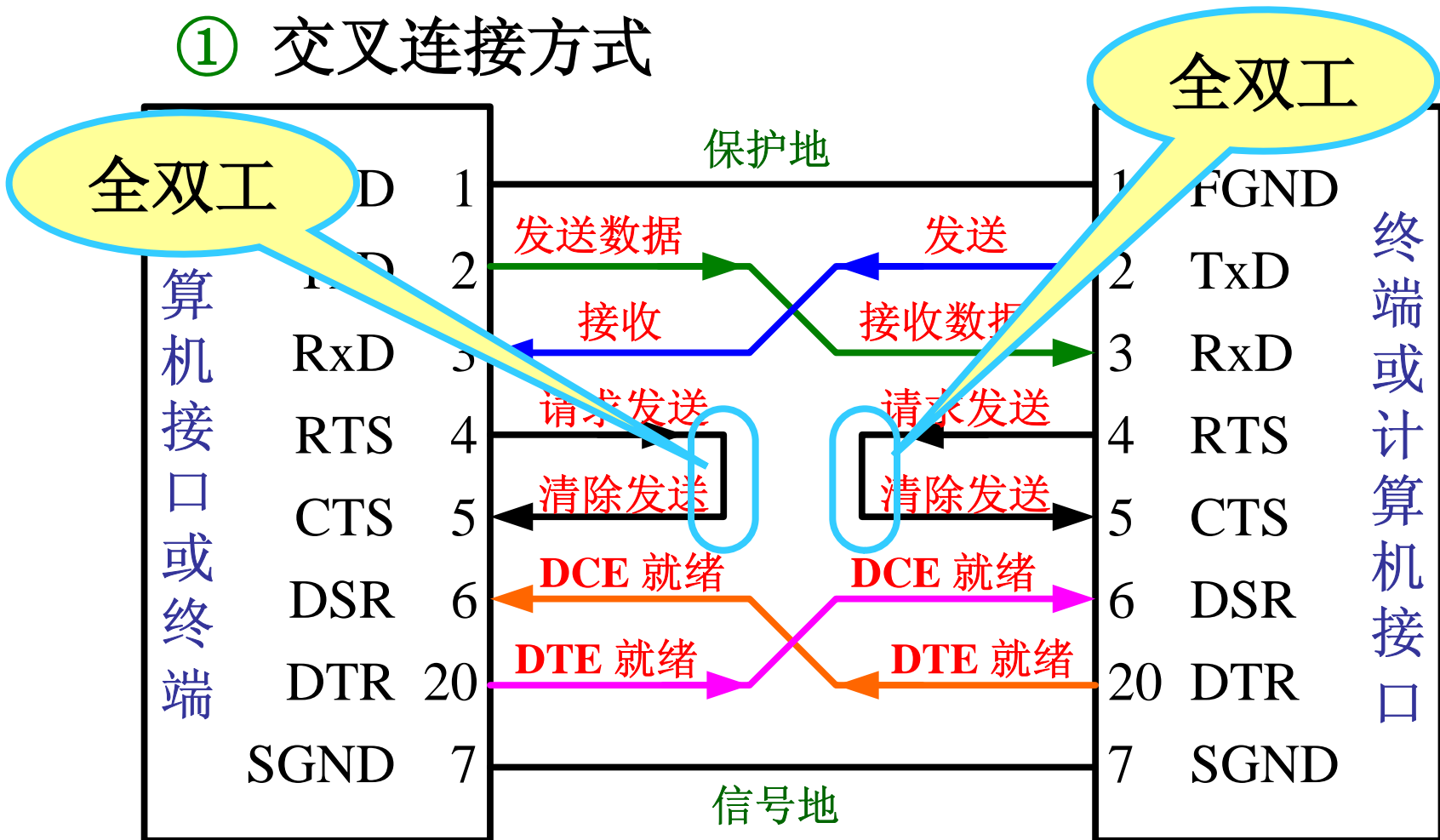
- ① 交叉连接方式
- ② 三线经济方式

# 4.3 外总线 4.3.1 RS-232C 串行通信接口

## 三、RS232的应用

### 3. 直接连接：计算机（DTE） ↔ 计算机（DTE）

#### ① 交叉连接方式



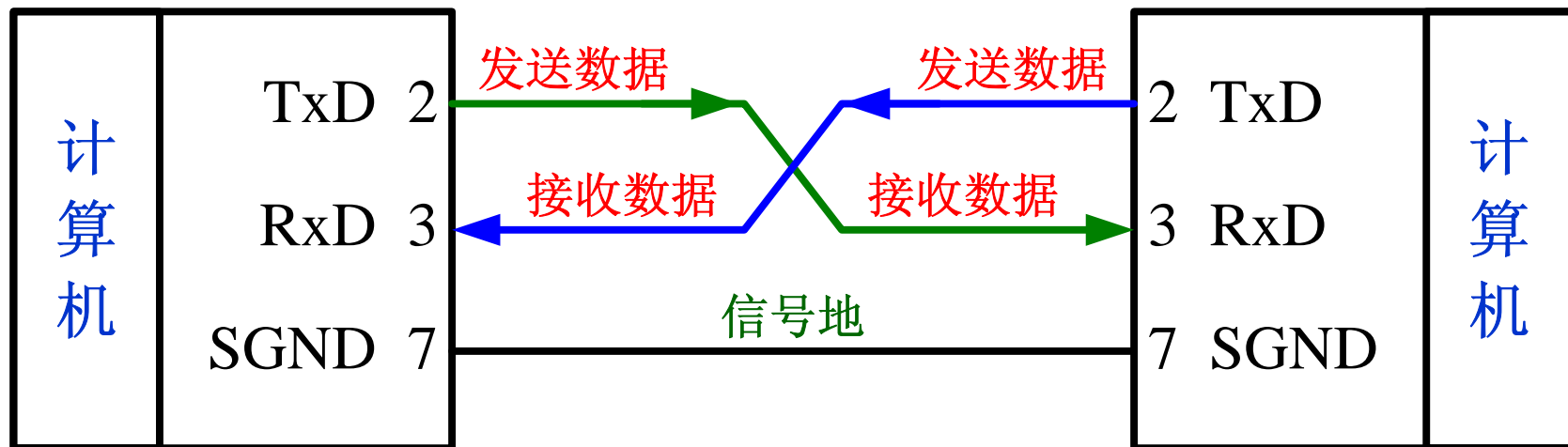
## 4.3 外总线 4.3.1 RS-232C 串行通信接口

### 三、RS232的应用

3. 直接连接：计算机（DTE） $\longleftrightarrow$  计算机（DTE）

② 三线经济方式

软件不需要检测CTS、DSR状态。



## 4.3 外总线 4.3.1 RS-232C 串行通信接口

### 四、RS423、RS422

**RS423: 单端输出、差分接收（非平衡传输）**

- 1200米 1Kbps
- 90米 100Kbps

**RS422: 差分输出、差分接收（平衡差分传输）**

- 1200米 100Kbps
- 90米 10Mbps

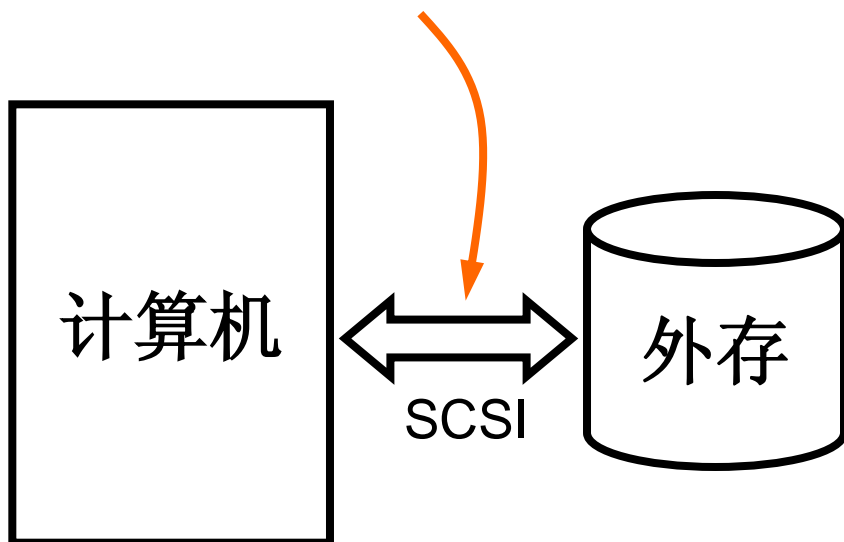
## 4.3 外总线

### 4.3.2.1 SCSI 总线

P161~165

- SCSI: **S**mall **C**omputer **S**ystem **I**nterface, 读作“Scuzzy”
- 开发目的: 使用逻辑地址而非物理地址寻址数据

不依赖于计算机系统总线



## 4.3 外总线

### 4.3.2.1 SCSI 总线

P161~165

An assortment of various SCSI connectors on the backs of two Zip drives and an external hard disk drive. Each of these devices has a control on the back for changing the **SCSI ID number** of the unit. Each also has **two SCSI ports** so that additional SCSI devices may be **daisy-chained** on.

Note the **diamond-shaped SCSI symbol** in the upper-right corner of the picture.





#### 一、特点

##### ■ 适用范围广

- IDE接口：每个IDE通道占用一个IRQ；一块标准主板只有两个IDE通道，每个IDE通道最多可接两个设备。
- SCSI：可连接设备数超过15个，所有设备只占用一个中断号。

##### ■ 传输速率高

- Ultra 320 SCSI：320MB/s
- SCSI 5：640MB/s

#### 一、特点

- 提高了CPU的效率，CPU占用率低
  - SCSI控制卡/控制器中有专门的芯片，用来负责SCSI数据的处理。
  - CPU只需将命令传输给SCSI的专用处理芯片，后面有关的处理工作由SCSI专用芯片处理。
- 支持多任务
  - 在对一个设备进行数据传输的同时，允许另一个设备对其进行数据访问。
  - 对网络服务器系统尤为重要。
- 智能化
  - SCSI卡上的专用处理芯片对CPU指令进行排队。
  - 在多任务时，硬盘会根据当前磁头位置，将邻近的任务完成，再逐一处理后面的任务。

## 4.3 外总线

### 4.3.2.1 SCSI 总线

P161~165

#### 一、特点：SCSI-1、SCSI-2

1. 是通用接口，是一种设备无关的I/O子系统。  
磁盘、磁带、CD-ROM、CDRW、……
  - PC、服务器、工作站、小型机、……
  - 使用高级命令通信，不涉及物理地址
2. 总线上 **主机适配器+外设控制器** ≤ 8个
3. 多任务：主机 ⇔ 外设 外设 ⇔ 外设 占用CPU资源少  
智能：有专用命令集，  
有**总线仲裁**、**设备选择**功能。

接口本身的功能



## 4.3 外总线

### 4.3.2.1 SCSI 总线

P161~165

#### 一、特点：SCSI-1、SCSI-2

#### 4. 两种工作方式：

- 同步数据传输

SCSI-1: 5 MB/s

SCSI-2: 10 MB/s

- 异步数据传输

SCSI-1: 1.5~3 MB/s

ANSI X3.131-1986

#### 5. SCSI总线上的设备无主/从之分。总线上任何设备可作启动设备，也可作目标设备。

## 4.3 外总线

### 4.3.2.1 SCSI 总线

P161~165

#### 一、特点：SCSI-1、SCSI-2

#### 6. 驱动方式

- 单端：最大总线长度为6米。
- 差分：最大总线长度为25米。
- LVD：最大总线长度为12米。

三种驱动方式不能共存（驱动电路、接收电路）

**Low Voltage Differential, 低压差动**

信号成对使用，无公共地

{	“+” > “-” 电平:
	“1” < “-” 电平:
	“0”

负逻辑

“1” 低电平

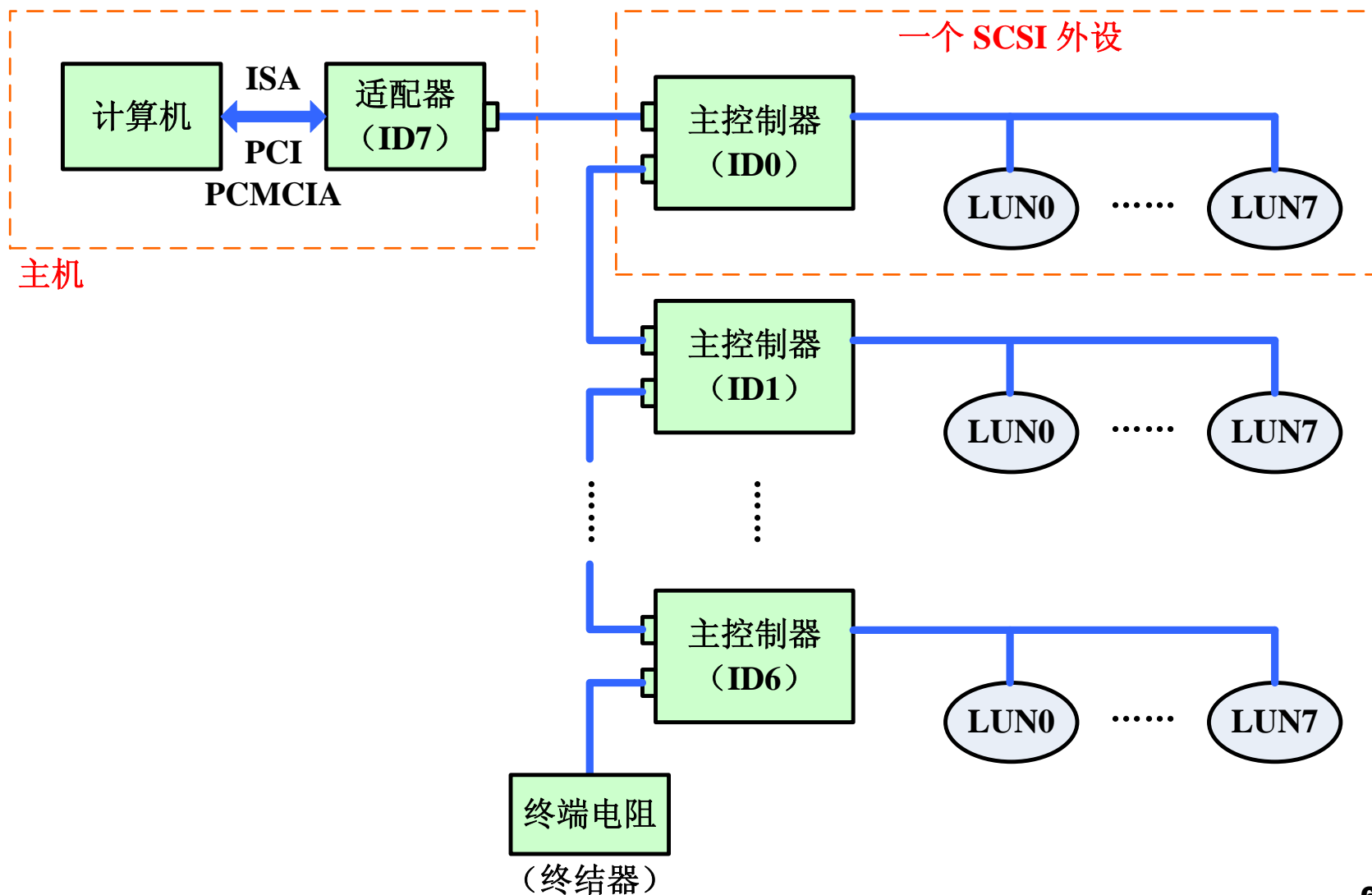
“0” 高电平

# 4.3 外总线

## 4.3.2.1 SCSI 总线

P161~165

### 二、设备连接

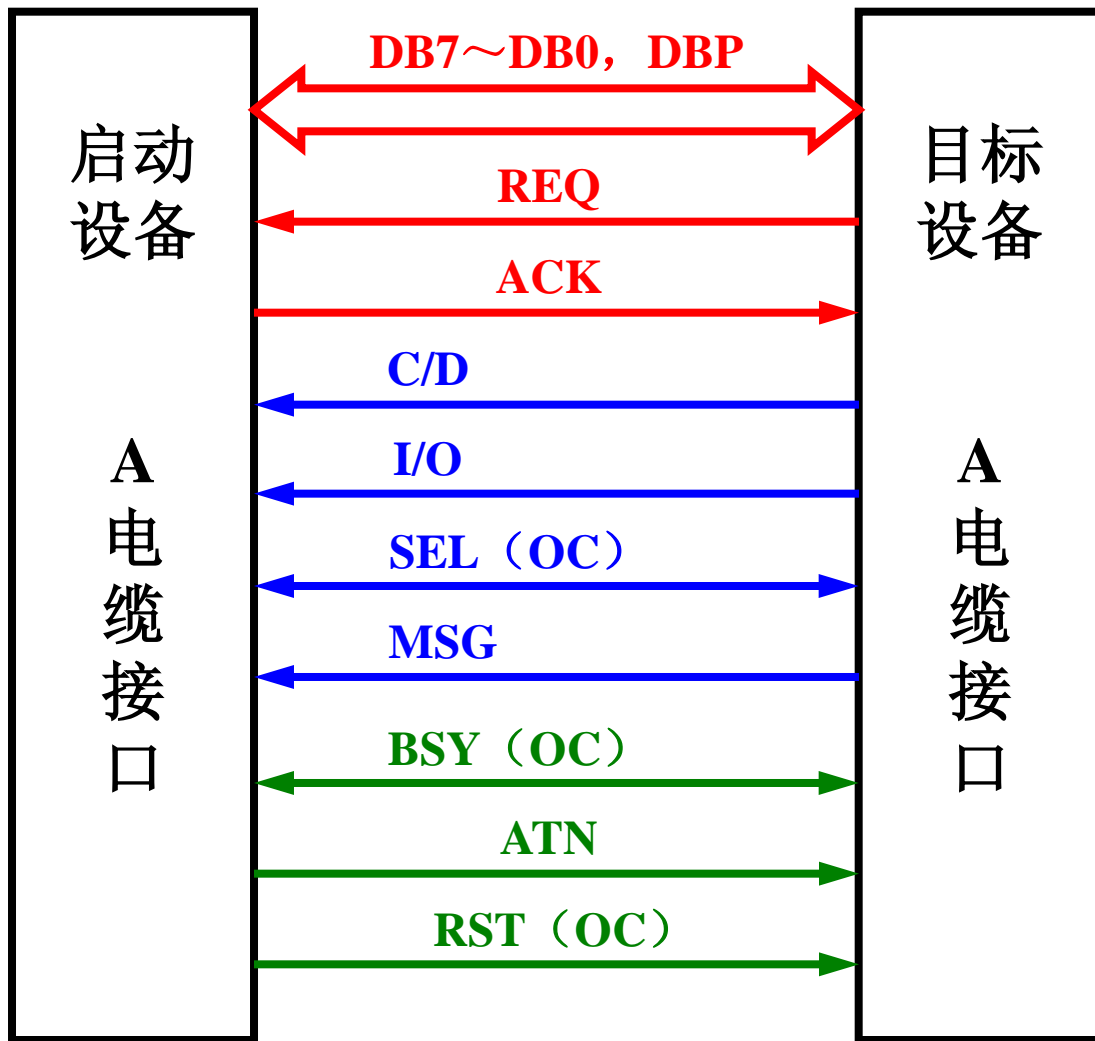


## 4.3 外总线

### 4.3.2.1 SCSI 总线

P161~165

#### 三、总线信号



### 三、总线信号

#### 1. DB7~DB0, DBP:

命令, 数据, 状态, 消息, SCSI-ID

#### 2. REQ, ACK: 握手信号

3. C/D { “0”: DB7~DB0为数据

“1”: 为命令、状态、消息

I/O { “0”: 数据 启动设备 → 目标设备

“1”: 数据 启动设备 ← 目标设备

SEL → “1”: 处于选择、再选择阶段

MSG → “1”: 处于消息阶段



#### 三、总线信号

4. **ATN=“1”**: 启动设备有消息要传送。

**BSY=“1”**: SCSI总线正在使用。

**RST=“1”**: 复位SCSI总线上的所有设备。

#### 四、工作过程

##### 1. 概述

- ① 启动设备（Initiator）选择一个目标设备，并发送一条命令。
- ② 目标设备（Target）被选中并接收命令，即获得总线控制权，将命令传送到相应的LUN（逻辑单元）去执行。
- ③ 目标设备释放总线。

**LUN:** 物理外设;  
执行SCSI命令所需的逻辑电路。  
(每个Target至少有一个LUN)

#### 四、工作过程

#### 2. SCSI ID

每个SCSI设备有一个ID，不能相同。

优先级：ID7 > ID6 > …… > ID0

SCSI适配器（SCSI卡）

可接7个设备

## 4.3 外总线

### 4.3.2.1 SCSI 总线

P161~165

#### 四、工作过程

#### 3. 总线阶段

##### ① 信号上的表现

总线阶段	SEL	MSG	C/D	I/O	数据方向	数据类型
选择	1	x	x	0	I → T	
再选择	1	x	x	1	I ← T	
数据输出	0	0	0	0	I → T	数据
数据输入	0	0	0	1	I ← T	数据
命令	0	0	1	0	I → T	命令
状态	0	0	1	1	I ← T	状态
消息输出	0	1	1	0	I → T	消息
消息输入	0	1	1	1	I ← T	消息

## 4.3 外总线

### 4.3.2.1 SCSI 总线

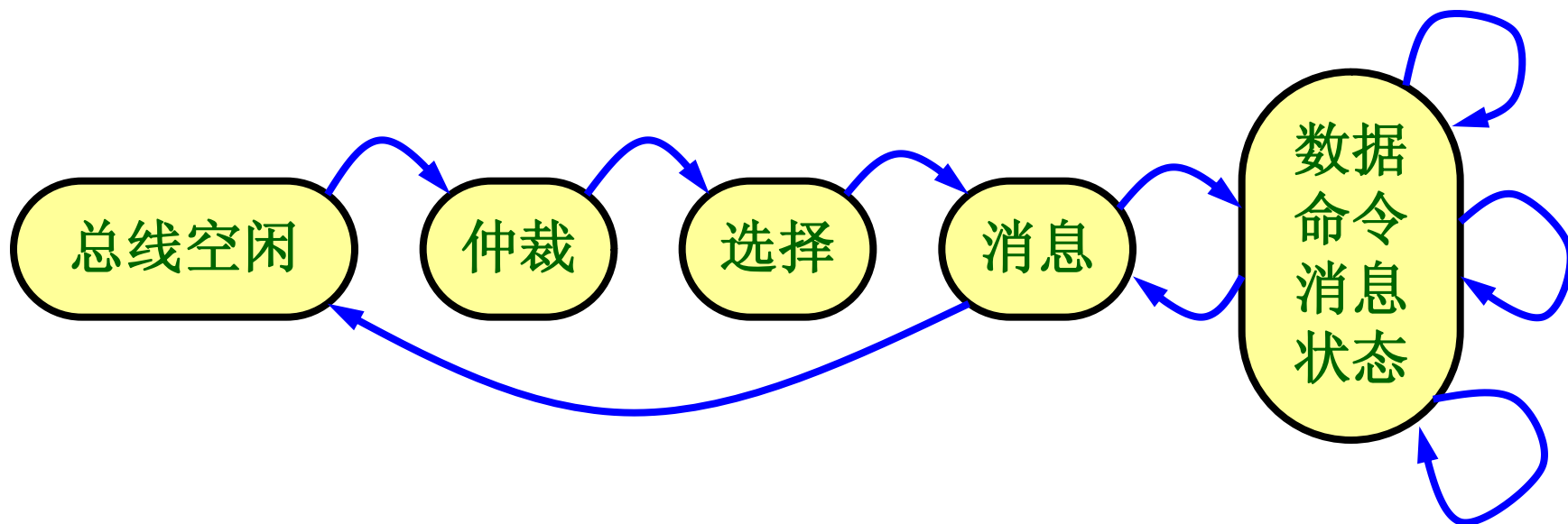
P161~165

#### 四、工作过程

#### 3. 总线阶段

#### ② SCSI 阶段迁移图（简化）

#### SCSI-1



## 4.3 外总线      4.3.2.1 SCSI 总线      P161~165

### 四、工作过程

#### 3. 总线阶段

例：**Test Unit Ready 命令** 阶段迁移表  
(6字节命令，命令码为全0)

阶段序号	阶段名	DB7~DB0	
0	空闲		
1	仲裁	C0H	1100 0000
2	选择	81H	1000 0001
3	消息输出	80H	Identify 消息 → 确认设备
4	命令	00H	发送 “Test Unit Ready” 命令
5	命令	00H	
6	命令	00H	
7	命令	00H	
8	命令	00H	
9	命令	00H	
10	状态	00H	操作成功 (Good 状态)
11	消息输入	00H	Command Complete 消息
12	空闲		命令执行完毕

ID7与ID6竞争总线，ID7获得控制权

启动设备 (ID7) 选择目标设备 (ID0)

## 4.3 外总线    4.3.2.1 SCSI 总线    P161~165

### 五、SCSI总线的发展

串行SCSI总线：SAS总线

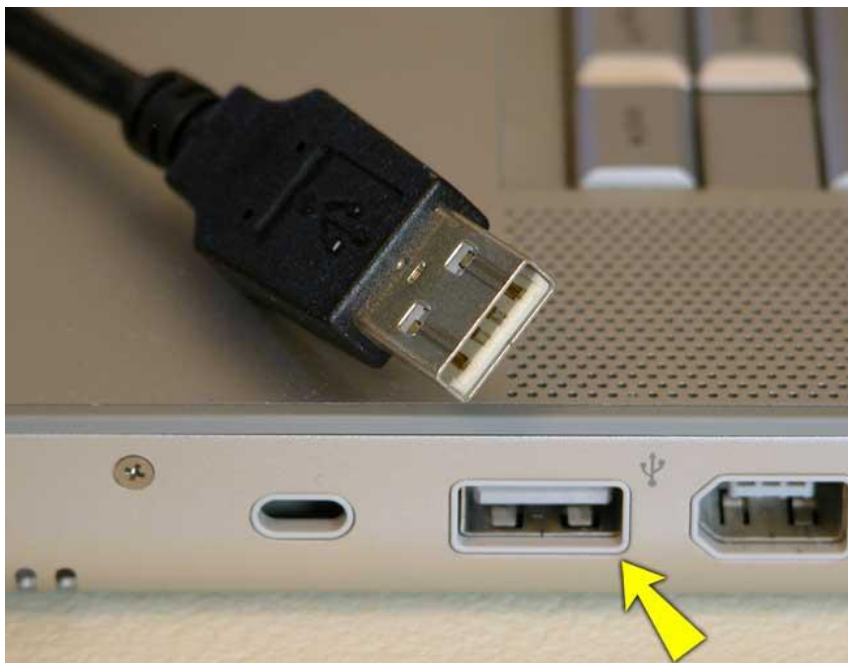


## 4.3 外总线

### 4.3.2.3 USB 总线

P167~169

**USB: 通用串行总线, Universal Serial Bus**



A USB port on the side of a PowerBook computer, along with the matching cable connector above it. Note the USB symbol that appears next to the port.



USB Flash Drives (key drives) come in a variety of shapes and colors (one example is shown below). They store data on flash memory chips. The storage capacity varies, but anything from 16 MB to over a gigabyte are available.

#### 一、对 USB 的需求

##### 1. 目前PC机I/O模式的缺点:

- PC外设日益丰富，接口、扩展槽有限；种类繁多的接口电缆线。
- I/O资源分配（I/O空间、IRQ、DMA）  
→ 接口卡一多，上述资源可能耗尽。
- 热插拔、PnP的需求。

#### 一、对 USB 的需求

#### 2. USB的特点/优点:

① 单一接口类型。

4芯接口

1: 电源

2: D-

3: D+

4: GND

采用

差分传送

② 每个USB总线支持127个外设。

③ 整个USB系统只用一个端口、一个中断 →  
节省系统资源

④ 支持热插拔、动态加载驱动程序；  
带电拔出后自动回收资源；  
PnP，自动配置。

#### 一、对 USB 的需求

#### 2. USB的特点/优点:

##### ⑤ 三种速率，适应不同类型外设。

- **高速** 480 Mbps

- **全速** 12 Mbps

电缆：屏蔽双绞线，≤5米 → 扫描仪、活动硬盘等

- **低速** 1.5 Mbps

电缆：非屏蔽，≤3米 → 键盘、鼠标、……

##### ⑥ 设备供电:

- 通过USB电缆供电（5V，500mA）、通过其它方式供电，或两种方式的组合。

- 支持节约能源的挂起和唤醒方式。连续3ms总线无活动→自动进入挂起状态→设备电流<500μA。

#### 一、对 USB 的需求

#### 2. USB的特点/优点:

##### ⑦ 四种传输类型

- **控制传输**: 传送控制信息 (命令、状态、……)
- **同步传输**: 与时间有关的信息传输  
→ 实时数据, 如视频
- **中断传输**: 少量、分散、不可预测数据的传输。  
是单向的, 对host只有输入。  
→ 键盘、鼠标
- **批量传输**: 大量数据传送和接收, 同时又无带宽和间隔时间要求的情况。  
→ 打印机、扫描仪、磁盘

## 4.3 外总线

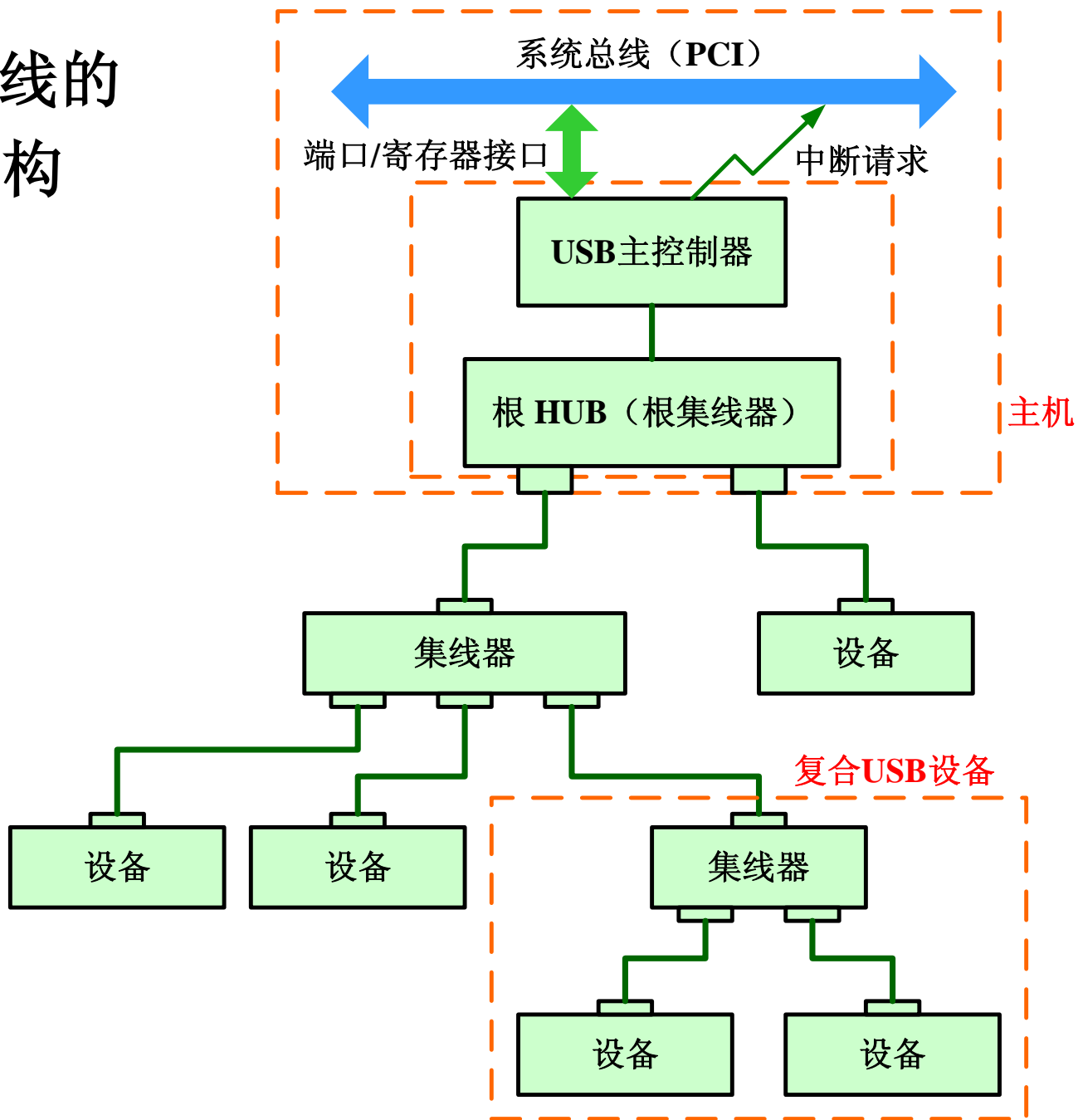
### 4.3.2.3 USB 总线

P167~169

## 二、USB 总线的总体结构

### 1. 拓扑结构

# USB总线的拓扑结构



### 二、USB 总线的总体结构

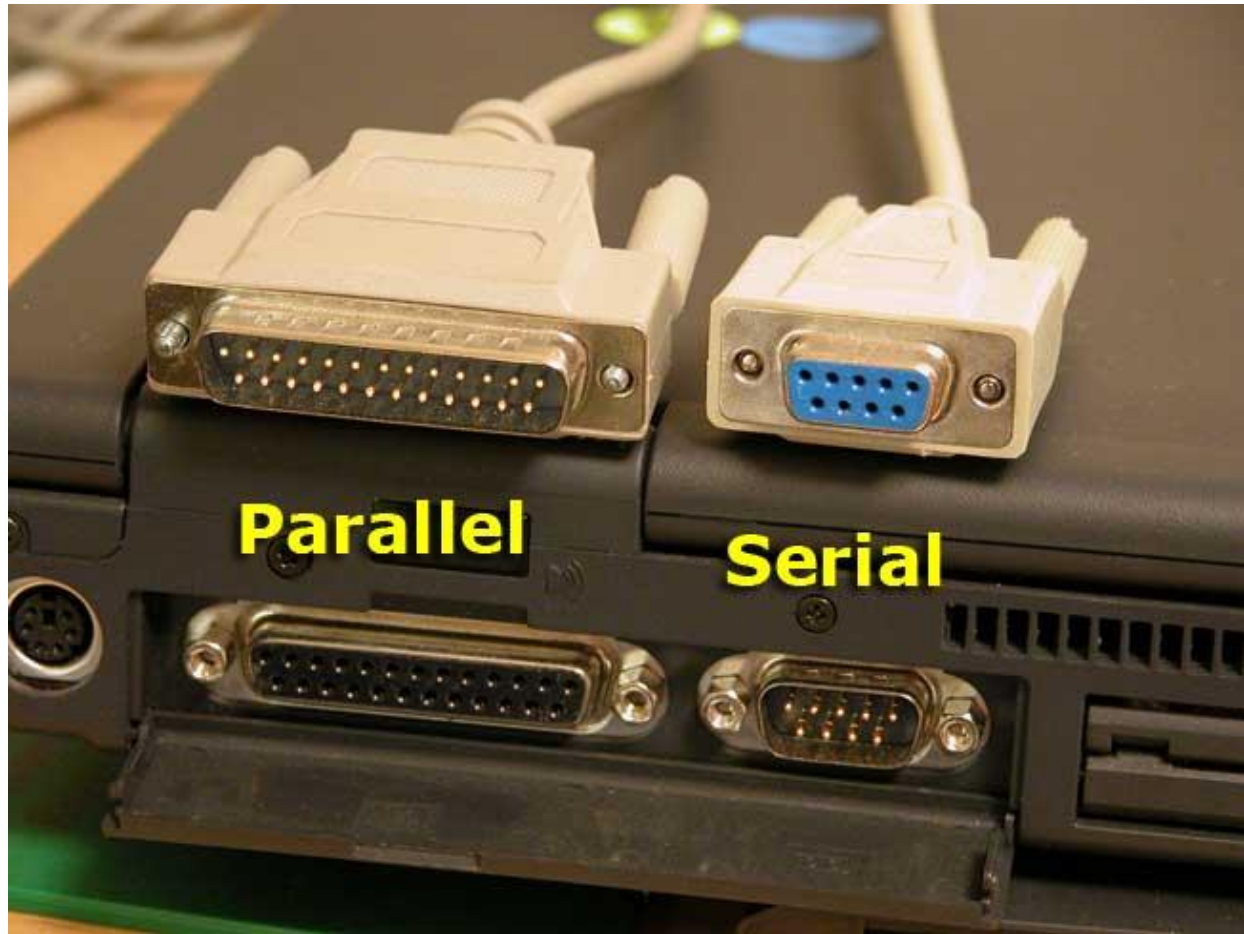
#### 2. 构成





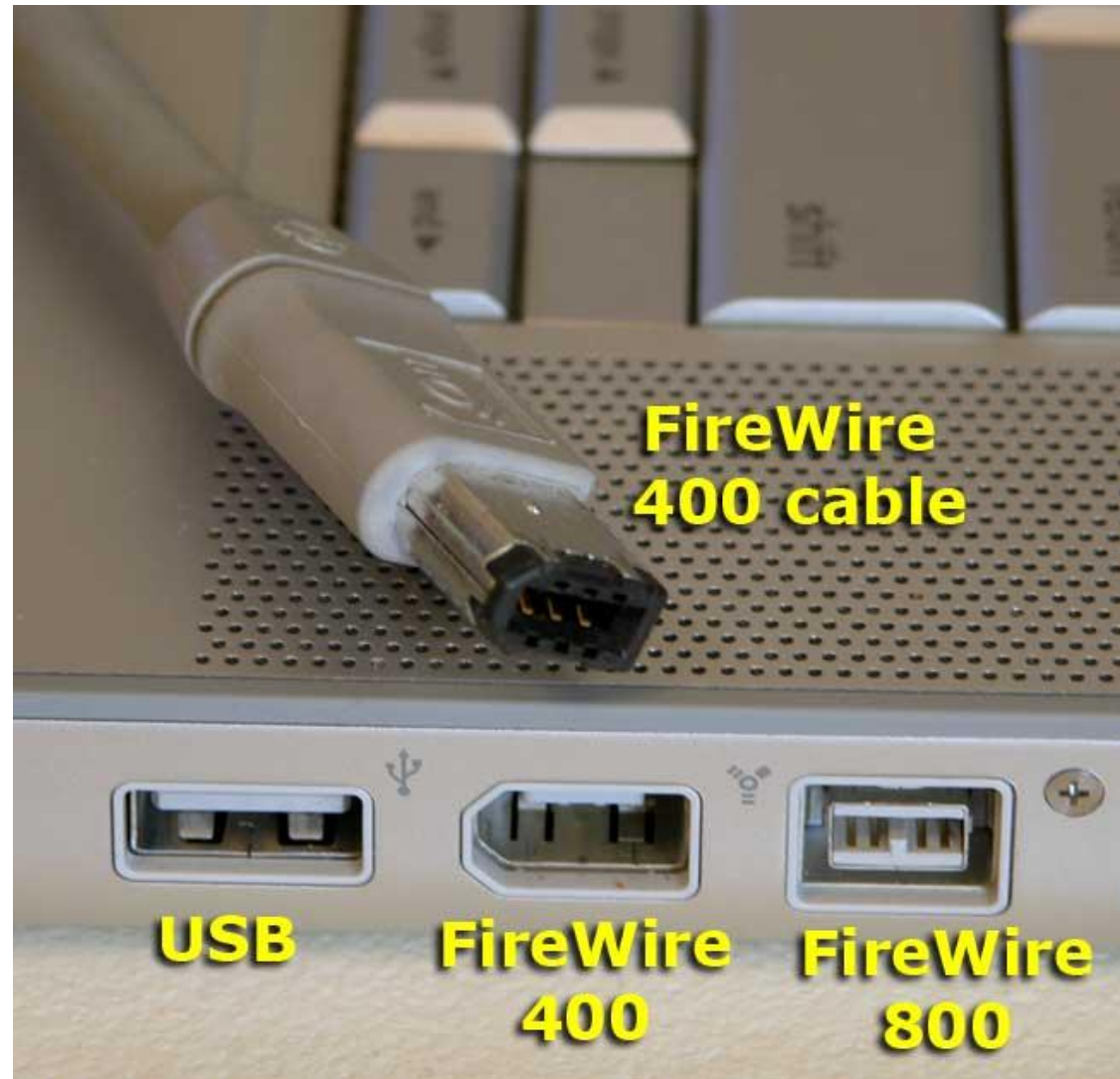
# 图：PC机常见的接口及总线

## 传统的Centronic并行接口、RS232串行接口



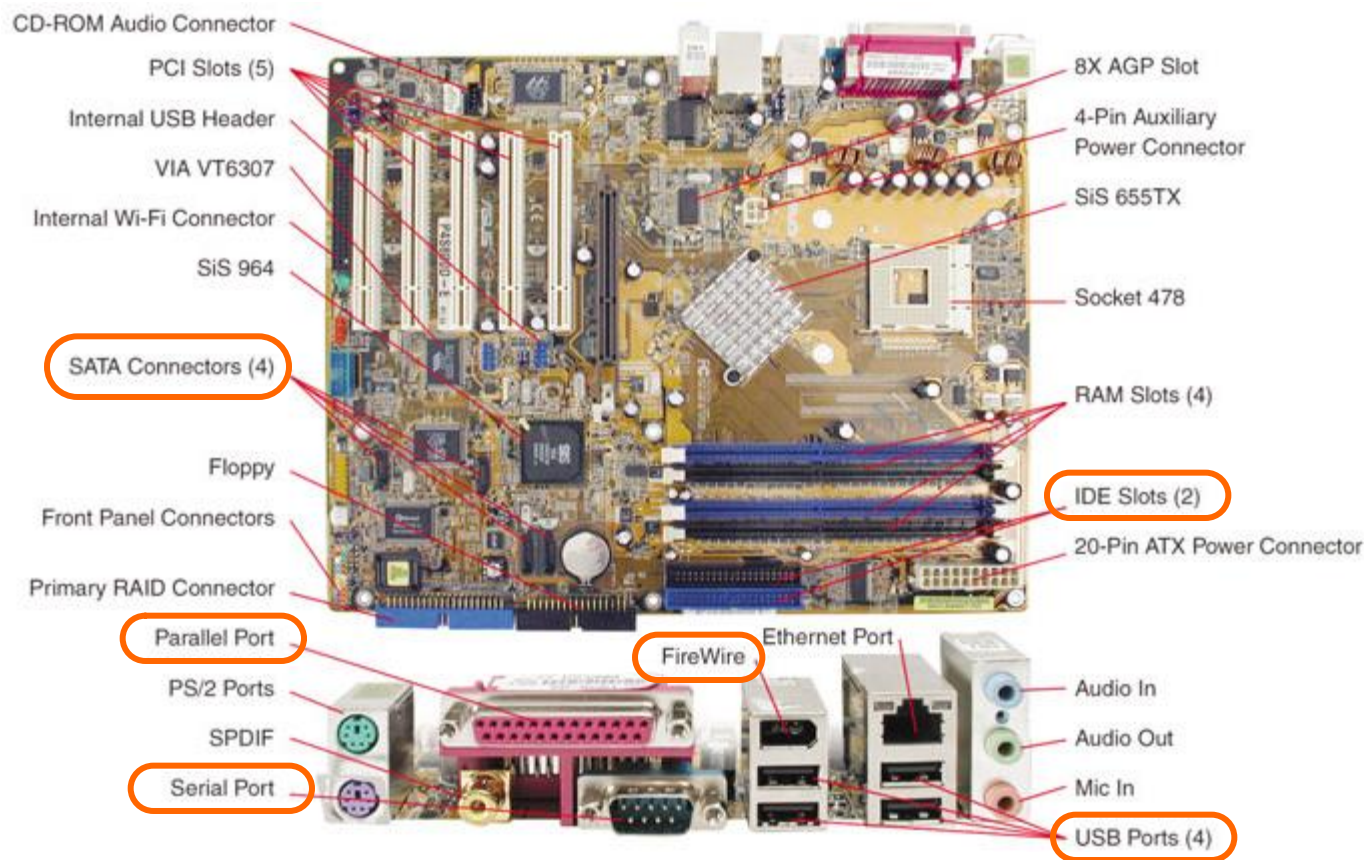
Old style parallel and serial ports on the back of a PC laptop, along with the cable connectors that fit them. The parallel port on the laptop is a female connector; the connector on the parallel cable above it is a male connector. The situation is reversed on the serial connectors.

# IEEE 1394 (FireWire)



A FireWire 400 cable and two types of ports: the FireWire 400 on the left, and the FireWire 800 on the right. Note the FireWire symbol located between the two ports.

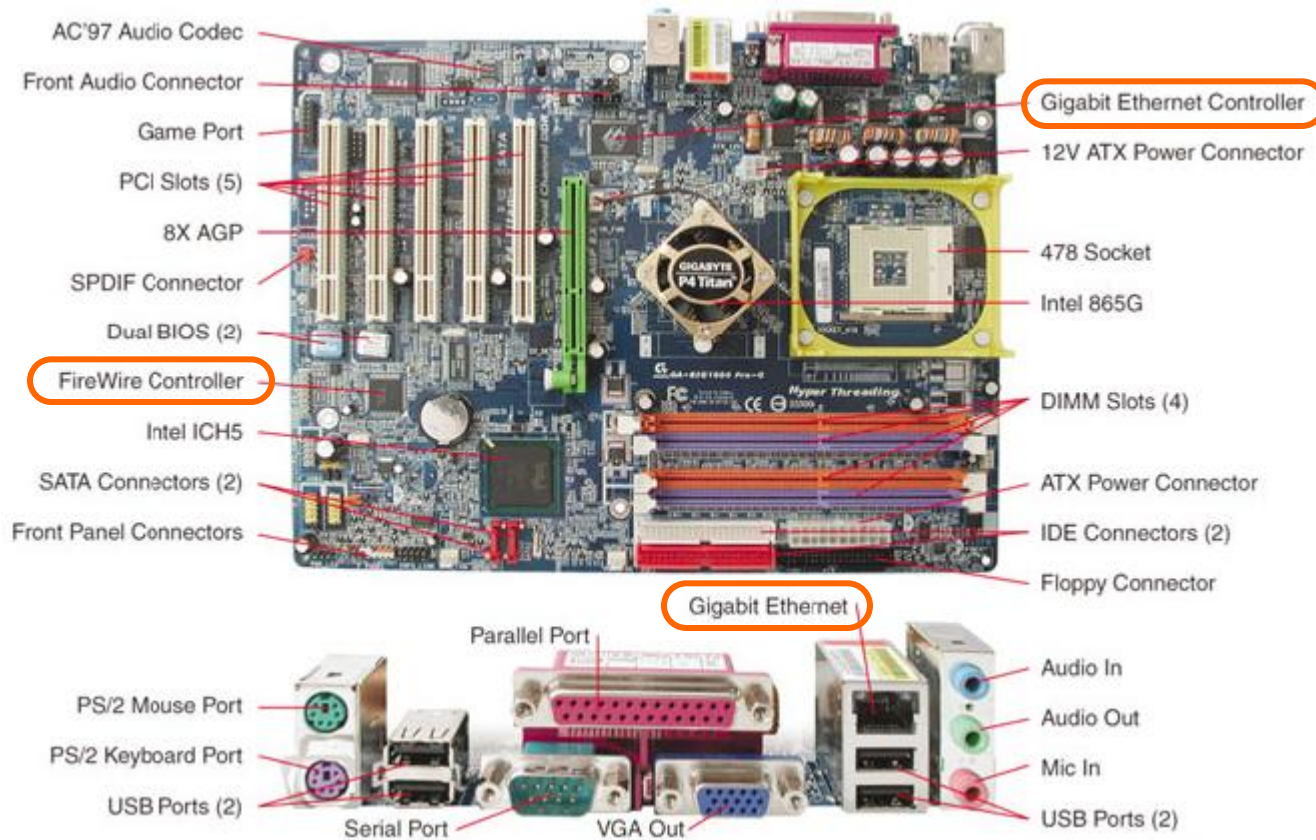
# PC主板上的标准总线及接口



**ABIT VT7**  
**Layout: ATX (Socket 478)**  
**Chipset: VIA PT880**

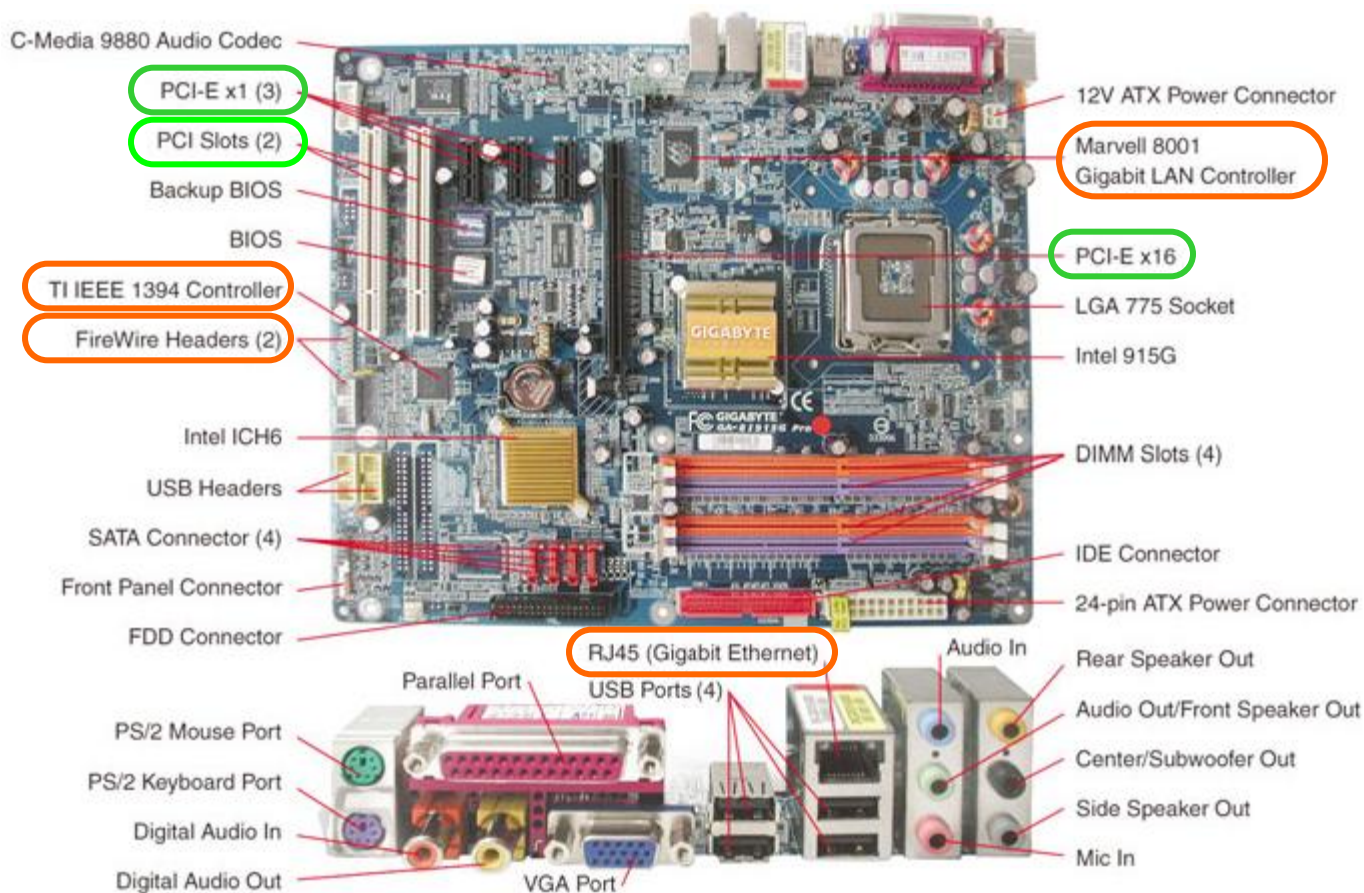


# PC主板上的标准总线及接口



**GIGABYTE GA-8IG1000 PRO-G**  
**Layout: ATX (Socket 478)**  
**Chipset: Intel i865G**

# PC主板上的标准总线及接口



**GIGABYTE GA-8I915G PRO**

**Layout: ATX (LGA775)**

**Chipset: 915G**