

电子科技大学

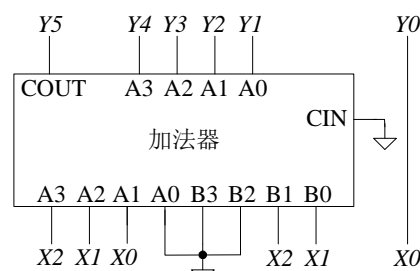
2015 年 GCT 工程硕士入学考试

考试科目： 108 数字电路

所有答案必须写在答题纸上，写在试卷和草稿纸上均无效。

一、填空题：（每小题 2 分，共 20 分）

- (1) $(25.25)_{10} = (\underline{\hspace{2cm}})_2$
- (2) 十进制数 2598 对应的 8421-BCD 码为 $(\underline{\hspace{2cm}})_{8421\text{-BCD}}$ 。
- (3) 使用移位寄存器产生重复序列信号“10101001”，移位寄存器的级数至少为 $(\underline{\hspace{2cm}})$ 。
- (4) 若采用偶校验，信息码为 10101101，则校验位应为 $(\underline{\hspace{2cm}})$ 。
- (5) 已知 $Y_{补} = 101101$ ，则 $-2Y$ 的 8 位补码表示为 $(\underline{\hspace{2cm}})$ 。
- (6) 计算机内以 2 的补码形式存有多个二进制有符号数，补码 10011110 对应的十进制数是 $(\underline{\hspace{2cm}})$ 。
- (7) 10 位二进制补码能够表示的十进制数的范围为 $(\underline{\hspace{2cm}})$ 。
- (8) 一位同比较器，其中 a, b 表示两数中的一位数码，当 a 和 b 相同时，输出 f 为 1，则 f 的最简积之和表达式是 $(\underline{\hspace{2cm}})$ 。
- (9) 一个 5 位二进制减法计数器，初始状态为 00000，经过 2015 个输入脉冲后，此计数器的状态为 $(\underline{\hspace{2cm}})$ 。
- (10) 已知电路如题一-10 图所示，电路输入 $X = X_2X_1X_0$ ，输出 $Y = Y_5Y_4Y_3Y_2Y_1Y_0$ 均为无符号二进制数，则 Y 和 X 的关系为 $Y = (\underline{\hspace{2cm}})$ 。

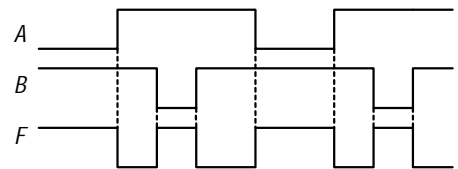


题一-10 图

二、单项选择题：（每小题 2 分，共 30 分）

- (1) 下列无符号数中，最小的数是 (\quad)
 - A. $(6A)_{16}$
 - B. $(1101001)_2$
 - C. $(152)_8$
 - D. $(106)_{10}$
- (2) 已知 $A_{补} = (10010011)$ ，下列表达中正确的是 (\quad) 。
 - A. $(-A)_{反} = (01101100)$
 - B. $A_{反} = (10010100)$
 - C. $(-A)_{原} = (01101101)$
 - D. $A_{原} = (00010011)$

- (3) 对六位十进制无符号数进行二进制编码, 至少需要 () 位二进制编码。
 A. 18 位 B. 19 位 C. 20 位 D. 21 位
- (4) 等式 $88/8=11$ 在 () 进制数制系统下成立。
 A. 6 B. 7 C. 8 D. 9
- (5) 一个逻辑系列将其低电平信号定义在 0.0~0.8V 范围内, 高电平信号在 2.0~3.3V 范围内。若按负逻辑, 下列信号电压中, () 对应的逻辑值为 1。
 A. 0.0V B. 3.0V C. 1.9V D. 2.0V
- (6) 正逻辑或非门, 用负逻辑表示时, 则是 ()
 A. 或门 B. 与非门 C. 或非门 D. 与门
- (7) 若要将一异或门当作反相器 (非门) 使用, 则输入端 A、B 端的连接方式是 ()。
 A. A 或 B 中有一个接“1”; B. A 或 B 中有一个接“0”;
 C. A 和 B 并联使用; D. 不能实现。
- (8) 计算机内以 2 的补码形式存有多个二进制有符号数。所有数字的长度都是 8 位。则若计算机内数码 $A=01011010$, $B=10001011$, 则 $A-B=$ ()。
 A. (11100101, 无溢出) B. (11100101, 溢出)
 C. (11001111, 无溢出) D. (11001111, 溢出)
- (9) 逻辑函数 $F1 = \sum_{ABCD} (0,1,3,6,8,9,10,13)$ 和 $F2 = \prod_{ABCD} (2,5,6,7,9,12,14,15)$ 之间满足 () 关系。
 A. 对偶 B. 相等 C. 香农展开 D. 反演
- (10) 已知二变量输入逻辑门的输入 A、B 和输出 F 的波形如题二-10 图所示, 这必定是 () 逻辑门的波形。
 A. 与非门 B. 异或门
 C. 同或门 D. 无法判断
- (11) 一个余 3 码计数器, 至少需要 () 个触发器才能构成。
 A. 10 B. 5 C. 4 D. 3
- (12) 对于按照逻辑式 $F = AC' + BC$ 实现的电路, 下列说法正确的是 ()。(注: C' 表示 C 取非)
 A. 存在静态 0 型冒险 B. 存在静态 1 型冒险
 C. 存在上述两种冒险 D. 上述两种冒险都不存在
- (13) 当 JK 触发器在时钟 CP 作用下, 欲使 $Q^* = Q'$, 则必须使 ()。(注: Q* 表示 Q 的次态)
 A. $J=0, K=1$ B. $J=1, K=0$ C. $J=K=1$ D. $J=K=0$
- (14) 实现同一功能的 Moore (摩尔) 型同步时序电路比 Mealy (米立) 型同步时序电路所需要的 ()。
 A. 状态数目更多 B. 状态数目更少 C. 触发器更多 D. 触发器更少
- (15) 同步时序逻辑电路和异步时序逻辑电路比较, 其差别在于后者 ()。
 A. 没有触发器 B. 没有统一的时钟脉冲控制
 C. 没有稳定状态 D. 输出只与内部状态有关



题二-10图

三、逻辑函数化简 (12分)

设函数 $F = \sum_{A,B,C,D} (0,1,2,4,5,6,7,10,14)$, 试求: 1) 函数 F 对应的反函数 F' 的最小项列表表达式

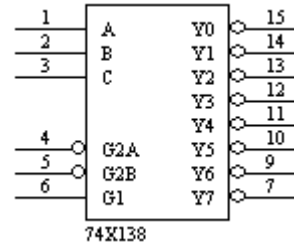
$F' = \sum_{A,B,C,D} (\quad)$; 2) 函数 F 的最简与或表达式; 3) 函数 F 的最简或与表达式。

四、组合电路设计 (8分)

试用一片 3-8 译码器 74X138 和一个与非门实现函数:

$$F = \sum_{A,B,C,D,E} (3,6,19,22,23)$$

画出电路连接图。译码器如题四图所示。



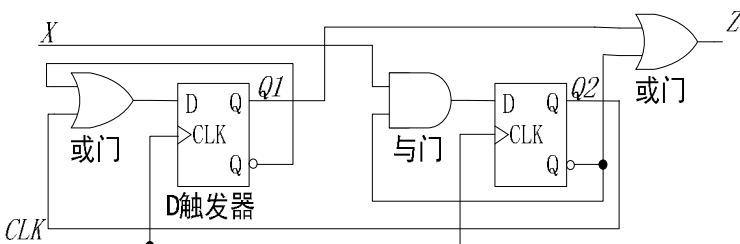
题四图

题四表 3-8 译码器 74x138 功能表

输入						输出							
G1	G2A	G2B	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	x	x	x	x	x	1	1	1	1	1	1	1	1
x	1	x	x	x	x	1	1	1	1	1	1	1	1
x	x	1	x	x	x	1	1	1	1	1	1	1	1
1	0	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	0	1	1	1	1	1	0	1	1	1	1
1	0	0	1	0	0	1	1	1	1	0	1	1	1
1	0	0	1	0	1	1	1	1	1	1	0	1	1
1	0	0	1	1	0	1	1	1	1	1	1	0	1
1	0	0	1	1	1	1	1	1	1	1	1	1	0

五、时序电路分析 (10分)

已知电路如题五图所示, 写出电路的激励方程式、输出方程式、转移方程式并填写转移/输出表。

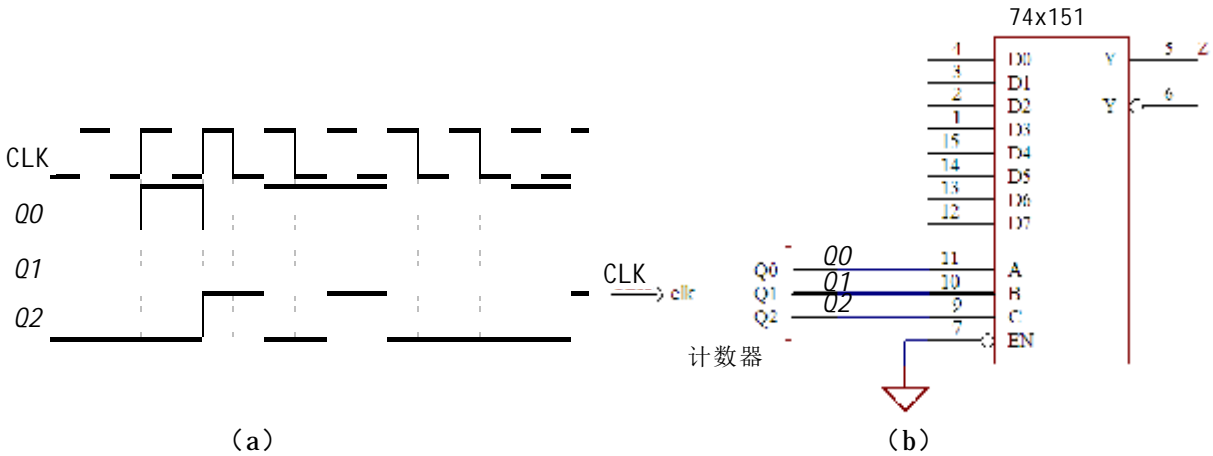


题五图

Q1Q2	X		Z
	0	1	
00			
01			
10			
11			
	Q1*Q2*		

六、时序电路设计 (共 20 分)

1、在某计数器的输出端观察到如题六-1 图 (a) 所示的波形，1) 试确定该计数器的模；2) 假设该计数器的起始状态为 000，写出接下来连续 8 个时钟 Q2Q1Q0 的输出序列；3) 若如题六-1 图 (b) 所示，若用该计数器配合一个八选一多路选择器 74x151，周期性产生序列 100101，74x151 的输入端 D0、D1 的取值分别为逻辑值 1 和 0，试确定 74x151 的输入端 D2~D7 的取值。(10 分)



题六-1图

题六-1 表 八选一多路选择器 74x151 功能表

输入				输出	
EN	C	B	A	Y	Y_L
1	x	x	x	0	1
0	0	0	0	D0	D0'
0	0	0	1	D1	D1'
0	0	1	0	D2	D2'
0	0	1	1	D3	D3'
0	1	0	0	D4	D4'
0	1	0	1	D5	D5'
0	1	1	0	D6	D6'
1	1	1	1	D7	D7

2、设计一个 Mealy 型序列检测器，当且仅当输入 X 是 11001 或 11010 时，输出 Z 为 1，序列允许重叠。写出最简状态转换表，标明各状态的含义。(10 分)

比如：

X: 0 0 1 1 0 0 1 1 0 1 0 1 1 0 1 0 0 1 0 0
 Z: 0 0 0 0 0 0 1 0 0 0 1 0 0 0 0 1 0 0 0 0