

9.5 总线



❖ 总线的概念

❖ 能为系统中多个部件 **分时共享** 的一组 **信息传输线** 及 **相关逻辑** 的总称。

❖ 总线的工作特点

◆ 分时：某时刻只允许一个部件向总线发送信息

▪ 三态门实现实现逻辑部件的输出隔离

◆ 共享：总线所连的各部件通过它来传递信息

❖ 总线的组成：

◆ 一组传输线，所连接的设备数量可动态扩展；

◆ 总线控制器；

9.5.1 总线的特性和性能指标

❖ 主要特性

◆ 物理特性

- 信号线的数量、插头/座的形状、信号线排列、连接类型等
- 连接类型：主板式、电缆式和背板式

◆ 功能特性

- 反映每一根信号线的功能（地址、数据、控制）

◆ 电气特性

- 信号传递方向、有效状态、电平范围、单端/差分方式等

◆ 时间特性

- 各个信号有效的先后顺序

9.5.1 总线的特性和性能指标

❖ 总线的性能指标

- ◆ 衡量不同总线标准的性能优劣
- ◆ 反映不同总线标准的复杂程度

❖ 主要性能指标:

- ◆ 总线宽度
 - 数据信号线的数量，单位为‘位’或‘bits’
 - 同时传送的二进制信息的位数
- ◆ 总线频率：总线时钟信号的频率
- ◆ 总线带宽（最大数据传输率）：每秒能传输的最大信息量
 - 理论最大数据传输率
 - 实际最大数据传输率，又称**吞吐量**（Throughput）

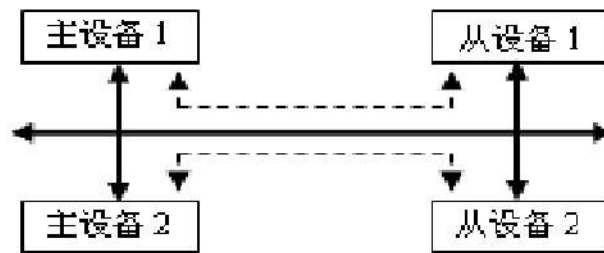
9.5.2 系统总线仲裁方式

❖ 为了使用总线，连接总线的各设备必须首先争取获得总线使用权成为主设备。

- ◆ 总线主设备：能够控制总线

- ◆ 总线从设备：监听总线

❖ 多个主设备同时提出总线使用请求时，出现**总线争用**，必须进行仲裁。



主设备1、2发生总线争用

9.5.2 系统总线仲裁方式

❖ 总线仲裁——总线控制器（总线仲裁逻辑）如何确定各主设备使用总线的先后顺序。

- ◆ 固定优先级策略：先后顺序是固定的
- ◆ 公平策略：各设备使用总线的几率相等

❖ 仲裁的实现方式：

1. 集中式仲裁——仲裁逻辑集中在一起

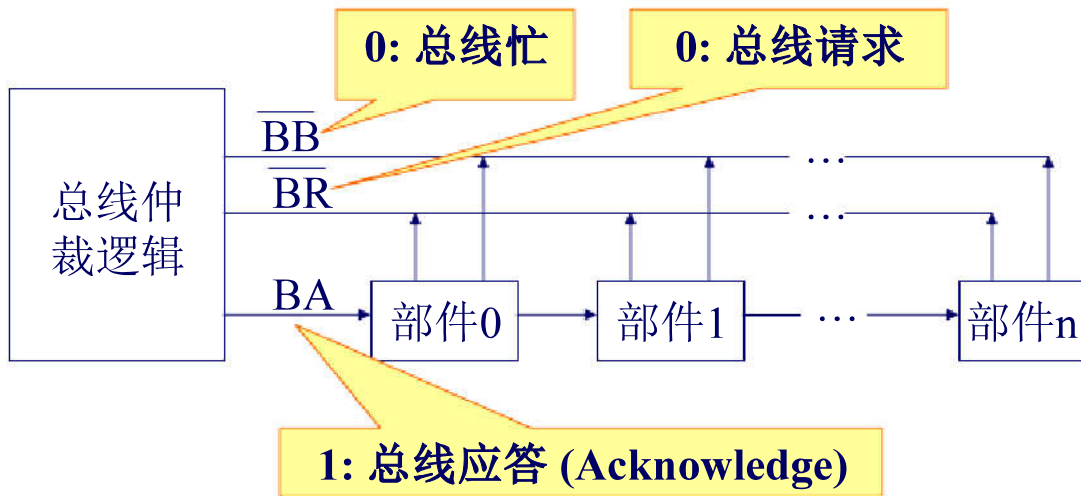
- 串行链方式
- 计数查询方式
- 独立请求线方式

2. 分布式仲裁——仲裁逻辑分散于总线连接的各个部件

- 自举分布式仲裁
- 并行竞争分布式仲裁

总线的集中式仲裁

1) 串行链裁决方式



❖特点：所有部件使用公用的/**BR**信号提出请求。仲裁逻辑在总线不忙时送出**BA**信号，**BA**信号依次串行地询问每个部件。

串行链裁决方式的工作原理

链的传递

若总线

OC门电路



询问下一部件

串行链裁决方式

链的中止

若总线空闲,=1

\overline{BR}

当有总线请求,=0

\overline{BR}

若是该部

总

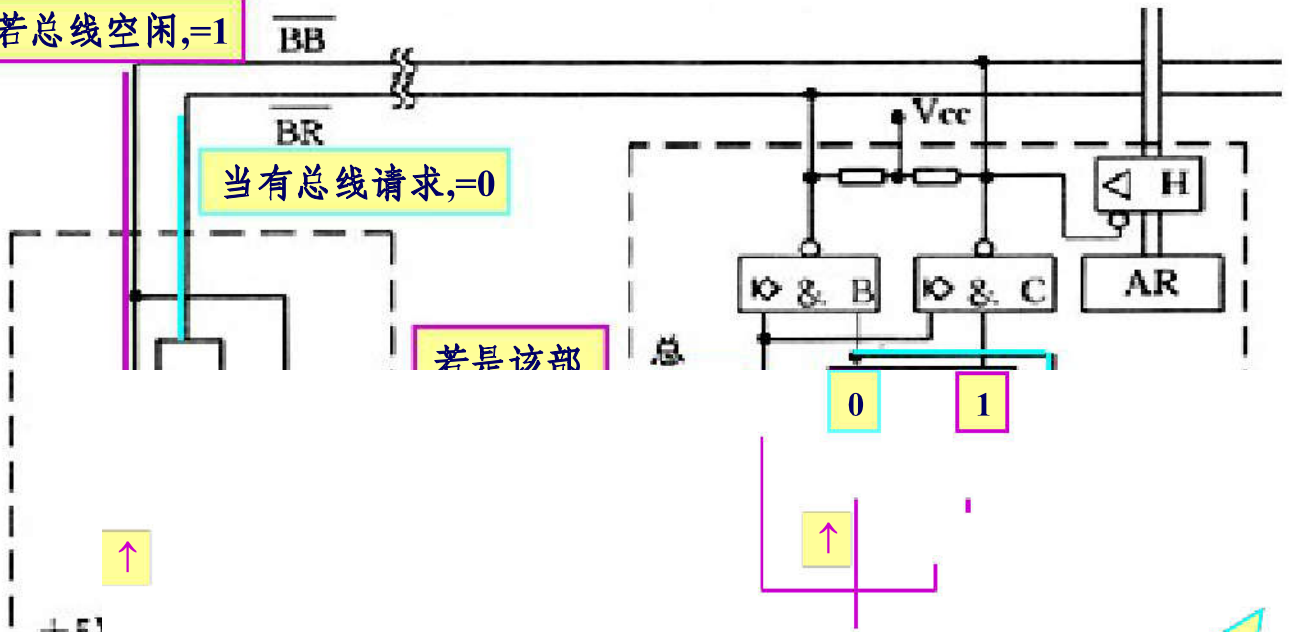
0

1

+5'

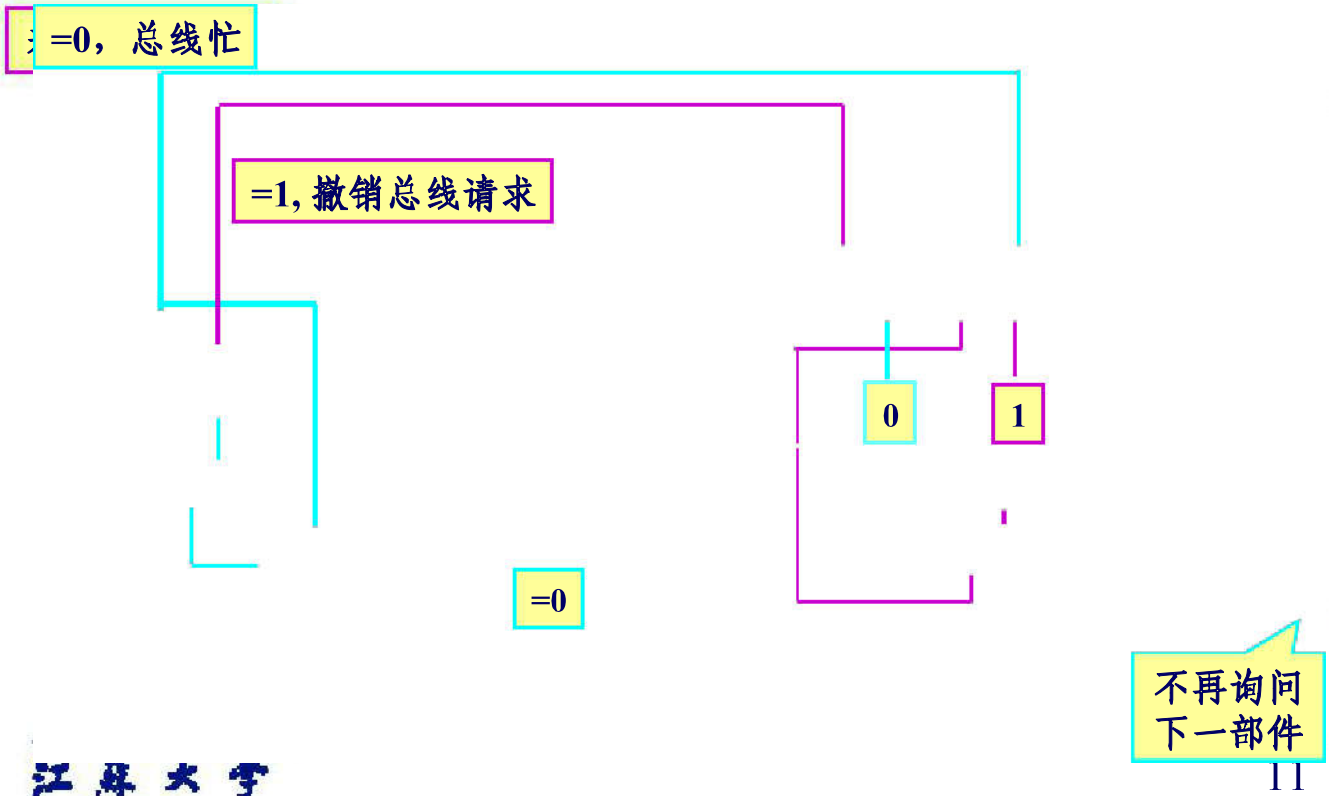
不再询问
下一部件

9



串行链裁决方式

撤销总线请求

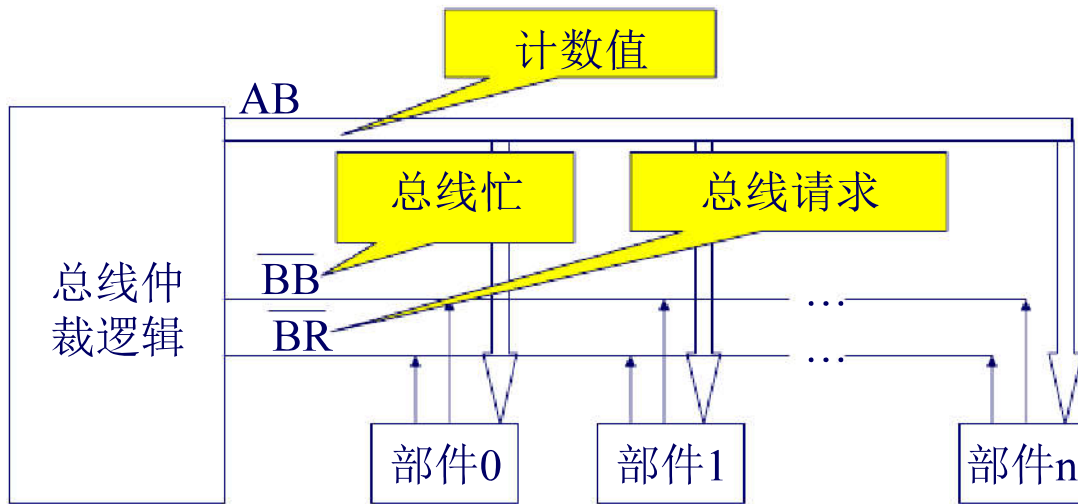


串行链裁决方式

- ❖ 特点：所有部件使用公用的/BR信号提出请求。仲裁逻辑在总线不忙时送出BA信号，BA信号依次串行地询问每个部件。
- ❖ 优点：控制线少，仲裁逻辑简单。
- ❖ 缺点：
 - ◆ BA信号的连接方式决定了部件优先级（**固定优先级策略**），缺乏灵活性。
 - ◆ 当链路的某一部件出现故障时，后继的部件无法获得总线控制（**对链路故障敏感**）。

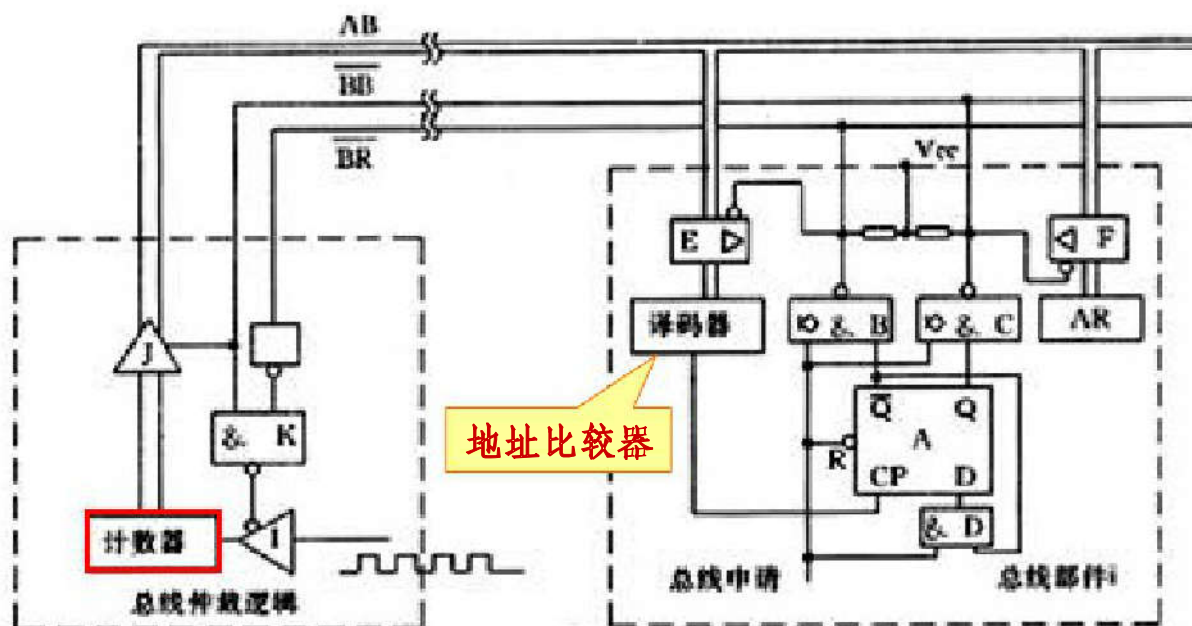
总线的集中式仲裁

2) 计数查询方式



计数查询方式

- ◆为每个部件分配一个总线地址，仲裁逻辑收到请求信号时，依次送出计数值，地址相符的部件获得总线使用权。



计数查询方式

❖ 优点:

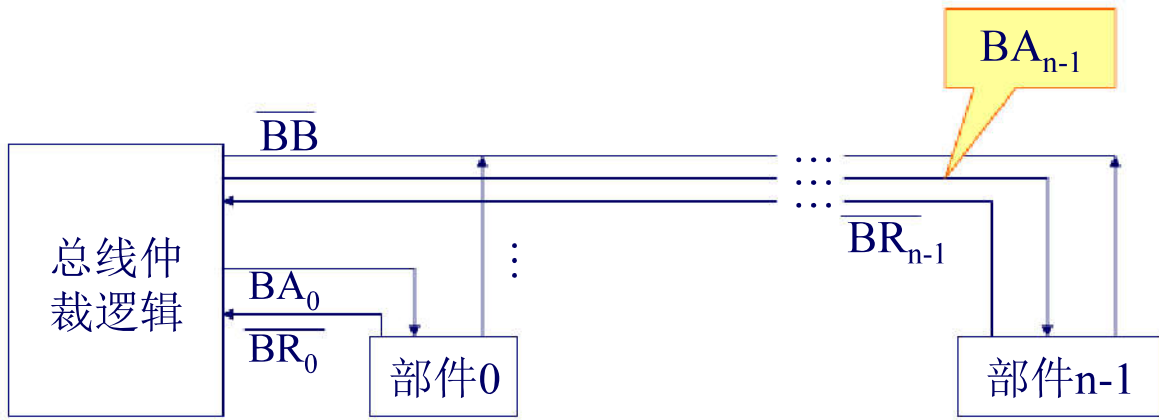
- ◆ 初值可灵活设计，可以改变优先顺序，如：
 - 每次初值为固定值，**固定优先级策略**。
 - 上次的计数结果作为下次的初值，**公平策略**。
- ◆ 不会因一个部件故障影响后继部件。

❖ 缺点:

- ◆ 可扩充性差，最大部件数受限于计数器的位数。
- ◆ 受计数频率限制，总线分配的速度不高。

总线的集中式仲裁

3) 独立请求裁决方式

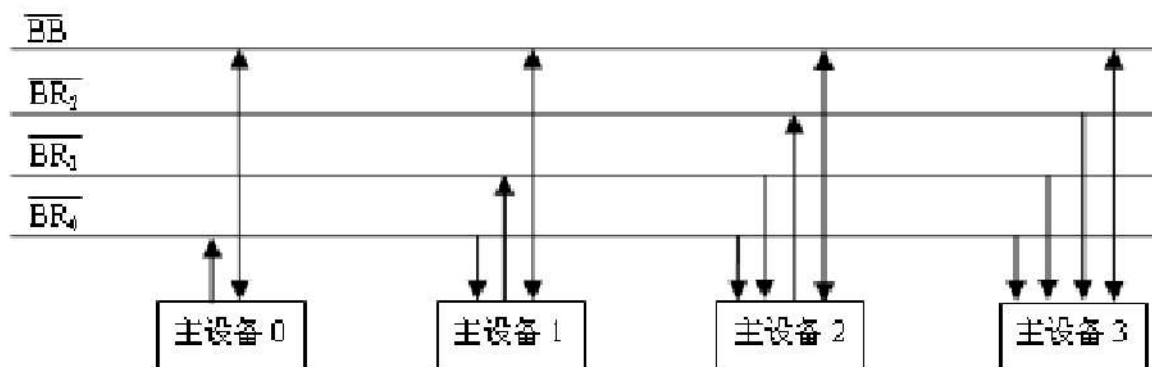


独立请求线方式

- ❖特点：总线上各部件都有各自的总线请求信号和总线应答信号，共用总线忙信号。
- ❖优点：仲裁速度快。
- ❖缺点：控制信号线的数量多。优先顺序事先确定（**固定优先级策略**）。

总线的分布式仲裁

1) 自举分布式仲裁



- $\overline{BR_0} \sim \overline{BR_2}$ 分别是主设备 0~主设备 2 的总线请求信号;
- \overline{BB} 为公共的总线忙信号;
- 最后一个主设备无需总线请求信号。

❖ 获得总线使用权的条件

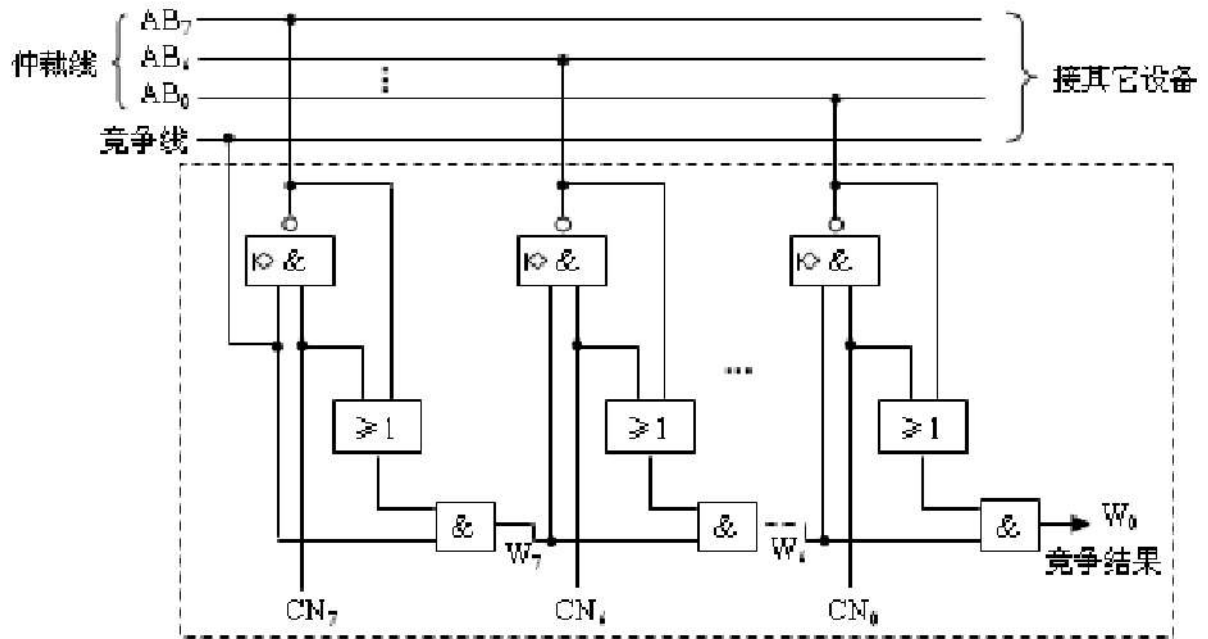
- 有总线使用请求;
- 总线忙信号无效;
- 输入该设备的总线请求信号 (来自其余设备) 都无效。

❖ 特点——每个设备的信号数量不等。

❖ 缺点——优先级顺序固定。

总线的分布式仲裁

2) 并行竞争分布式仲裁



并行竞争分布式仲裁

❖ 硬件组成特点

- ◆ 每个设备通过仲裁线和竞争线连接;
- ◆ 每个设备具有竞争结果输出信号线;
- ◆ 每个设备分配一个唯一的仲裁号 (与仲裁线等宽)。

❖ 仲裁过程的实质

- ◆ 竞争线有效是前提;
- ◆ 从高到低逐次比较各设备仲裁号的二进制位, 最大的获得使用权。

❖ 优点

- ◆ 通过较少的仲裁线实现较多设备的仲裁;
- ◆ 能够通过动态地改变各设备仲裁号改变优先级。

9.5.3 总线操作和定时

❖ 总线事务

- ◆ 一对主、从设备通过总线完成一次数据传输

❖ 总线周期

- ◆ 一次总线事务所需要的时间
- ◆ **注意** 不是总线时钟的周期

❖ 总线定时

- ◆ 同步定时
- ◆ 异步定时

❖ 总线操作的四个阶段

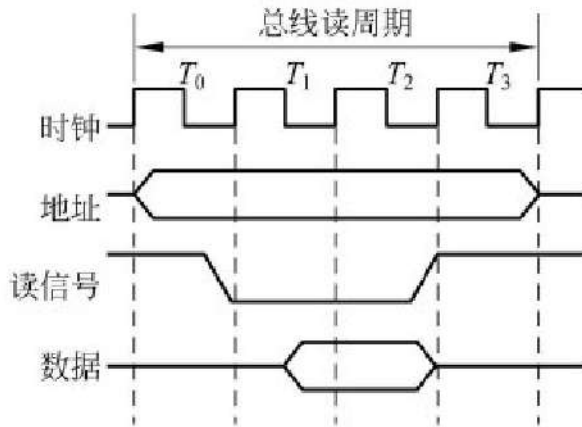
- ◆ 总线申请与仲裁、寻址、传数、结束
 - 共享总线方式（有多个主设备）需4个阶段
 - 独占总线方式（只有一个主设备）只需寻址和传数2个阶段

9.5.3 总线操作和定时（续）

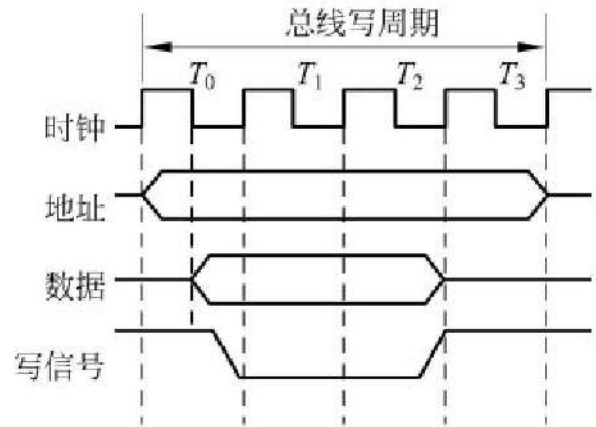
1. 同步传输

- ◆发送、接收双方统一步调，具备统一的时钟信号。
- ◆完全由同步时钟确定收发时刻，没有应答信号。

❖例：同步读写操作时序（图 9.32）



(a) 同步读操作时序



(b) 同步写操作时序

同步传输（续）

例 9.8 在图 9.32所示的总线操作时序中，假设总线宽度为32位，时钟频率为50MHz，试计算总线的数据传输速率。

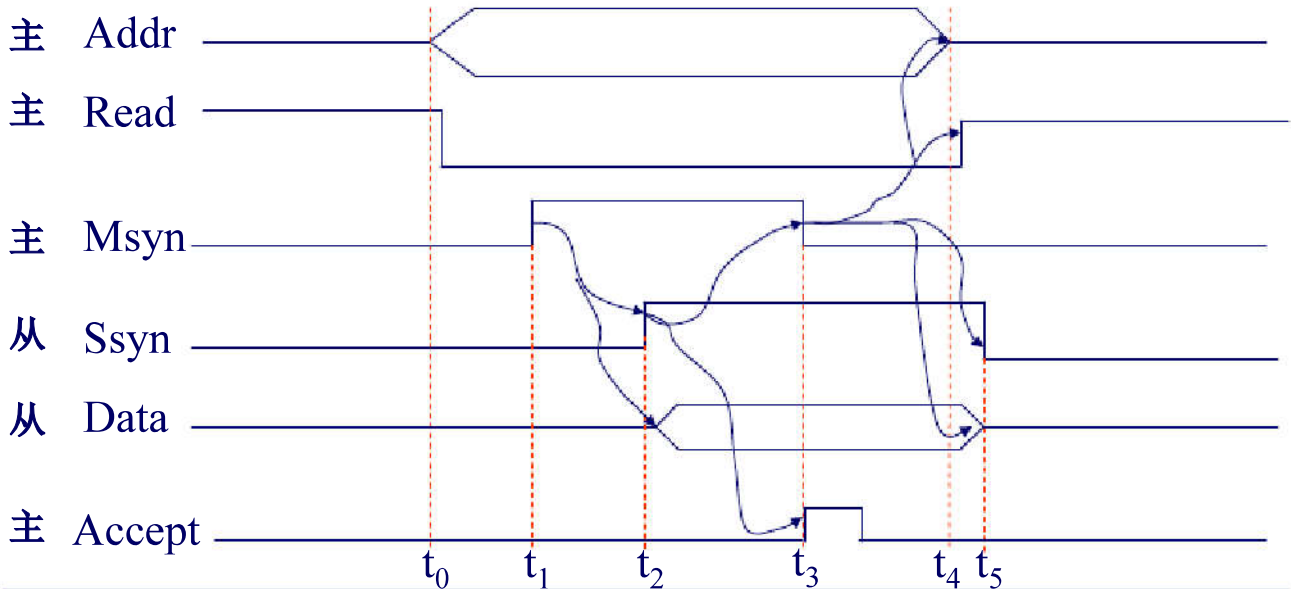
解：从图中可见，该总线每4个时钟周期完成一次数据传输。总线宽度为32位，说明一次总线传输可以传送4个字节的信息。数据传输速率为：

$$(50\text{M}/4) \times (32/8) = 50 \text{ MB/s}$$

9.5.3 总线操作和定时 (续)

2. 异步传输

- ◆发送、接收双方根据自身的工作速度来确定总线传送的步调
- ◆没有统一的时钟信号, 有主同步Msyn和从同步Ssyn

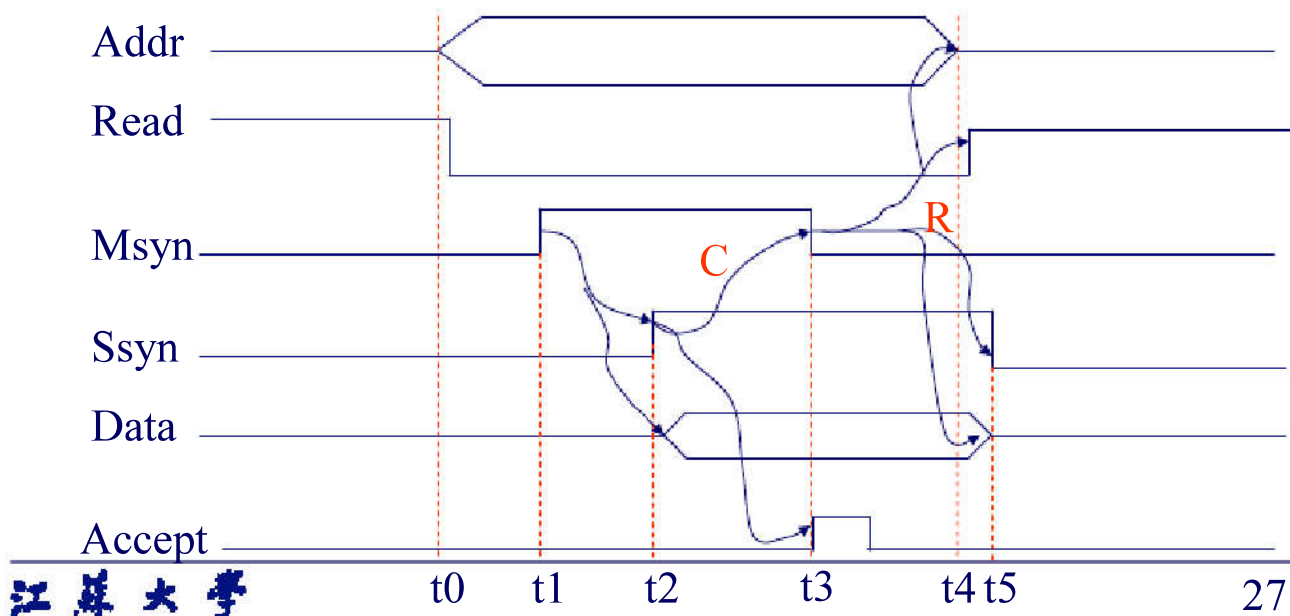


异步传输 (续)

- Msyn 上升沿: 主设备启动输入
- Ssyn 上升沿: 从设备已将数据准备好;
- Msyn 下降沿: 主设备已将数据取走;
- Ssyn 下降沿: 从设备让出数据总线

特点:

- 各设备以自身需要的速度工作, 时间利用率高。



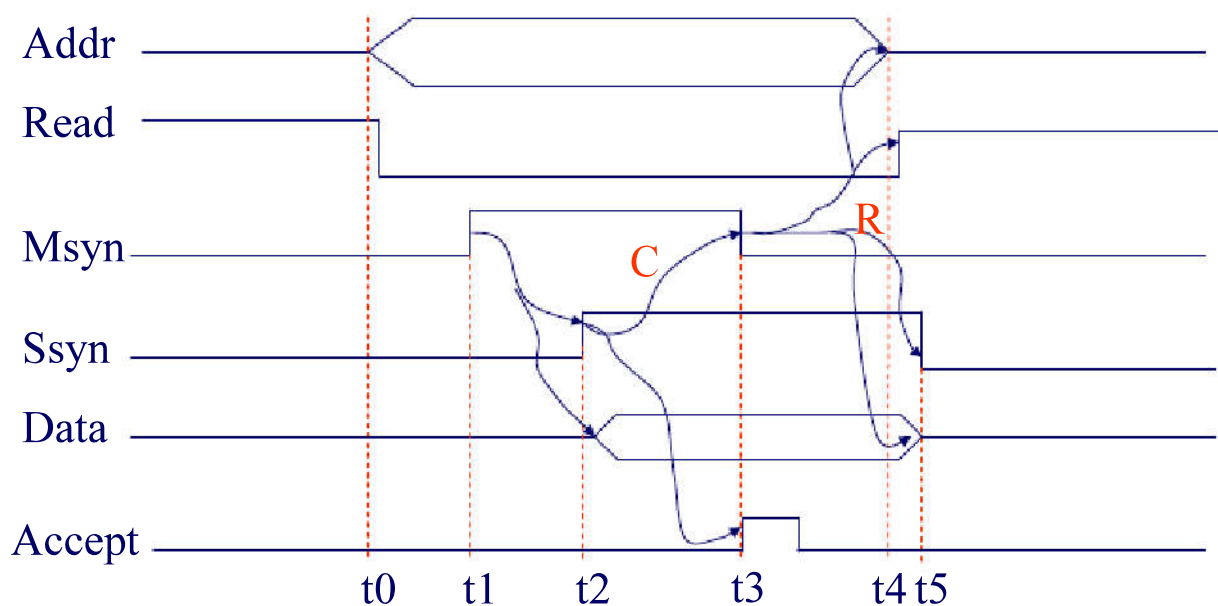
异步传输 (续)

❖ 事件C: $S_{syn} \uparrow \rightarrow M_{syn} \downarrow$

❖ 全互锁: 有C且有R

❖ 事件R: $M_{syn} \downarrow \rightarrow S_{syn} \downarrow$

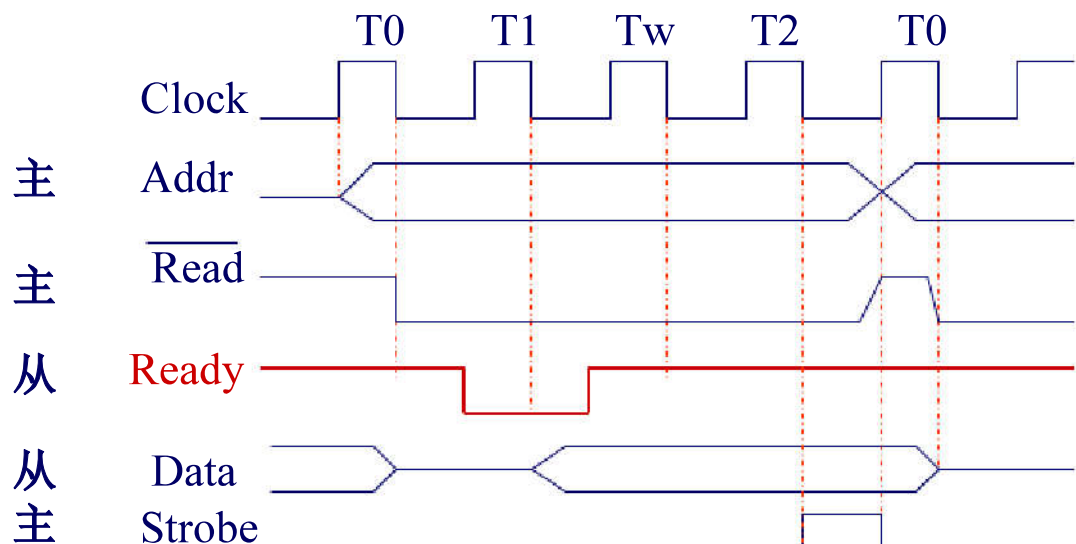
❖ 半互锁: 或有C、或有R



9.5.3 总线操作和定时

3. 准同步方式

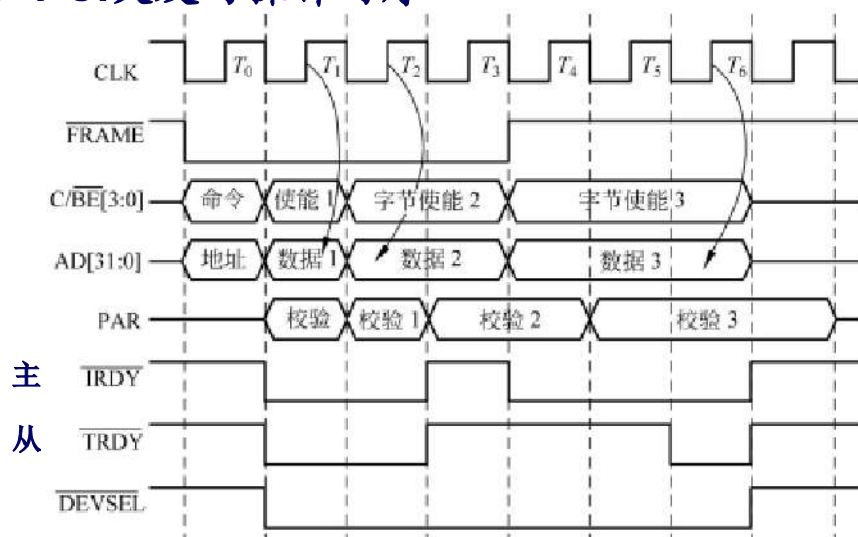
- ◆ 在完全同步方式中加入异步的手段。
- ◆ 有同步时钟，也有**应答信号线**。同步地采样应答信号



9.5.3 总线操作和定时

4. 突发传输 (burst) —— 又称为批量读写操作

- ◆ 第一个时钟周期给出首地址
- ◆ 随后的多个时钟周期连续传送数据，无需给地址
- ◆ 例：PCI突发写操作时序



突发传输（续）

例 9.9 某计算机主存字长为32位、存储器单次读写需要25ns，突发模式下每5ns传输一次数据；存储器总线宽度为32位，总线时钟频率为200MHz，每次读突发传送总线事务的过程包括：送首地址、存储器准备数据、传送数据。每次突发传送32字节。传送地址或32位数据均需要一个总线时钟周期。请回答下列问题。

- (1) 总线的时钟周期为多少？总线的带宽（即最大数据传输率）为多少？
- (2) 存储器总线完成一次读突发传送总线事务所需的时间是多少？

解：

- (1) 总线的时钟周期为： $1/200 \text{ MHz} = 5 \text{ ns}$ 。

总线带宽为： $4 \text{ B}/5\text{ns} = 800 \text{ MB/s}$ 。

- (2) 一次读突发传送总线事务包括一次地址传送和32字节数据传送：用1个总线时钟周期传输地址（5ns）；首个数据读出需要25ns，后续每个数据传送需要5ns（1个总线时钟周期）；总线宽度为4字节，32字节总共需要8次传送。

所以，读突发传送总线事务时间为： $5\text{ns} + 25\text{ns} + 7 \times 5\text{ns} = 65 \text{ ns}$ 。

9.5.3 总线操作和定时

❖ 上述几种数据传输方式有一个共同特点:

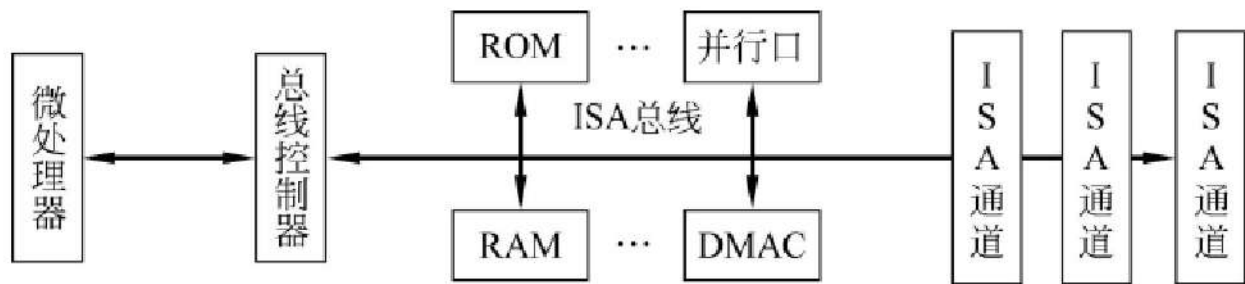
- ◆ 在一次数据传输没有结束前，主设备不会放弃对总线的使用权，在这期间即使是在等待，如果其它设备有数据需要传送也不能进行。

❖ 分离式传输

- ◆ 将一个总线周期分解为两个子周期。
- ◆ 在第一个子周期中，源模块A获得总线使用权后将命令、地址、A模块的编号等信息发到总线上，由目标模块B接收保存，A模块随即放弃总线使用权。
- ◆ B模块接收到A模块发来的有关信息后，经过一系列内部操作，将A模块所需的数据准备好；
- ◆ 然后由B模块申请总线使用权，获准后进入第二个子周期，由B模块将A模块的编号、B模块的地址、A模块所需数据等信息送到总线上，供A模块接收。

典型总线标准

1. ISA总线结构



❖特点

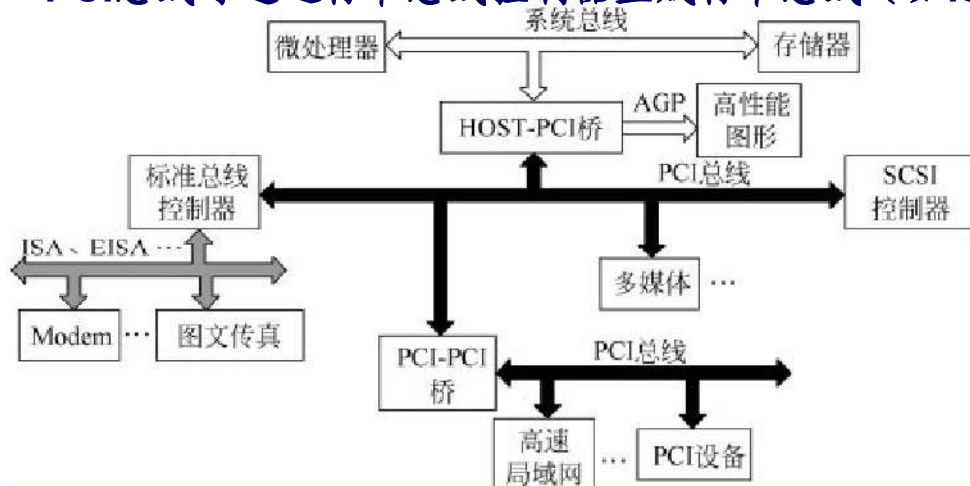
- ◆最初用于单总线结构
- ◆ISA总线信号可看作是CPU引脚的延伸（总线信号与CPU有关）
- ◆已被淘汰（当代流行的总线标准追求与结构、CPU和技术无关，如PCI总线、PCI-E总线等）

典型总线标准（续）

2. PCI总线结构

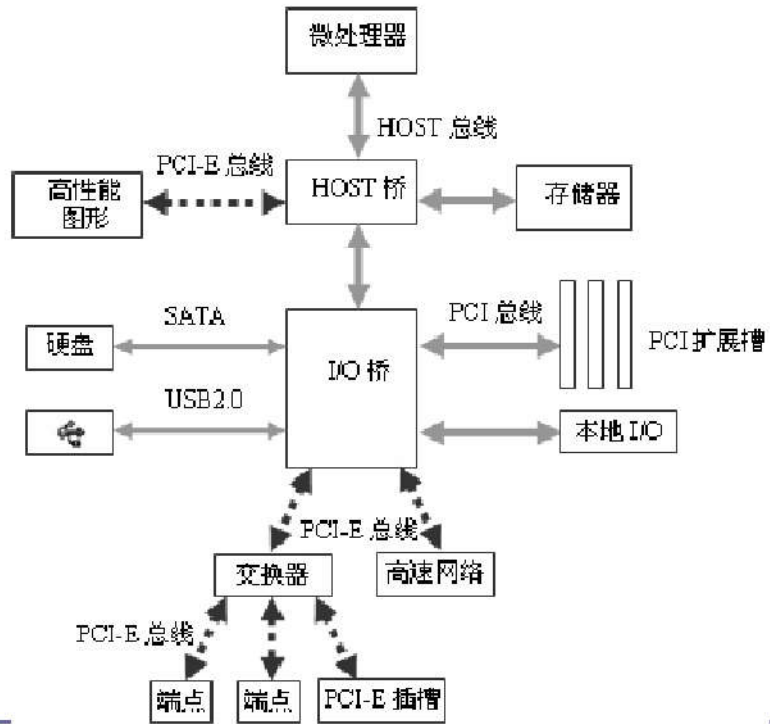
◆采用多总线结构

- 第1级PCI总线通过HOST-PCI桥连接系统总线
- 可通过PCI-PCI桥形成多级PCI总线，扩充设备数量
- PCI总线可通过标准总线控制器生成标准总线（如ISA、EISA）



典型总线标准（续）

3. PCI Express总线结构（PCI-E）



3. PCI-E总线结构（续）

❖特点

- ◆采用多总线结构
- ◆PCI-E是差分式串行总线，采用点对点连接方式
- ◆PCI-E总线信号与结构、CPU和技术无关，现正在得到广泛应用

❖PCI-E总线信道宽度

- ◆有‘×1’、‘×2’、‘×4’、‘×8’、‘×12’、‘×16’、‘×32’等几种模式
- ◆模式‘×N’：N对差分数据线，能同时传送N位二进制信息
- ◆每对差分数据线以串行方式传送数据
- ◆既有并行总线的特点，又有串行总线的特点
- ◆与并行总线相比，信号线数量更少，数据吞吐量更大。

