

南京航空航天大学

2012 年硕士研究生入学考试初试试题 (A 卷)

科目代码: 978 科目名称: 数字电路 (专业学位) 满分: 150 分

注意: ①认真阅读答题纸上的注意事项; ②所有答案必须写在答题纸上, 写在本试题纸或草稿纸上均无效; ③本试题纸须随答题纸一起装入试题袋中交回!

(共 10 题, 每题 15 分, 总分 150 分)

1. 设有两个带符号的二进制数 $A=101101$, $B=010101$, 试用补码形式求 $A-B$ 。
 - (1) 列出运算式 (竖式), 并讨论: 如果系统的字长仅为 6 位, 将会出现什么问题? 如何解决?
 - (2) 如要将运算结果用十进制数显示出来, 则需要进行二进制码到 BCD 码的转换, 请将 $A-B$ 运算结果用 8421BCD 码表示出来 (设系统位数不限)。
2. 函数 $F(A,B,C,D)=\bar{A}\bar{B}+\bar{A}CD+A\bar{C}D+A\bar{B}\bar{D}$, 且当 $B=D=1$ 时, $A=C$ 永远不出现, 试用卡诺图求:
 - (1) 该函数的最简与或 (积之和) 表达式;
 - (2) 该函数的最简或与 (和之积) 表达式, 并用或非门实现之, 且讨论该逻辑电路是否存在逻辑险象。
3. 现有两个 4 位无符号二进制数 A 和 B , 试设计一个大数减小数电路, 当 $A>B$ 时, 输出 $A-B$, 当 $A\leq B$ 时, 输出 $B-A$, 画出逻辑电路图, 并用简短文字说明设计思路 (电路工作原理)。
4. 试用 3-8 线译码器实现一个自然数 $e=2.7182818$ (8 位) 的并行信号发生器, 框图如图 1 所示, 设输入是从 000 开始依次递增的 3 位二进制数, 其相应的输出依次为 2、7、1、... 等数的 8421BCD 码。

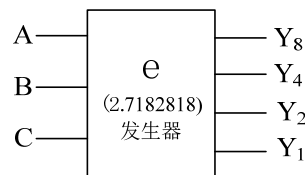


图 1

5. 由 D 触发器与一位全加器构成的同步时序电路如图 2 所示，试求：

- (1) 写出电路的激励方程，状态方程和输出方程；
- (2) 列出状态表和状态图；
- (3) 分析电路的逻辑功能。

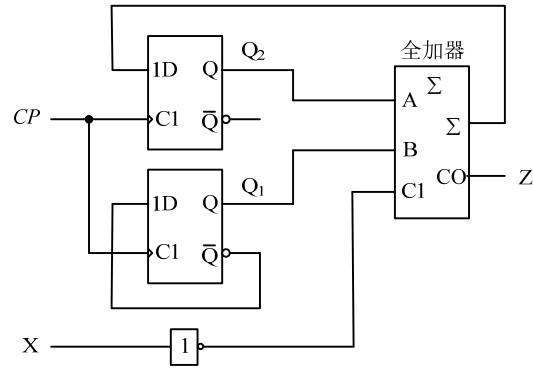


图 2

6. 由集成计数器 74163 及 8 选 1 数据选择器 (MUX) 74151 构成的序列信号发生器如图 3 所示，试求：

- (1) 该 74163 计数器构成的是模几计数器？画出电路的状态图；
- (2) MUX 输出端 $z (Q_3, Q_2, Q_1, Q_0)$ 的逻辑表达式，并指出输出 z 的序列。

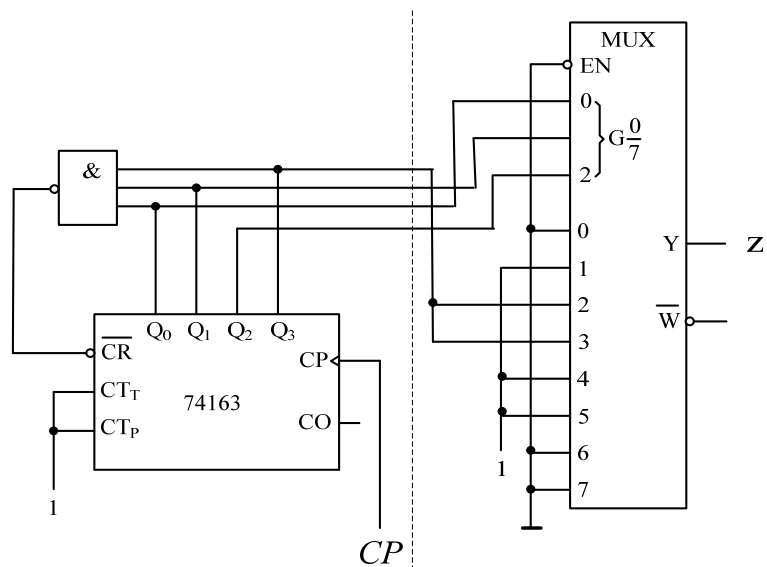


图 3

7. 已知以移位寄存器 74194 为核心的时序电路如图 4 (a) 所示, 试求:

(1) 画出电路的状态图;

(2) 如果电路的输入时钟及复位信号 \overline{CR} 如图 4 (b) 所示, 画出状态端 Q_A 、 Q_B 、 Q_C 和 Q_D 的波形图;

(3) 写出输出信号 z 的序列。

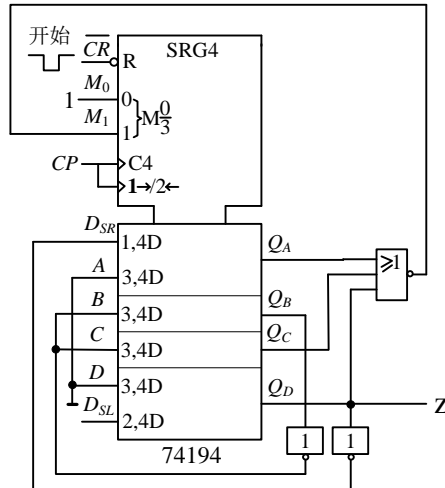


图 4 (a)

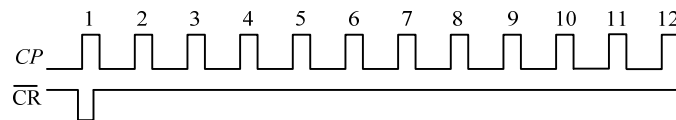


图 4 (b)

8. 一个序列检测器如图 5 所示, 它有一个输入端 x 和两个输出端 z_1 和 z_2 , 在输入序列 100 从来没有出现之前, 输入出现 010 序列时输出 $z_1=1$ 。当输入序列 100 出现时输出 $z_2=1$, 并且在 $z_2=1$ 出现后, $z_1=1$ 将不会再出现, 但反之则不成立。试画出该序列检测器的原始状态图 (米里型) 和原始状态表。

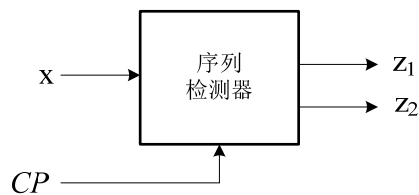


图 5

9. 试用 J—K 触发器构成一个模 8 格雷码同步计数器, 要求: 给出完整的设计过程及逻辑电路图。

10. 分别用 PROM 和 PLA 设计一个 1 位全减器, 要求: 给出完整的设计过程及逻辑电路图。

附录：

74163 的功能表

输入									输出			
CP	\overline{CR}	\overline{LD}	CP_T	CT_T	D_3	D_2	D_1	D_0	Q_3	Q_2	Q_1	Q_0
\uparrow	0	×	×	×	×	×	×	×	0	0	0	0
\uparrow	1	0	×	×	D_3	D_2	D_1	D_0	D_3	D_2	D_1	D_0
×	1	1	0	×	×	×	×	×	保持			
×	1	1	×	0	×	×	×	×	保持			
\uparrow	1	1	1	1	×	×	×	×	计数			
									进位输出： $CO = Q_3 Q_2 Q_1 Q_0 CT_T$			

74194 的功能表

输入										输出				实现的操作
\overline{CR}	M_1	M_0	CP	D_{SL}	D_{SR}	A	B	C	D	Q_A	Q_B	Q_C	Q_D	
0	×	×	×	×	×	×	×	×	×	0	0	0	0	复位
1	0	0	×	×	×	×	×	×	×	Q_A^n	Q_B^n	Q_C^n	Q_D^n	保持
1	0	1	\uparrow	×	1	×	×	×	×	1	Q_A^n	Q_B^n	Q_C^n	右移, D_{SR} 为串行输入, Q_D 为串等输出
1	0	1	\uparrow	×	0	×	×	×	×	0	Q_A^n	Q_B^n	Q_C^n	
1	1	0	\uparrow	1	×	×	×	×	×	Q_B^n	Q_C^n	Q_D^n	1	右移, D_{SL} 为串行输入, Q_A 为串等输出
1	1	0	\uparrow	0	×	×	×	×	×	Q_B^n	Q_C^n	Q_D^n	0	
1	1	1	\uparrow	×	×	×	×	×	×	A	B	C	D	置数, 即并行输入