

一、选择题(共23小题, 每小题2分, 共46分):

- 11000110 为二进制补码, 该数的真值为 ()。
A、+198 B、-198 C、+58 D、-58
- 程序计数器 PC 的作用是 ()。
A、保存将要执行的下一条指令的地址 B、保存运算器运算结果内容
C、保存 CPU 要访问的内存单元地址 D、保存正在执行的一条指令
- 指令队列工作方式为 ()。
A、先进先出 B、随机存取 C、先进后出 D、都可以
- 8 位二进制数的反码表示范围为 ()。
A、0 ~ 255 B、-128 ~ +127
C、-127 ~ +127 D、-128 ~ +128
- 完整的计算机系统应包括 ()。
A、运算器、控制器、存储器 B、主机和应用程序
C、主机和外部设备 D、硬件系统和软件系统
- 8086 CPU 有 () 个 16 位的段寄存器。
A、2 B、4 C、8 D、16
- 8086 CPU 复位后, 下列寄存器的值为 ()。
A、CS = 0000H、IP = 0000H B、CS = 0000H、IP = FFFFH
C、CS = FFFFH、IP = 0000H D、CS = FFFFH、IP = FFFFH
- 从 8086 存储器中读取非规则字需要 () 个总线周期。
A、1 B、2 C、4 D、3
- CPU 对存储器访问时, 地址线和数据线的有效时间关系为 ()。
A、同时有效 B、地址线先有效 C、数据线先有效 D、同时无效
- 若要使寄存器 AL 中的高 4 位不变, 低 4 位置 1, 使用指令 ()。
A、AND AL, 0FH B、AND AL, 0FOH
C、OR AL, 0FH D、OR AL, 0FOH
- 下列指令中, 正确的指令是 ()。
A、MOV [BX], [1000] B、POP AL
C、MOV AX, DATA D、MOV IP, 1000H
- 需要进行刷新的存储器是 ()。
A、SRAM B、DRAM C、ROM D、EPROM
- 若 256KB 的 SRAM 有 8 条数据线, 则它有 () 地址线。
A、8 条 B、18 条 C、20 条 D、256 条
- 容量为 8KB 的 SRAM 的起始地址为 2000H, 数据线为 8 位, 则终止地址为 ()。
A、21FFH B、23FFH C、27FFH D、3FFFH

15. 占用 CPU 时间最多的数据传送方式是 ()。
- A、DMA B、中断 C、查询 D、同步
16. 从 8086RAM 地址 002CH 开始存放四个字节中断向量, 对应的中断号是 ()。
- A、0AH B、0BH C、0CH D、0DH
17. 8086 有一个独立的 I/O 空间, 该空间的范围是 ()。
- A、1K B、10K C、64K D、1024K
18. 8255A 的传输方式为 () 传输方式。
- A、正向 B、单向 C、双向 D、反向
19. 8086 的中断向量表 ()。
- A、用于存放中断类型号 B、用于存放中断服务程序入口地址
C、是中断服务程序的入口 D、是中断服务程序的返回地址
20. 通常一个外设的状态信息在状态端口内占有 () 位。
- A、1 B、2 C、4 D、8
21. 8086 CPU 的中断向量表存放在存储器的 () 地址范围中。
- A、FFC00H~FFFFFH B、00000H~003FFH
C、EEC00H~FFFFFH D、EEBFFH~FFFFFH
22. 8086 CPU 与慢速的存储器或 I/O 接口之间, 为了使传送速度能匹配, 有时需要在 () 状态之间插入若干个等待周期 T_w 。
- A、T1 和 T2 B、T2 和 T3 C、T3 和 T4 D、随机
23. 中断号 16H 的中断向量表地址的首址为 ()。
- A、58H B、60H
C、62H D、64H

二、简答题 (共 4 小题, 每小题 8 分, 共 32 分) :

1. 设 CPU 中各有关寄存器的当前状况为: SS=0a8bH、DS=17ceH、CS=dc54H、BX=394bH、IP=2f39H、SP=1200H, BX 给出的是某操作数的有效地址, 请分别写出该操作数的逻辑地址和物理地址、下一条要取的指令的逻辑地址和物理地址, 及当前栈顶的逻辑地址和物理地址。
2. 8086 CPU 内部的总线接口单元 BIU 由哪些功能部件组成? 它们的基本操作原理是什么?
3. 假设 8255A 的控制字寄存器地址为 FF7FH, 试编写初始化程序, 使 A 口和 C 口的高 4 位工作在方式 0 输出, B 口和 C 口的低 4 位工作于方式 0 输入。
- 附: 8255 方式 0 时的控制字格式

D7	D6	D5	D4	D3	D2	D1	D0
1	0	0	A 口	C 口高 4 位	0	B 口	C 口低 4 位
特征位	方式 0		A 组输入输出 1=输入, 0=输出		B 口方 式 0	B 组输入输出 1=输入, 0=输出	

4. 堆栈的深度由哪个寄存器确定? 为什么说一个堆栈的深度最大为 64KB? 在执行一条入栈或出栈指令时, 栈顶地址将如何变化?

三、判断题 (正确打“√”, 错误的打“×”。共 11 小题, 每小题 2 分, 共 22 分)

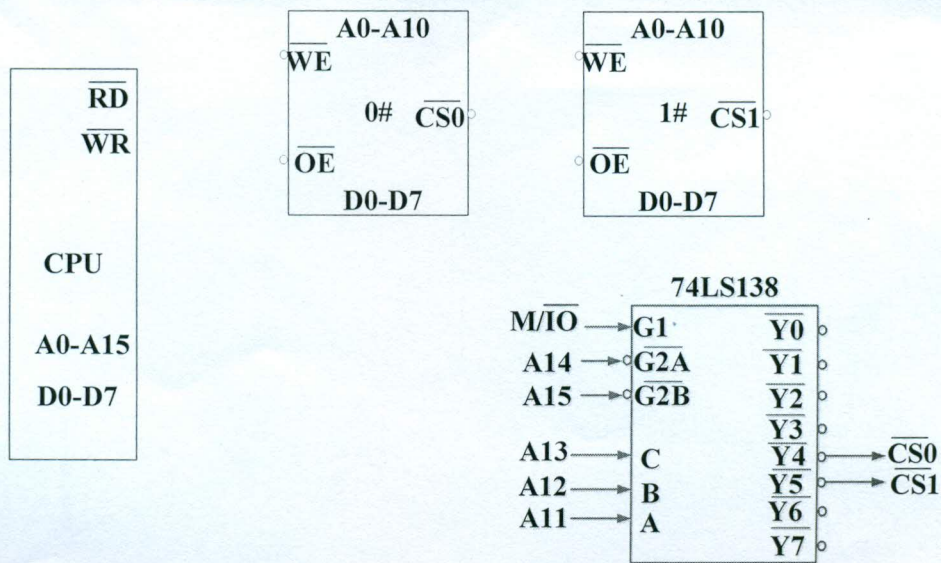
1. 8086 的外部硬件中断包括非屏蔽中断 (NMI) 和可屏蔽中断 (INTR) 两类, 它们都受 CPU 内部的中断允许标志 IF 的控制。
2. 8086 CPU 中包含了寄存器和存储器。
3. 寄存器寻址比存储器寻址的运算速度快。
4. 堆栈指针 SP 总是指向堆栈的栈底。
5. NOT 指令的操作数不能是立即数。
6. 若 $[X]_{原} = [X]_{反} = [X]_{补}$, 则该数为正数。
7. 8086 CPU 要与外部设备交换数据, 必须通过累加器 AX 或 AL。

8. 8086 CPU 进行堆栈操作时, 可依需要进行字节或字操作。
9. TABLE 为数据段中某存储单元的符号名, 则指令 MOV AX, TABLE 和指令 LEA AX, TABLE 执行结果相同。
10. 当外设与内存之间采用 DMA (direct memory access) 方式进行数据传送时, 数据的传送是在 DMA 控制器控制下由硬件来完成的。
11. 8086CPU 的一个总线周期一般由 4 个状态组成。

四、设计分析题 (20 分)

设计某 CPU (数据线 8 位, 地址线 16 位) 和某存储器连接电路图, 并回答以下问题:

1. 画图, 将 CPU 的信号线与存储器 (0# 和 1#) 相连; (10 分)
2. 存储器是什么类型 (ROM、RAM)? 总容量为多少? 各芯片的地址范围是多少? (10 分)



五、编程填空题 (限定在每空中只准填写一句程序语句, 并给出注释。多填不给分, 共 10 空, 每空 3 分, 共 30 分)

1. 存储器数组是一个按顺序排列的数据表。假定数据数组 (ARRAY) 包括从元素 0 到元素 9, 共 10 个字节数。现要求累加元素 3、元素 5 和元素 7, 累加后的结果存储在 AL 中, 则加法程序段如下:

```

(1) _____
MOV SI, 3
ADD AL, ARRAY [SI]
(2) _____
ADD AL, ARRAY [SI+4]

```

2. 要求将两串中各对应元素相加, 所得到的新串写入目标串中。若已知当前目标串和源串的偏移地址分别为 0300H 和 0500H, 串长度为 100 字节, 则可用如下程序段完成上述要求。

CLD

(3)

MOV BX, 0300H

LL: MOV SI, BX

LODSB

MOV DL, AL

ADD BX, 0200H

MOV SI, BX

(4)

ADD AL, DL

SUB BX, 0200H

(5)

STOSB

(6)

DEC CX

JNZ LL

HLT

3. 找出从无符号字节数据存储变量 VAR 开始存放的 N 个数中的最大数，并将其放在 BH 中。

DSEG SEGMENT

VAR DB 5, 7, 19H, 23H, 0A0H

N EQU \$-VAR

DSEG ENDS

CSEG SEGMENT

ASSUME CS:CSEG, DS:DSEG

BG: MOV AX, DSEG

(7)

MOV CX, N-1

(8)

MOV BH, VAR [SI]

JCZ LAST

AGIN: INC SI

(9)

JAE NEXT

(10)

NEXT: LOOP AGIN

LAST: MOV AH, 4CH

INT 21H

CSEG ENDS

END BG