

A Model of MOSFET's Second Breakdown Action in Circuit-Level*

CUI Qiang¹, HAN Yan¹, DONG Shu-rong¹, LIU Jur-jie^{1,2}, SI Rui-jun¹

1. Institute of Microelectronics and Photoelectronics, Zhejiang University, Hangzhou 310027, China;
2. Department of Electrical and Computer Engineering, University of Central Florida, Orlando, FL 32816 USA

Abstract: A method to exact the electrical parameters and model the second breakdown action of MOSFET's under ESD (Electro-Static Discharge) on circuit-level, using TCAD simulation, is presented. MOSFET is one of the most important ESD protection devices, and is widely used as I/O protection device in integrated circuits. We present an accurate macro model of the MOSFET based on deep analyzing of the physical mechanism of the second breakdown, using TCAD simulation. This macro model owns fine convergency and accuracy which are of importance to the simulation of the ESD protection ability of the ESD protection network on circuit and system level.

Key words: MOS; second breakdown; circuit-level; macro block; modeling

EEACC: 7230M

MOS 器件二次击穿行为的电路级宏模块建模*

崔强¹, 韩雁¹, 董树荣¹, 刘俊杰^{1,2}, 斯瑞珺¹

(1. 浙江大学微电子与光电子研究所, 杭州 310027; 2. 中佛罗里达大学电机系, 美国 奥兰多 32816)

摘要: 采用一种利用 TCAD 仿真提取 MOS 器件在静电放电现象瞬间大电流情况下的电学参数, 对 MOS 器件二次击穿行为进行电路级宏模块建模。MOS 器件是一种重要的静电放电防护器件, 被广泛地应用于集成电路输入输出端的静电保护器件。用 TCAD 仿真工具对 MOS 器件的二次击穿进行宏模块建模, 该模型能够正确反映 MOS 器件二次击穿的深刻机理, 具有良好的精确性和收敛性, 这对在电路级以及系统级层面上仿真静电放电防护网络的抗静电冲击能力有重要意义。

关键词: MOS; 二次击穿; 电路级; 宏模块; 建模

中图分类号: TN45

文献标识码: A

文章编号: 1004-1699(2008)02-0361-04

MOS 管器件是一种重要的静电放电防护器件, 被广泛地应用于集成电路 I/O 口的静电保护器件。MOS 管器件用于静电保护器件的时候需要将栅极、源极和衬底接地, 漏极和 I/O 口接同一电平。用 MOS 器件做 ESD 防护器件的时候, 利用的是 MOS 管器件的雪崩击穿特性。栅极接地的 MOS 器件的外加偏压在一定值(触发电压)以下时, 漏电流很小; 而当外加偏压超过这个值后, MOS 器件由于雪崩击穿导通泄放大电流, 同时器件两端电压会回滞到某个电压值(维持电压), 此时栅极接地的 MOS 管能够保护集成电路 I/O 口抵御静电冲击。如果静电电流继续上升到二次击穿电流值后, MOS 器件会经

历第二次击穿的现象。用来作为静电保护的 MOS 器件永久破坏性的“二次击穿”行为的精确建模与深刻分析鲜见报道。本文将介绍一种利用 TCAD 工具对 MOS 器件的电路级建模的方法。

1 两次击穿的机理

在经历 ESD 瞬态大电流情况下, 如果静电电流足够大, MOS 管会有两次击穿现象, 分别称之为“一次击穿”(雪崩击穿), 和“二次击穿”(热电击穿)。MOS 器件的“一次击穿”是由于漏极反偏 PN 结在强的反向偏压下势垒区的载流子和晶格原子发生碰撞, 电流显著增大的物理机理。“二次击穿”则是由

基金项目: 浙江省新苗人才计划资助 (“XinMiao Project of Science and Technology Department of Zhejiang Province”); 浙江省自然科学基金资助项目 (Zhejiang Province Natural Science Foundation) (Y107055)

收稿日期: 2007-09-30 **修改日期:** 2008-01-11

于漏极反偏 PN 结流过较大的反向电流产生大量的热,器件烧毁短路的物理现象。MOS 管的“一次击穿”是可以恢复的,只要及时停止外部注入功率,MOS 管不会永久损坏。^[1,3,5]而“二次击穿”会造成 MOS 器件的永久损坏。本文根据一次击穿和二次击穿的物理机理,用不同的模块搭建 MOS 管器件的电路级模型。

1.1 雪崩击穿的机理

MOS 器件的“一次击穿”(雪崩击穿)可以用如图 1 所示的宏模块来建模。雪崩电流 $I_{gen} = (M - 1)(I_c + I_{ds})$;雪崩倍增因子 $M = \exp[h_1(v_d - v_{d1})] + \exp[h_2(v_d - v_{d2})]$;体电阻 $R_{sub} = R_0 + R_1 + R_2$,其中 R_1 是漏极电阻, R_2 是 MOS 器件的沟道电阻, R_3 是器件的源极电阻;寄生 BJT 管采用 Gummel-Pool 模型; R_d 代表该 MOS 器件的接触电阻。

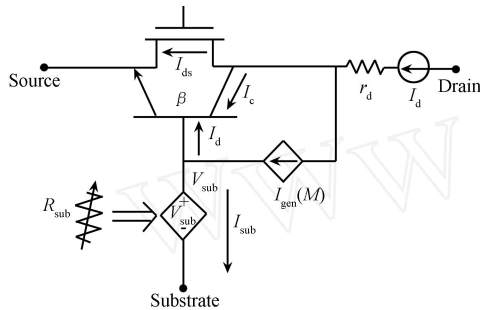


图 1 雪崩击穿宏模块

1.2 热电击穿的热源机理

利用图 2,图 3 所示的热源模型来对 MOS 管的二次击穿行为进行电路级宏模块建模。二次击穿的建模需要对进入二次击穿状态的器件端口的电学判决条件和二次击穿后的器件电学特性进行建模。电学判决条件的建模需要一个能够精确描述 MOS 管二次击穿机理的模型。MOS 管中的二次击穿主要原因是外界注入的强电流使漏极和阱区之间产生的温度积聚效应。当漏极和衬底间的区域由于温度升高产生的载流子越来越多,器件电阻率下降,这样将允许通过更大的电流,这反过来又会进一步提高器件温度。器件内部的强电流不会再均匀流过结区,而是会集中于一个小区域。小区域中的电流集中及其引起的加热将在器件内部形成热斑。当热斑的温度达到 1688 K 时,MOS 管将会熔化,漏极和衬底间的结区将会彻底短路^[4,6,8]。我们可以用黑箱热源模型来对进入二次击穿状态的电学判决条件进行建模^[2]。这个修正的模型假设所有的功率集中在漏极和阱区之间的水平方向为 b ,立方体的上下方向长度为 c ,立方体的纵向深度方向为 a 立方体内(如图 3 所示)。而器件内部最热点温度 $T_{max} = T_0 + T$,其中 T_0 是器件的初始温度, T 与 $P(t)$ 关系满足

分段函数式 1 ~ 4:

$$P = \frac{abcC_p T}{t} (0 \leq t < t_c) \tag{1}$$

$$P = \frac{ab \sqrt{K C_p} T}{\sqrt{t} - \sqrt{t_c}/2} (t_c \leq t < t_b) \tag{2}$$

$$P = \frac{4 K a T}{\ln(t/t_b) + 2 - c/b} (t_b \leq t < t_a) \tag{3}$$

$$P = \frac{2 K a T}{\ln(a/b) + 2 - c/2b - \sqrt{t_a/t}} (t \geq t_a) \tag{4}$$

这里, K 是热导率, C_p 是比热, D 是热扩散率式(5), ρ 是硅的密度, t_a, t_b, t_c 分别是三个时间常数式(6) ~ (8)。这样我们就能够计算出每个时刻下的最热点温度 $T_{max}(t)$,以及计算出此时由于最热温度引起的热产生载流子 n_d 。如果这个 n_d 超过了器件的背景掺杂浓度,则说明了该 ESD 防护器件会进入热电失控状态。换算公式如式(9)所示。

$$D = \frac{K}{C_p \rho} \tag{5}$$

$$t_a = \frac{a^2}{4 D} \tag{6}$$

$$t_b = \frac{b^2}{4 D} \tag{7}$$

$$t_c = \frac{c^2}{4 D} \tag{8}$$

$$n_d = 1.69 \times 10^{19} \exp\left[-\frac{6.377 \times 10^3}{T_{max}}\right] \left(\frac{T_{max}}{300}\right)^{\frac{3}{2}} \tag{9}$$

对二次击穿后的器件电学特性进行建模,主要是对高温下的热电阻的建模。可以利用 TCAD 工具对 MOS 器件设置一个特定的高温,仿真出 MOS 器件此时的电阻大小,将这个电阻率写入到“二次击穿”的热电阻模块中,可以在电路级层面上较为精确地描述 MOS 器件“二次击穿”之后的电阻。

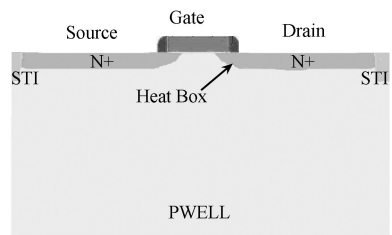


图 2 NMOS 器件结构

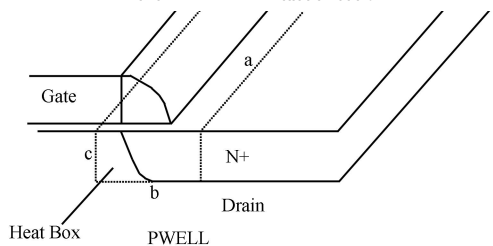


图 3 矩形热源黑箱模型

2 电路级宏模块建模

如图 4 所示,可以用一个标准单元库中的 MOS 管(100 μm 宽),5 个辅助寄生模块以及 1 个调节电阻来等效瞬间大电流情况下 4 端口 MOS 管器件的击穿特性。调节电阻 R_d 用来等效 MOS 管结构的接触电阻。雪崩电流模块 IGEN,雪崩电阻模块 RSUB,和寄生三极管模块 PBJT 可以刻画出“一次击穿”(雪崩击穿)特性。热敏感失控行为模块 Switch 和热电阻模块 Rthermal 可以较为精确地仿真出“二次击穿”(热电击穿)的电学行为。

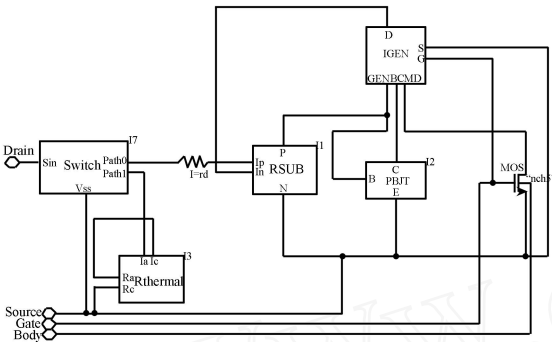


图 4 “二次击穿”宏模块电路图

第一步,计算出 MOS 管内部的功率。

```
V (Sin ,Path0) < +0;
Iinter = I (Sin ,Path0) ;
Vsin = V (Sin ,Vss) ;
power = Vsin * Iinter ;
```

第二步,检测该功率水平是否会使器件进入热电失控状态,这可以检测器件内部热斑(最大温度点)处的热产生载流子是否超过背景掺杂浓度来判别。其中 T_c 是 MOS 器件内部热斑的温度, N_d 是热斑处热产生载流子的浓度, N_{d0} 是热斑处的背景掺杂浓度。

```
Tc = Coe * power + T0;
C = Tc / T0;
D = pow ( C , x) ;
E = ( - 1 ) * B / Tc;
Nd = A * D * exp ( E) ;
```

如果器件进入热电失控状态,将 MOS 器件切换到热电阻模块。

```
if (Nd > = Nd0)
begin
V (Path ,Path1) < +0;
I (Path ,Path0) < +0;
end
else
begin
V (Path ,Path0) < +0;
```

```
I (Path ,Path1) < +0;
end
```

热电阻模块 Rthermal 中描述热电击穿后 MOS 管结构电阻的 VerilogA 源代码如下:

```
V (Ia ,Ic) < +0;
V (Ra ,Rc) < + R0 * I (Ra ,Rc) + V0;
```

其中 I_a, I_c 作为热电阻的电流输入输出端, R_a, R_c 是作为热电阻的电压端口, V_0 是 MOS 管的起始参考电压。雪崩电流模块 IGEN,雪崩电阻模块 RSUB,和寄生三极管模块 PBJT 可以利用现有的模型参数导入到 VerilogA 源代码中,这可以描述 MOS 管的“一次击穿”特性。在 5 个模块用 VerilogA 源代码编写好之后,建立相应的模块可以导入到 Cadence 集成工具中建立电路级模型。

3 结果与分析

在搭建好 MOS 管宏模块电路级模型之后,可以用这个宏模块模型来仿真 ESD 情况下的二次击穿行为。如图 5 所示,MOS 管用作集成电路的输入输出 I/O 保护时通常栅极(Gate),源级(Source)以及体端(Body)接地,漏极(Drain)和输入输出 I/O 并连接在一起。直流电流源 I_2 是用来扫描不同取值的 ESD 电流。

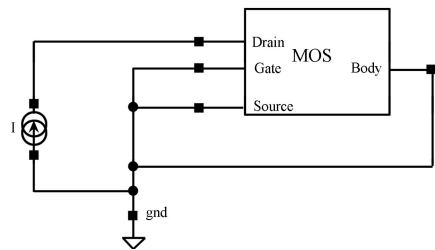


图 5 仿真电路

在如图 6 所示的图中一次击穿的触发点电压 7.49 V,触发电流是 1 mA;器件触发回滞之后维持

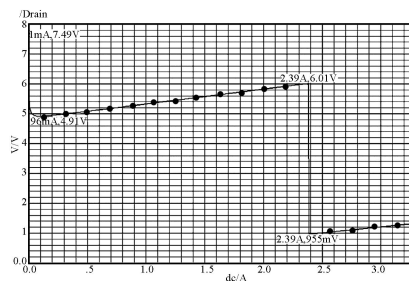


图 6 Cadence 软件中 Spectre 工具的仿真结果

电压 4.91 V;二次击穿电流 2.39 A,二次击穿电压 6.01 V;二次击穿后的器件电压是 955 mV。“一次击穿”点触发电压值和维持电压值由雪崩电流模块 IGEN 中的雪崩因子 M 的表达式来决定,雪崩因子 M 的表达式可以通过实测数据或者 TCAD 仿真数

据提取出来。“一次击穿”点和“二次击穿”点之间维持电压状态的导通电阻值 R_{on} 由 MOS 管宏模块中的调节电阻 R_d 的取值决定。“二次击穿”点的电流电压值和热敏感失控行为模块 Switch 中该 MOS 管的空间尺寸以及该工艺下的漏极和 P 型阱的掺杂浓度有关。该宏模块模型参数的定义正确地反映了 MOS 管器件“二次击穿”行为的物理机理,仿真速度快,具有良好的精确性和收敛性。

4 结论

本文用 TCAD 仿真工具对 MOS 器件的“二次击穿”进行宏模块建模,该模型基于 MOS 器件“二次击穿”的深刻机理,通过热敏感失控行为模块 Switch 和热电阻模块 $R_{thermal}$ 描述 MOS 器件的“二次击穿”行为。该宏模块电路级模型具有良好的精确性和收敛性,对在电路级以及系统级层面上仿真 ESD 防护网络的抗静电冲击能力有重要意义。

参考文献:

- [1] Zhang X Y. Modeling and Characterization of Substrate Resistance for Deep Submicron ESD Protection Devices[D]. U. S. A:Stanford University, August 2002.
- [2] Amerasekera A, van Roozendaal L, Bruines J, and Kuper F. Characterization and Modeling of Second Breakdown in NMOST's for the Extraction of ESD-Related Process and Design Parameters[J]. IEEE Transactions on Electro Devices, 1991, 38(9): 2161-2168.
- [3] Ajith Amerasekera, Charvaka Duvvury, Warren Anderson, Horst Geser, and Sridhar Ramaswamy, ESD in Silicon Integrated Circuits[M]. Edition 2, JOHN WILEY and SONS, 2002: 350-389.
- [4] Javier A Salcedo, Juin J Liou, Zhiwei Liu, and James E Vinson, TCAD Methodology for Design of SCR Devices for Electrostatic Discharge (ESD) Applications[J]. IEEE Trans. Electron Devices, 2007, 54 (54): 822-832.
- [5] Tremouilles D, Bertrand G, Bafleur M, Beaudoin F, Perdu P, and Lescouzeres L, TCAD and SPICE Modeling Help Solve ESD Protection Issues in Analog CMOS Technology [C]// Microelectronics, 2002. MIEL 2002. 23rd International Conference on, 2: 749-752.
- [6] Salamero C, Nolhier N, Gendron A, Bafleur M, Besse P, and Zecri M. TCAD Methodology for ESD Robustness Prediction of Smart Power ESD Devices[J]. IEEE Trans. Device and Materials Reliability, 2006, 6(6): 399-407.
- [7] Amerasekera. A, Chatterjee. A, and Chang M.-C., Prediction of ESD Robustness in a Process using 2D Device Simulations[C]// Reliability Physics Symposium, 2: 161-167.
- [8] Salamero C., Nolhier N., Bafleur M., and Besse P., Efficient TCAD Methodology for ESD Failure Current Prediction of Smart Power ESD Protection[C]// Proceeding of 7th International Symposium on Power Semiconductor Devices and ICs, 2: 115-118.



崔强(1984),男,硕士研究生,主要研究方向是集成电路中 ESD 防护器件的设计及其建模。



韩雁(1959),女,博士,浙江大学微电子与光电子研究所教授,博士生导师,主要研究方向是高压大功率 IC 技术,高精度数模混合 IC 设计研究,微纳米 IC ESD 防护技术研究。



董树荣(1973),男,博士,浙江大学电信系副教授,ESD 实验室副主任,主要研究领域 EMC、ESD 以及 MEMS 研究。



刘俊杰(1954),男,博士,美国中佛罗里达大学教授,浙江大学光彪讲座教授,IEEE 电子器件分会副主席,IEEE FELLOW,博士生导师,主要研究方向是微纳米电子 TCAD、RF 器件建模及仿真、半导体制造和可靠性工程。



斯瑞珺(1984),男,2003-2007 就读于浙江大学信息学院微电子专业,毕业论文《基于 ISETCAD 软件平台的 ESD 器件研究》,毕业后就职于绍兴芯谷科技。