

多步提升小波变换的 FPGA 实现

Implementation Based on FPGA for Multi-channel Lifting Wavelet Transformation

马 敏 韩路军 侯 敏

(中国民航大学航空自动化学院,天津 300300)

摘 要: 针对一步提升 5/3 小波变换分辨率低这一弊端,提出了多通道设计方案。该方案利用 FPGA 对数据并行执行的特性,基于 System Generator 建模工具,实现了 5/3 多步提升小波变换。仿真表明,多通道方案的小波变换具有速度快、分辨率高、易于维护和移植等特点。

关键词: 提升小波 FPGA 去噪 傅里叶变换 数字滤波 数据精度

中图分类号: TN919+.4 **文献标志码:** A

Abstract: Aiming at the low resolution of one-channel lifting 5/3 wavelet transform, a multi-step lifting wavelet transform has been achieved by 5/3 multi-channel design based on the System Generator tools, using data parallel execution characteristics in FPGA. Simulation shows that the 5/3 multi-channel wavelet transform has advantages of fast speed, high resolution and easy to maintain and transplantation, et al.

Keywords: Lifting wavelet FPGA Denoising Fourier transform Digital filtering Data accuracy

0 引言

传统的模拟滤波器和数字滤波器可以将不同频带的信号和噪声分离,但无法处理频带重叠的信号和噪声。采用小波对信号进行分析时,通过对小波系数进行切削、缩小幅度等处理,可以将同频不同幅的噪声和信号分离^[1-3]。随着小波理论的发展,基于卷积的第一代小波变换逐渐被提升算法所取代。5/3 提升小波变换可以实现不同整数间的变换,因此,该方法得到了广泛应用。但一步提升 5/3 小波变换分辨率较低,无法实现某些恶劣环境下噪声的去除。为了提高小波变换的分辨率,本文基于 Xilinx 公司开发的系统建模工具 System Generator,利用 FPGA 处理速度快、执行效率高的优势,实现了多通道小波变换。该方案在提高分辨率的同时,大大提高了小波变换的速度。

1 小波变换原理

1.1 传统小波变换

傅里叶变换是把一个信号分解成不同频率正弦波的和,而小波变换是把一个信号分解成将原始小波经过移位和缩放之后的一系列小波的和。连续小波变换的数学描述可表示为:

$$WT_f(a, \tau) = \frac{1}{\sqrt{a}} \int_{-\infty}^{+\infty} f(t) \Psi\left(\frac{t-\tau}{a}\right) dt \quad (1)$$

式中: a 为尺度因子; τ 为平移因子; $WT_f(a, \tau)$ 为变换后的小波系数。

由式(1)可知,小波变换和傅里叶变换一样,也是一种积分变换。为了减小小波变换系数的冗余度和计算量,将式(1)中的尺度因子 a 和平移因子 τ 限定在离散点 2^j (j 为正整数)上,于是得到离散小波变换公式如下:

$$WT_f(a, \tau) = 2^{-j} \int_{-\infty}^{+\infty} f(t) \Psi\left(\frac{t-k2^j}{2^j}\right) dt = 2^{-j} \int_{-\infty}^{+\infty} f(t) \Psi(2^{-j}t-k) dt \quad (2)$$

计算离散小波变换系数的有效方法是 Mallat 算法^[4-6]。由于 Mallat 算法基于数字滤波^[7],采用该方法进行硬件实现时将占用大量的专用乘法器和存储器。因此,本文采用提升小波变换。

1.2 提升小波变换

提升算法是由 Sweldens 等人在 Mallat 算法的基础上提出的^[4]。提升算法不仅继承了传统小波变换多分辨率的优点,而且不依赖傅里叶变换,因此,计算量和复杂度大大降低。由于提升算法具有结构简单、可原位运算等优点,故提升算法在高速处理、移动手持设备等领域具有很大的应用潜力。Daubechies 已经证明^[5],所有能够采用 Mallat 算法实现的小波变换,都可以采用提升算法来实现。

设 $h(z)$ 、 $g(z)$ 、 $\bar{h}(z^{-1})$ 和 $\bar{g}(z^{-1})$ 分别为 Mallat 算法

国家自然科学基金资助项目(编号:61102096);

天津市自然科学基金资助项目(编号:11JCYBJC06900)。

第一作者马敏(1971-),女,2007年毕业于天津大学检测技术与自动化装置专业,获博士学位,教授;主要从事无损检测方面的研究。

中的重构高通、重构低通、分解高通、分解低通滤波器的 Z 变换,当且仅当 $\tilde{h}(z^{-1})$ 、 $\tilde{g}(z^{-1})$ 、 $h(z)$ 、 $g(z)$ 满足:
 $\tilde{h}(z^{-1})h(z)+\tilde{g}(z^{-1})g(z)=2$ 和 $\tilde{h}(-z^{-1})h(z)+\tilde{g}(-z^{-1})\times g(z)=0$ 时,原始信号才可以得到完美重构。将分解、重构滤波器写成奇偶分量求和的形式,得到:

$$F(z)=F_e(z^2)+z^{-1}F_o(z^2) \quad (3)$$

式中: e 和 o 分别为滤波器的偶分量和奇分量。

通过对分解和重构滤波器的奇偶分解,可以构造如下多项矩阵:

$$Q(z)=\begin{bmatrix} h_e(z) & g_e(z) \\ h_o(z) & g_o(z) \end{bmatrix} \quad (4)$$

$$\tilde{Q}(z)=\begin{bmatrix} \tilde{h}_e(z) & \tilde{g}_e(z) \\ \tilde{h}_o(z) & \tilde{g}_o(z) \end{bmatrix} \quad (5)$$

完美重构条件可写成矩阵相乘的形式,即:

$$Q(z)Q(z^{-1})^T=I \quad (6)$$

式中: I 为单位矩阵。

根据欧拉算法,由互补滤波器族 $\{h(z),g(z)\}$ 和 $\{\tilde{h}(z^{-1}),\tilde{g}(z^{-1})\}$ 构成的多项矩阵能够通过提升步骤加以分解。

小波正变换可以通过分解 $Q(z)$ 实现,即:

$$Q(z)=\prod_{i=1}^M \begin{bmatrix} 1 & s_i(z) \\ 0 & 1 \end{bmatrix} \begin{bmatrix} 1 & 0 \\ t_i(z) & 1 \end{bmatrix} \begin{bmatrix} K & 0 \\ 1 & 1/K \end{bmatrix} \quad (7)$$

式中: M 为提升步数; $s_i(z)$ 为更新算子; $t_i(z)$ 为预测算子; K 为归一化常数。

通过将正变换的过程逆序,可以得到小波反变换的提升公式。

若取 $K=1$, $t_i(z)$ 和 $s_i(z)$ 分别满足 $t_i(z)=-\frac{1+z}{2}$ 和 $s_i(z)=\frac{1+z}{4}$,再将更新后的数据加上修正值 0.5,便得到 5/3 提升小波变换算法。

5/3 提升小波变换的时域表达式可表示为:

$$d(2n+1)=s(2n+1)-\frac{s(2n)+s(2n+2)}{2} \quad (8)$$

$$a(2n)=s(2n)+\frac{d(2n-1)+d(2n+1)+2}{4} \quad (9)$$

5/3 小波反变换提升公式可表示为:

$$s(2n)=a(2n)-\frac{d(2n-1)+d(2n+1)+2}{4} \quad (10)$$

$$s(2n-1)=d(2n-1)+\frac{s(2n)+s(2n-2)}{2} \quad (11)$$

式中: $s(n)$ 为源信号; $d(2n+1)$ 为高频信号(细节信号); $a(2n)$ 为低频信号(近似信号)。

2 System Generator 开发流程

2.1 System Generator 介绍

System Generator 是 Xilinx 公司和 MathWorks 公司共同开发的系统建模工具,它提供了适合硬件实现的数字信号处理(digital signal processing, DSP)建模环境,加速了基于 FPGA 的 DSP 系统的开发^[8]。通过在 Simulink 中建模,System Generator 便可自动生成 HDL 语言程序,从而提高了 DSP 系统的开发速度。System Generator 中模块的使用和 Simulink 中其他模块的使用相同。

2.2 System Generator 必含模块介绍

在 System Generator 设计过程中,必须含有一个 System Generator 图标。双击该图标可以修改设计的属性,如生成文件类型、FPGA 型号、系统时钟周期等。在 System Generator 属性设置中,Simulink 仿真周期和 FPGA 时钟周期是一一对应的,即根据仿真过程中使用的 Simulink 仿真周期,在 FPGA 中执行 System Generator 生成的 HDL 语言就需要花费相应的 FPGA 时钟周期。在属性界面点击“Generate”按钮,便可生成 HDL 语言程序。

System Generator 的边界模块包括 GatewayIn 和 GatewayOut。FPGA 处理的是整数或定点数。而 Simulink 的模型仿真是基于浮点数的。GatewayIn 模块完成浮点数到定点数或整数的转换,GatewayOut 用于将 FPGA 内部的整数或定点数返回给 Simulink 用以仿真。

3 5/3 多步提升小波变换的实现

3.1 2 步提升小波变换的实现

3.1.1 小波正变换的提升实现

5/3 提升小波变换包括分解、预测、更新^[9-11]。分解是将输入的信号 s_i 分解为 2 个小子集,常用的分解方法是将输入信号 s_i 根据奇偶性分为 2 组,这种分裂所产生的小波称为懒小波。本文采用的是懒小波。为了节省 FPGA 硬件资源,本设计采取以下方案实现懒小波:将输入 GatewayIn 的源信号分成 2 路,分别经过奇延时和偶延时,然后采用 1/2 源信号速率对这 2 路信号进行采样,便实现了原始信号的奇偶分离。预测更新过程具体是指式(8)、式(9)的实现过程。本文采用 System Generator 中的移位模块来实现预测更新过程中所需的除法。移位模块有别于 Verilog 或 VHDL 语言中的移位运算符,可以实现有符号数的移位运算。在小波变换过程中,数据位宽是不断变化的,因此在保

证数据精度的同时,尽可能降低数据的位宽,以节省存储器资源。

为使加法器输出不溢出,加法器的输出结果应扩展 1 位,而除法器的数据位宽应减少 1 位;对于减法器,采用原位宽即可保证精度。综上分析,预测过程结束后数据位宽与源数据位宽相同。

按照相同的思想分析更新过程和反变换提升过程,可以得出:源信号经过一步提升后,数据位宽扩展了 2 位。因此,5/3 提升小波变换的输出数据位宽的表达式为:

$$W'_d = W_d + 2j \quad (12)$$

式中: W_d 为源信号的位宽; j 为提升步数; W'_d 为经过 j 步提升后数据的位宽。

在正变换的预测和更新阶段,为了能够提高重建信号的精度,需要对预测和更新阶段的数据作边界延拓,本文采用效果较好的周期对称延拓^[12]。小波正变换提升过程的实现模型如图 1 所示。经过正变换模型后,源信号被分解成高频信号和低频信号,通过对高频信号延时来保证高/低频信号同步进入后续模型。

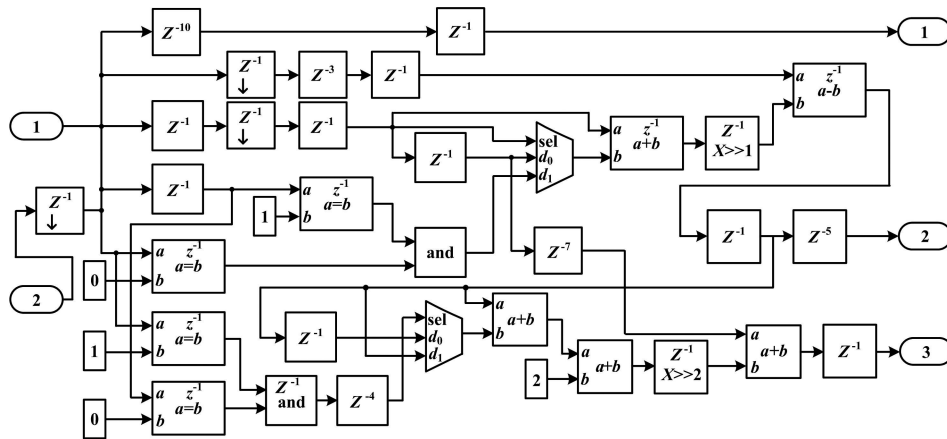


图 1 5/3 正变换提升模型

Fig. 1 5/3 lifting transformation model

3.1.2 阈值处理

对高频信号的处理通常有软硬阈值处理两种方式,软硬阈值处理函数分别表示为:

$$w'_1 = \begin{cases} 0, & |w| \leq t \\ \text{sgn}(w)(|w| - t), & |w| > t \end{cases} \quad (13)$$

$$w'_2 = \begin{cases} 0, & |w| \leq t \\ w, & |w| > t \end{cases} \quad (14)$$

式中: w'_1 为软阈值处理函数; w'_2 为硬阈值处理函数。

为了提高信号的连续性,本文采用软阈值处理函数加以实现。

对于阈值的选取,虽然 Donoho 在理论上已找到了最优通用阈值,但实际效果并不理想,因此本文取阈值 $t = cs$,其中 $c \in [3, 4]$, s 为噪声的标准差^[1,13]。软阈值处理函数的实现思想是:先将正数跟正阈值比较,若正数大于正阈值,则减去正阈值;否则置 0。然后将负数跟负阈值比较,若负数小于负阈值,则加上正阈值;否则置 0。端口 1 和 3 的延时单元保证了接口信号、低频信号和低频信号同步进入反变换模型,以便完成提升反变换。

阈值处理模块如图 2 所示。

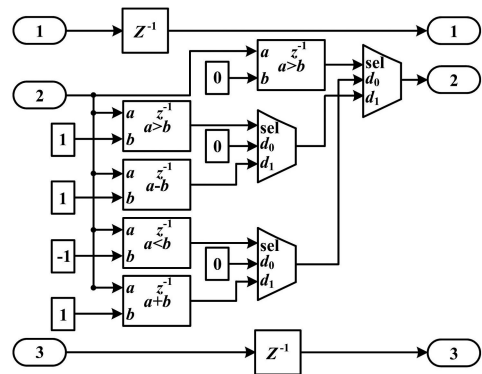


图 2 阈值处理模块

Fig. 2 Threshold processing model

3.1.3 小波反变换的提升实现

小波反变换的提升过程就是采用低频信号和阈值处理过的高频信号重建源信号的过程。根据式(10)、式(11)可知,反更新和反预测过程分别产生了重构信号的偶分量和奇分量。本文通过计数器和选择器的巧妙结合,实现了奇偶分量的组合排序,替代了采用存储器缓存来排序的方式,从而使得小波反变换的速率大大提高。为了不丢失重构信号中的奇偶分量,将计数器的工作频

率设置为当前模型工作频率的 2 倍。反变换的提升过程同样采取周期对称延拓,实现方法与正变换相同。源信

号经过正变换、阈值处理、反变换模型后便得到小波处理后的重构信号。5/3 反变换提升模型如图 3 所示。

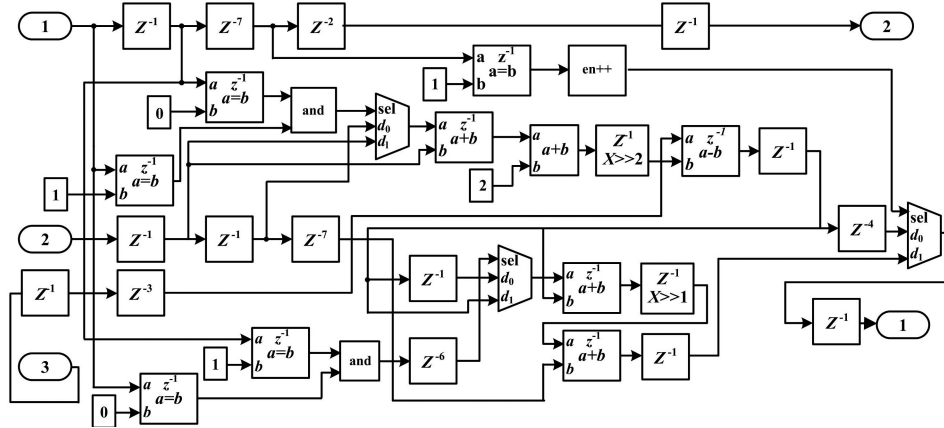


图 3 5/3 反变换提升模型

Fig. 3 5/3 lifting inverse transformation model

3.1.4 2 步提升小波变换实现

正变换、阈值处理、反变换模型是每个通道必含的 3 个子模块。由以上 3 个子模块构成第二层通道,采用 FIFO 对第一层通道的高频信号做延时。第一层通道的低频信号进入第二层通道,将第二层通道的重构信号与第一层通道的高频信号作重构(反变换),便实现了提升步数为 2 的小波变换模型。其中,FIFO 的写使能端受第一层通道的同步接口信号控制,读使能端受第二层通道的同步接口信号控制。

3.2 多步提升小波变换实现

3 通道模型的具体构造思想为:在第二层通道的基础上,由 3 个必含子模块构成第三层通道,采用 FIFO 对第二层通道的高频信号作延时,第二层通道的低频信号进入第三层通道。先将第三层通道的重构信号与第二层通道的高频信号作重构,再将第二层通道重构后的信号与第一层通道的高频信号作重构,这样就实现了 3 通道模型。若 3 通道模型的分辨率仍不满足工程需求,则可以按照相同的方法通过增加通道的方式来提高分辨率。由此可见,本文设计的基于通道思想的小波变换模型很容易扩展。

4 验证及调试

4.1 System Generator 仿真

4.1.1 模型正确性验证

为了验证搭建模型的正确性,本文利用 3 通道模型进行验证。在 Matlab 中编程如下。

```
f1 = 3;
f2 = 30;
```

```
f3 = 100;
fs = 300;
Ts = 1/300;
N = 1000;
n = 1:N;
y = sin(2*pi*f1*x*n*Ts) + sin(2*pi*f2*x*n*Ts) + sin(2*pi*f3*x*n*Ts);
t = 0:N-1;
data = [t;y];
```

以上程序中, f_1 为信号频率, f_2 和 f_3 为噪声频率。选择合适的阈值,使得噪声信号无损通过 3 通道模型的各层阈值处理模块。

System Generator 仿真波形如图 4 所示。

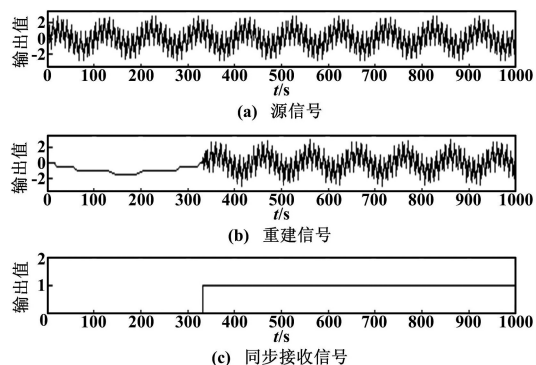


图 4 仿真波形

Fig. 4 Simulation of waves

4.1.2 分辨率的比较

对 1~3 通道模型设置合理阈值,使它们去除全部高频信号。将测试数据分别通过 1~3 通道模型,得到的去噪仿真波形如图 5 所示。

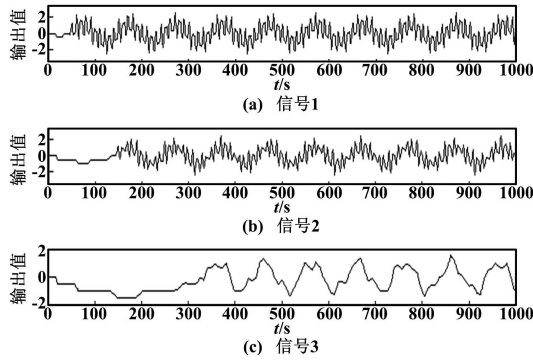


图5 去噪仿真波形

Fig. 5 Simulation of denoising waves

图5中:信号1~3分别为源信号通过1~3通道模型后的仿真信号。分析可知:通道越多,小波提升步数越大,小波对噪声的分辨率越高,去噪效果也越好。

4.2 板级调试

ChipScope 通过 JTAG 接口返回的数据调试波形如图6所示。

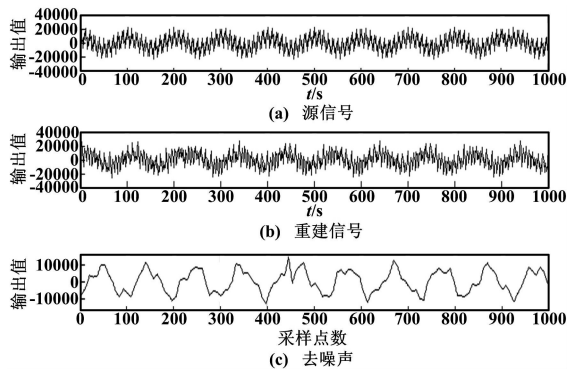


图6 ChipScope 调试波形

Fig. 6 Debugging waves of ChipScope

前述仿真是基于定点数的软件仿真。仿真过程中,将程序下载到 Xilinx 公司的 Spartan3A/3AN 开发板中,并利用 Xilinx 公司的在线逻辑分析仪 ChipScope 对设计的3通道模型进行硬件调试。调试过程中,首先把 GatewayIn 模块中的数据类型设置为16位有符号数,点击“Generate”按钮生成 verilog 程序;然后把仿真数据乘以 2^{12} ,存储在 .coe 格式文件中,并初始化;最后,建立工程,例化 ROM 核, System Generator 生成块, ChipScope 核,把相关程序下载到开发板上,采用 ChipScope 对整个工程进行在线调试。

5 结束语

5/3 提升小波变换具有计算量小、可进行原位计算等优点,在低信噪比信号的实时处理中具有较好的应用前景。本文基于 Xilinx 公司和 MathWorks 公司共同开发的 System Generator 平台,利用 FPGA 对数据并行执行的特性,通过多通道设计方案实现了多步提升小波变换。验证表明:本文设计的基于 FPGA 的多通道 5/3 提升小波变换方案不仅具有速度快、对噪声的分辨率高等特点,而且还节省了 FPGA 内部宝贵的存储器资源。

参考文献

- [1] 潘泉. 小波滤波方法及应用[M]. 北京:清华大学出版社, 2004: 31-92.
- [2] 黄宜军,汪金友. 小波分析在微弱信号测量中的应用研究[J]. 计量学报,2007,28(2):163-166.
- [3] 文振华. 基于静电感应的航空发动机气路监测技术研究[D]. 南京:南京航空航天大学,2009.
- [4] 葛哲学,沙威. 小波分析理论与 MATLAB R2007 实现[M]. 北京:电子工业出版社,2007:29-82.
- [5] 成礼智,郭汉伟. 小波域离散变换理论及工程实践[M]. 北京:清华大学出版社,2004:19-56.
- [6] 张奉军,周燕子,曹建国. Mallat 算法快速实现方法及其应用研究[J]. 自动化与仪表,2004(6):24-27.
- [7] 潘伟才. 基于 FPGA 的电磁超声检测系统的研究[D]. 哈尔滨:哈尔滨工业大学,2008.
- [8] 田耕,胡彬,徐文波. Xilinx ISE Design Suite 10. xFPGA 开发指南——DSP、嵌入式与高速传输篇[M]. 北京:人民邮电出版社,2008.
- [9] 王雷. 基于小波变换的雷达信号降噪及其 FPGA 实现[D]. 武汉:中国舰船研究院,2011.
- [10] 史佳晨. 基于小波变换的图像去噪算法研究及其 FPGA 实现[D]. 南京:南京理工大学,2010.
- [11] 王纲毅. 基于提升机构的二维离散小波的 FPGA 设计[D]. 武汉:华中科技大学,2005.
- [12] 胡建. 小波提升变换的 FPGA 实现[D]. 西安:西南交通大学,2007.
- [13] 张磊,潘泉,张洪才,等. 小波域滤波阈值参数的选取[J]. 电子学报,2001,29(3):400-402.
- [14] 张德丰. Matlab 小波分析[M]. 北京:机械工业出版社,2010(1): 50-60.
- [15] 邓凯旭,宋宝瑞. 小波分析在管理数据处理中的应用[J]. 上海理工大学学报:自然科学版,2005(4):45-47.

《自动化仪表》 邮发代号: 4-304, 2013 年定价: 15.00 元,全年价: 180.00 元; 国外代号: M 721

欢迎赐稿, 欢迎订阅, 欢迎宝贵建议, 欢迎惠刊各类广告