

文章编号 1004-924X(2012)09-1890-09

双旋光器结构的可重构三值光学处理器

宋 凯^{1,2}, 金 翊^{1*}, 欧阳山¹, 王宏健¹

(1. 上海大学 计算机工程与科学学院, 上海 200072;

2. 华东交通大学 信息工程学院, 江西 南昌 330013)

摘要:针对三值光计算机进行逻辑运算时处理器的数据位与像素位在数量对应关系上的差别,提出了一种新的典型光路结构——双旋光器结构来提高光学处理器的重构速度,减少数据位数的管理难度。利用提出的结构实现了以行为单位的运算单元——行运算器,讨论了行运算器的重构特性、重构电路以及重构指令。在此基础上,设计并实现了可以降低处理器管理软件复杂度的双旋光三值光学处理器,并阐述了双旋光三值光学处理器的重构过程。最后,进行了行运算器重构指令的验证实验。验证结果表明:双旋光三值光学处理器原理正确,81个重构指令全部有效;在具有3个分区的双旋光三值光学处理器中,可并行实现任意千位量级的二元三值逻辑运算。

关键词:双旋光器结构;三值光计算机;三值光学处理器;行运算器;重构电路

中图分类号:TP38; TH744.2 **文献标识码:**A **doi:**10.3788/OPE.20122009.1890

Reconfigurable ternary optical processor with double rotator structure

SONG Kai^{1,2}, JIN Yi^{1*}, OUYANG Shan¹, WANG Hong-jian¹

(1. School of Computer Engineering and Science, Shanghai University, Shanghai 200072, China;

2. School of Information Engineering, East China Jiaotong University, Nanchang 330013, China)

* Corresponding author, E-mail: yijin@shu.edu.cn

Abstract: To eliminate the difference between data bits and pixel bits of the processors in a Ternary Optical Computer(TOC) in the logic operation, a new typical optical structure, Double Rotator Structure(DRS), was proposed to improve the reconfiguration speeds of the optical processors and reduce the difficulty of managing a large number of data bits. The operation unit based on the DRS was used to achieve one line's function of the truth table in the logic operation, and it was called Line Calculator(LC). The reconfigurable features, circuit implementations, and reconfigurable commands for the LC were discussed in detail. Then, the DRS Ternary Optical Processor(TOP) was designed and achieved to reduce the complexity of the processor management software. Finally, a verified experiment of reconfigurable LC was performed, which shows that the principles of DRS TOP are correct, and all 81 commands for the reconfiguration are effective. Moreover, each of the two input, three-valued logic operations with thousands of data bits can be concurrently achieved in the DRS TOP with three partitions.

Key words: double rotator structure; ternary optical computer; ternary optical processor; line calculator; reconfiguration circuit

收稿日期:2012-02-27;修订日期:2012-05-09.

基金项目:国家自然科学基金资助项目(No. 61073049, No. 61103054);上海市重点学科建设项目(No. J50103);教育部博士点建设基金资助项目(No. 20093108110016)

1 引言

随着大型电子计算机系统的复杂度不断提高,其功耗大到难以接受的地步,于是人们越来越关注各种新形式的计算机,光学计算机成为了极受关注的焦点之一。相对于电子计算机而言,光的物理特性使得光学计算机具备速度更快^[1-3]、位数更多^[4]、可用的物理状态较多以及功耗更低等潜在优势。然而,由于光不易存储和光学器件的限制,大部分光计算机的研究仍处在理论和模拟阶段。2000年,金翊教授等人提出了以偏振方向相互正交的偏振光及无光态3种光状态表示信息的三值光学计算机体系结构^[5-6],并在随后的几年中设计实现了一系列的逻辑运算部件,构建了三值光学计算机的雏形系统。2007年,严军勇和金翊等人在制作360位三值光学计算机实验系统中发现了降值设计规律,并对其进行了深入地分析、提炼和总结,最终建立了极其重要的降值设计理论^[7]。目前,该理论也成为三值光学计算机后续研究的工作基础。以降值设计理论为指导,上海大学的研究者们相继构建了百位量级和千位量级的三值光学计算机实验系统,使得光学计算的效果可以直观地呈现在世人面前^[8-12]。这两个实验系统分别以验证三值光学计算机的基本理论和众多位数三值光学处理器的核心结构为目的,其处理器重构的工作简化为由软件串行完成。为了将三值光学计算机推向实用,依靠前两个实验系统,上海大学又设计出千位可重构的三值光学处理器硬件结构,并据此构建了用于三值光学计算机应用研究的第三代实验系统——SD11。

由此可以预见,三值光学计算机将以其众多的数据位数和处理器的可重构性来影响未来的应用程序,同时它本身又处于创建期,其软件和硬件都有着很大的改进和完善空间,比如在已构建的三代实验系统中存在一个共同的问题:由于降值设计理论基元典型结构^[7]的限制,数据位与像素位无法实现一一对应,这使得处理器管理软件的设计更困难,硬件重构的速度也受到影响。本文报道的研究就是对SD11光学处理器结构进行了重大更新,这个新结构增加了不太多的液晶像素,使得重构处理器时更方便快捷,同时降低了对众多数据位数的管理难度。

2 双旋光器结构与行运算器

将降值设计理论应用到三值光学计算机中,其主要结论为:无光态可以作为透明态(D态),全部 3^9 个两输入三值逻辑运算器可按照固定步骤从18个最简基元中选取不超过6个组合而成^[12]。最简基元(BOU)可以抽象成图1(a)所示的典型结构。

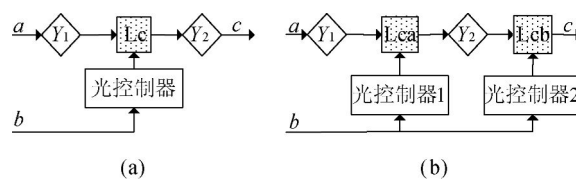


图1 最简基元结构(a)及双旋光器结构(b)

Fig. 1 BOU structure (a) and double rotator structure (b)

图1中 Y_1 和 Y_2 为垂直偏振片(V)或水平偏振片(H);旋光器 L_c 、 L_{ca} 和 L_{cb} 可为常旋光单元或常不旋光单元^[13-15],本文的旋光器由液晶实现;光控制器可以是闭光阀、通光阀、垂直偏振片和水平偏振片4种情况^[7]。

基于该结构构建的三代实验系统,其处理器的共同特征为:依据 Y_1 和 Y_2 偏振片的种类将主光路(即 a 光路)分成HH、HV、VV和VH4个分区,并将在各分区上位置相同的4个像素称为一个像素位,以像素位为单位来使用处理器。这个特征决定了一个像素位中有4个主光路,即4个基元,这导致有些逻辑运算器(所需基元数在4个以内)的每一个数据位用到一个像素位,而另一些(所需基元数为5或6个)则要用到两个像素位。这种对应关系的差别使得重构速度更慢,数据位管理软件更复杂,进而增加了多任务管理系统的复杂度。因此,需要对图1(a)给出的最简基元的典型结构进行改进。

2.1 双旋光器结构

在图1(a)中,偏振片 Y_2 决定了任一最简基元只能输出一种类型的偏振光,无法输出两种不同的偏振光,这是有时需要两个像素位才能实现一个数据位的根本原因。解决这个问题的最简单办法是在偏振片 Y_2 后增加一层液晶,利用液晶的旋光性使最简基元可输出不同状态的偏振光,

于是图 1(a)演变成包含两层旋光器的新结构,如图 1(b)所示,称为双旋光器结构。

在图 1(b)中,要求 Y_1 和 Y_2 的偏振方向相同。当 Y_1 和 Y_2 同为垂直(水平)偏振片时,构成 VV(HH)型双旋光器结构,并称 Y_1 、 Lc_1 、 Y_2 和 Lc_2 构成的光路为主光路。

2.2 行运算器

对于 VV 型双旋光器结构,若输入 a 是 W 或者 H 态,无论另一个输入 b 如何变化,输出一定是 W 态。若输入 a 是 V 态,当第一片液晶旋光时,输出 W 态;当两片液晶都不旋光时,输出 V 态;当第一片液晶不旋光,第二片液晶旋光时,则输出 H 态。若将输入 a 对应于运算真值表的行输入变量,输入 b 对应于真值表的列输入变量,则 VV 型双旋光器结构可完成三值逻辑运算真值表中行输入变量 a 为 V 态的功能,故又称其为 V 行运算器。

与此类似,当 HH 型双旋光器结构的输入 a 是 W 或 V 态时,它只能输出 W 态;当 a 是 H 态时,才能输出 W 或 H 或 V 态。HH 型双旋光器结构可完成三值逻辑运算真值表中行输入变量 a 为 H 态的功能,又称其为 H 行运算器。

对于行输入变量 a 为 W 态情况,可以借助主光路编码器将 a 的 W 态转化为 V 或者 H 态,然后利用 V 或者 H 行运算器实现,本文统一将其转化为 V 态,然后用 V 行运算器实现,并将 W 转 V 的结构和相连的 V 行运算器一同称为 W 行运算器。

2.3 行运算器的重构性

图 1(b)给出的双旋光器结构有 3 个可变因素:(1) Y_1 和 Y_2 的偏振方向都为垂直取向(V)或水平取向(H);(2)旋光器可以是常旋光液晶或者常不旋光液晶;(3)光控制器有闭光阀、通光阀、垂直偏振片和水平偏振片 4 种可选情况。确定了这 3 个可变因素之后,双旋光器结构成为一个运算器实例;而一个运算器实例完成工作后,它占用的双旋光器结构又可以被构造另一个实例,这称为行运算器的重构性。

为了详细讨论行运算器的重构性,借鉴文献[12]的工作,将图 1(b)扩充为图 2。本文的改进集中在虚线框标出的双旋光器结构。另外,三值光学计算机实验系统目前使用的是电控液晶,因此图 1(b)中的光控制器在图 2 中转换为电控制器实现。

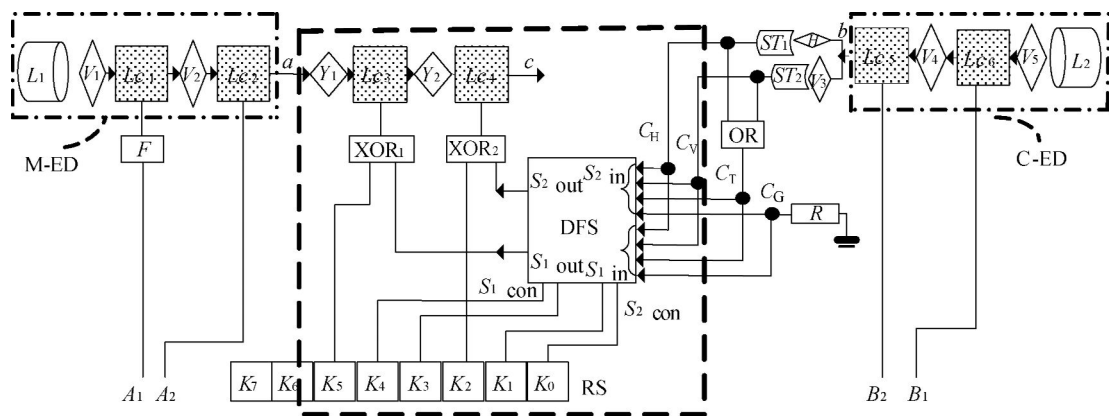


图 2 行运算器原理图

Fig. 2 Schematic diagram of Line Calculator(LC)

在图 2 中: L_1 和 L_2 为 2 个面光源; Lc_i ($i=1, 2, 3, 4, 5, 6$) 为 6 个常旋光型液晶像素; ST_1 和 ST_2 为 2 个感光管; Y_1 和 Y_2 为 2 个取向可为水平或垂直的偏振片; H 为水平偏振片; V_j ($j=1, 2, 3, 4, 5$) 为 5 个垂直偏振片; F 为非门; XOR_1 和 XOR_2 为 2 个异或门; OR 为或门; R 为下拉电阻;

DFS 为双四选择器;RS 为 8 位锁存器;点划线框 M-ED 为主光路编码器, c 是主光路输出光信号;点划线框 C-ED 为控制光路编码器。

主光路中输入数据的光信号表示为 a , 控制光路中输入数据的光信号表示为 b , 则产生光信号 a 的电信号 A_1 和 A_2 送入主光路, 生成光信号

b 的电信号 B_1 和 B_2 送入控制光路。

在主光路中, L_1 、 V_1 、 L_{C1} 、 V_2 和 L_{C2} 构成主光路编码器 M-ED, 它将输入的电信号 A_1 和 A_2 转化成对应于数据 a 的光信号。 Y_1 、 L_{C3} 、 Y_2 和 L_{C4} 构成图 1(b) 所示双旋光器结构的主光路。由于偏振片的取向不能随时改变, 因此 Y_1 和 Y_2 的取向在制作双旋光器时必须给定, 这导致双旋光器结构分成 H 和 V 两类, 进而导致行运算器分为 H、V 和 W 三类, 对每一类行运算器而言, 双旋光器结构的第 1 个可变因素都已确定, 只需考虑后 2 个可变因素。

在控制光路中, L_2 、 V_5 、 L_{C6} 、 V_4 和 L_{C5} 构成控制光路编码器, 它将输入的电信号 B_1 和 B_2 转化成对应于数据 b 的光信号。 ST_1 (ST_2) 和 H (V_3) 构成水平(垂直)偏振光检测器, 当控制光路编码器输出水平(垂直)偏振光时, ST_1 (ST_2) 感光则输出高电平。 ST_1 和 ST_2 的输出信号 C_H 和 C_V 用于控制 L_{C3} 和 L_{C4} 完成运算。非门 F 用于将主光路

编码器输出的无光态转化为 V 光态, 因此 F 只在 W 型行运算器中存在。异或门 XOR_1 和 XOR_2 用于反转双旋光器结构中两个液晶的控制信号, 由此使 L_{C3} 和 L_{C4} 实现常不旋光液晶的逻辑功能, 从而可以确定双旋光器结构的第二个可变因素。或门 OR 用于从 ST_1 和 ST_2 的输出信号生成一个新的控制信号 C_T , 当 ST_1 和 ST_2 中任一个输出高电平时, C_T 为高电平, 它对应于控制光路有光即有效状态。下拉电阻 R 用于给 L_{C3} 和 L_{C4} 送去与控制光路无关的稳定低电平信号 C_G 。双四选择器 DFS 在 8 位寄存器 RS 控制下, 完成将控制光路产生的信息 C_H 和 C_V 、OR 产生的信号 C_T 和低电平 C_G 中适当的一个配备给主光路的 L_{C3} 和 L_{C4} , 从而确定双旋光器结构的第 3 个可变因素。

RS、DFS、 XOR_1 、 XOR_2 和 OR 一起可以实现表 1 所示的 27 种输出排列, 从而将一类行运算器构造成本类实例, 故称他们为行重构电路。

表 1 输出排列及 V 行运算器重构指令

Tab. 1 Output permutations and reconfiguration commands for the V-LC

序号	b		重构指令	序号	b		重构指令	序号	b		重构指令			
	W	V			H	W			V	H		W	V	H
1	W	W	W	00011011	10	V	W	W	00110111	19	H	W	W	00110011
2	W	W	V	00000111	11	V	W	V	00101111	20	H	W	V	00101000
3	W	W	H	00000011	12	V	W	H	00101100	21	H	W	H	00101011
4	W	V	W	00001001	13	V	V	W	00100100	22	H	V	W	00100010
5	W	V	V	00010010	14	V	V	V	00111111	23	H	V	V	00111010
6	W	V	H	00010100	15	V	V	H	00111100	24	H	V	H	00111001
7	W	H	W	00001101	16	V	H	W	00100101	25	H	H	W	00100011
8	W	H	V	00010101	17	V	H	V	00111101	26	H	H	V	00111000
9	W	H	H	00010110	18	V	H	H	00111110	27	H	H	H	00111011

2.4 行重构电路和重构指令

2.4.1 行重构电路

在行重构电路中 RS 为各门单元提供控制信号; DFS 由两个四选择器 S_1 和 S_2 构成。其中 S_1 为 L_{C3} 配置控制信号, S_1 本身的控制信号来自于 RS 的 $K_4 K_3$ 两位, 当 $K_4 K_3$ 分别为 00、01、10 和 11 时, S_1 分别为 L_{C3} 提供 C_H 、 C_V 、 C_T 和 C_G 控制信

号, 其中 C_T 是 C_H 和 C_V 或操作的结果, C_G 相当于悬空; S_2 为 L_{C4} 配置控制信号, S_2 本身的控制信号来自于 RS 的 $K_1 K_0$ 两位, 其工作原理与 S_1 类似; 异或门 XOR_1 和 XOR_2 在控制信号 K_5 和 K_2 的作用下, 可使 L_{C3} 和 L_{C4} 实现常旋光和常不旋光两种液晶的逻辑功能。当 K_5 为 0(1) 时, S_1 输出的控制信号通过 XOR_1 后不变(翻转), L_{C3} 发

挥常旋光(常不旋光)液晶的逻辑功能。 K_2 对 Lc_4 的作用与之类似。

2.4.2 重构指令

在图 2 中,当 K_0 到 K_5 都给定时,图 2 将被重构成为一个具体的行运算器实例,因此将 K_0 到 K_5 六位控制信号和留作扩展使用的 $K_6 K_7$ 共八位 RS 值称为重构指令,其中 $K_6 K_7$ 的取值对重构电路没有影响,本文统一将其取为 00。由 2.2 节讨论可知,所有实例根据 a 的取值可分成 3 类,对每一类行运算器, b 仍可取 3 种输入值,而对应于 b 的每一种取值,输出 c 都有 3 种可能的

状态。于是,按 b 的 3 种取值将 c 的 3 种可取状态排列,共有 27 种情况,如表 1 所示。这表明每类行运算器都有 27 个实例,则总的行运算器有 $27 \times 3 = 81$ 个实例,重构指令与实例一一对应也是 81 个。

为了直观的确定 V 行运算器的重构指令,根据其逻辑功能,设计出了全部 27 个实例的双旋光结构光路图,如图 3 所示。V 表示垂直偏振片, H 表示水平偏振片, La 和 Lb 可以是常旋光液晶或者常不旋光液晶,其中有阴影填充的是常旋光液晶,反之是常不旋光液晶。图中的序号与表 1 相对应。

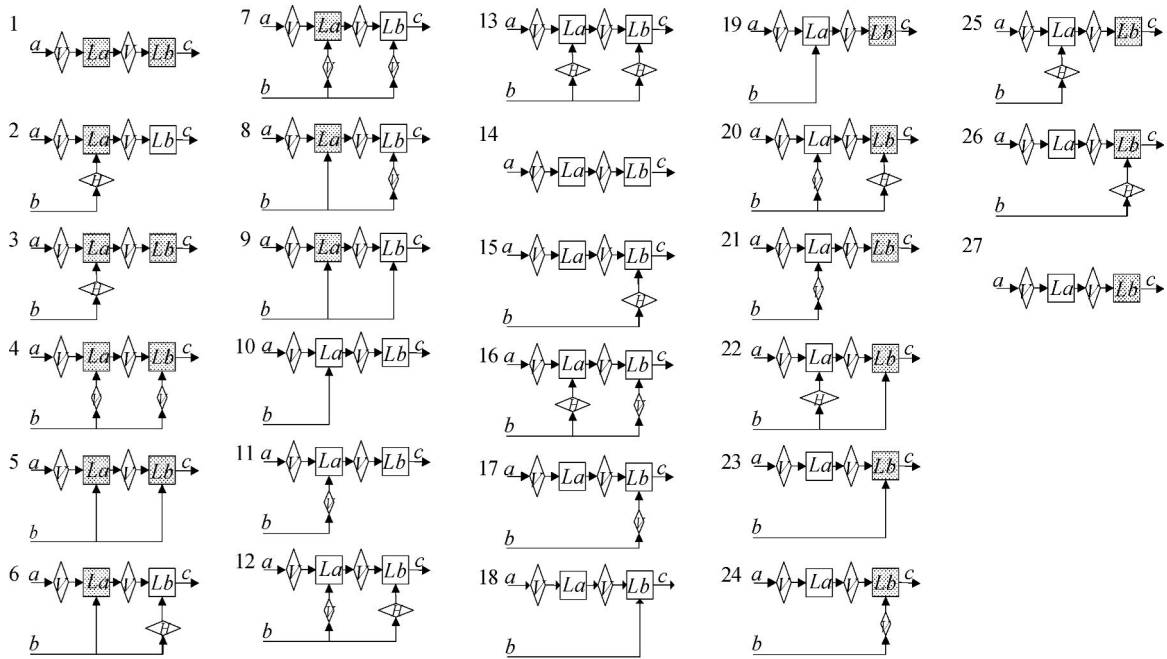


图 3 V 行运算器实例的光路结构

Fig. 3 Optical structures of V-LC examples

重构指令的 K_5 位可由图 3 中 La 的类型判断,当 La 为常旋光液晶时, K_5 取 0,不改变图 2 中 Lc_3 的逻辑特性;当 La 为常不旋光液晶时, K_5 取 1,使图 2 中的 Lc_3 实现常不旋光液晶的逻辑功能。在图 3 中,第 1~9 号实例为常旋光液晶, K_5 应取 0,其他实例均为常不旋光液晶, K_5 应取 1。 $K_4 K_3$ 可由图 3 中 La 下方的光控制器决定,据第 2 节论述可知,光控制器可以是闭光阀、通光阀、垂直偏振片和水平偏振片 4 种情况,它们分别与图 2 中的 C_G, C_T, C_V 和 C_H 一一对应。第 1, 14, 15, 17, 18, 23, 24, 26 和 27 号实例为闭光阀情况,

此时 $K_4 K_3$ 应取值 11;第 5, 6, 8, 9, 10 和 19 号实例为通光阀情况,此时 $K_4 K_3$ 应取值 10;第 4, 7, 11, 12, 20 和 21 号实例为垂直偏振片情况,此时 $K_4 K_3$ 应取值 01;第 2, 3, 13, 22 和 25 号实例为水平偏振片情况,此时 $K_4 K_3$ 应取值 00。 K_2 和 $K_1 K_0$ 的取值可分别由 Lb 的类型和 Lb 下方的光控制器的情况判断,其对应关系与 K_5 和 $K_4 K_3$ 类似,本文直接在表 1 中给出了相应取值。V 行运算器的全部 27 个实例的重构指令如表 1 所示。

H 行运算器的 27 个实例的光路结构图与 V 行运算器类似,只需将 V_1 和 V_2 全部替换为水平

偏振片,并将 L_b 的类型取反(常旋光型和常不旋光型互为相反值)即可。因此,H 行运算器的重构指令,只需将相应 V 行运算器重构指令的 K_2 位取反即可得到。

W 行运算器在主光路编码器端可实现 W 到 V 的状态转换,其重构指令与相应的 V 行运算器相同。

2.4.3 重构指令举例

假设要实现表 2 所示的逻辑运算。其 W 行运算器的输出排列为 WVH,对应图 3 中的 6 号实例, L_a 为常旋光液晶, K_5 应取值 0, L_a 下方的光控制器为通光阀, $K_4 K_3$ 应取值 10,类似的 $K_2 K_1 K_0$ 的取值为 100,其完整的重构指令为 00010100。其 V 行运算器的输出排列为 VHW,对应图 3 中的 16 号实例, L_a 为常不旋光液晶, K_5 应取值 1, L_a 下方的光控制器为水平偏振片, $K_4 K_3$ 应取值 00,类似的 $K_2 K_1 K_0$ 的取值为 101,则其完整的重构指令为 00100101。其 H 行运算器的输出排列为 HWV,对应图 3 中的 20 号实例, L_a 为常不旋光液晶, K_5 应取值 1, L_a 下方的光控制器为垂直偏振片, $K_4 K_3$ 应取值 01,类似的 $K_2 K_1 K_0$ 的取值为 100(相对于 V 行运算器, K_2 取反),其完整的重构指令为 00101100。

表 2 逻辑运算真值表

Tab.2 Truth table of logic operation

a	b		
	W	V	H
W	W	V	H
V	V	H	W
H	H	W	V

3 三值逻辑光学处理器

3.1 行运算器构成的逻辑运算器

二元三值逻辑运算的真值表都由三行三列组成,且包含 3 个逻辑值,将它们分别对应于 W,V 和 H 光状态,则可用三类行运算器实现任意二元三值逻辑运算器。具体操作为:

(1)按真值表行输入变量的取值顺序,将它们对应于 W,V 和 H 光状态。

(2)按照真值表中各行的输出排列情况,查表 1,为每类行运算器确定一个实例。

(3)将第二步确定出的 3 个实例组合在一起,其两个输入端 a 和 b 分别并接,输出端 c 汇合,如图 4 所示,即构成与真值表对应的二输入三值逻辑运算器。

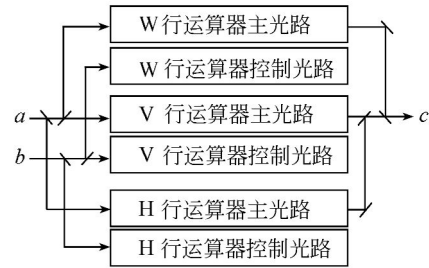


图 4 行运算器组成的逻辑运算器
Fig.4 Logic operator based on LC

3.2 三值光学处理器的可重构性

图 4 表明:任何一位的二元三值逻辑运算器都可以叠合 H,V 和 W 类行运算器的各一个实例来实现。所以一个 n 位的三值光学处理器只需要有 H,V 和 W 类行运算器各 n 个,就可以构成 n 位的任何一个二元三值逻辑运算器。这说明基于双旋光器结构的三值光学处理器有很好的重构性。

鉴于偏振片面积不宜小到液晶像素的尺度,制作光学处理器时会把 3 类行处理器分别集中在一起,形成 3 个分区: n 个 V,H 和 W 行运算器分别构成的 V,H 和 W 分区。在该处理器中,一个像素位对应于 3 个分区中坐标相同的 3 个像素,每个数据位均可用一个像素位实现,数据位与像素位一一对应,于是对数据位的管理可以直接映射到像素位上。

3.3 双旋光结构三值光学处理器的重构过程

从 n 位的三值光学处理器构造出一个 $m(\leq n)$ 位的三值逻辑运算器需要如下操作:(1)分配 m 个数据位给这个运算器;(2)对①中分配的 m 个数据位对应的像素位进行重构,生成所需的行运算器实例。第(1)步工作由数据位管理软件完成,与本文无关。第(2)步工作正是本文讨论的问题,现举例说明。

假设要实现表 2 所示逻辑运算,首先根据真值表每行的排列情况,在表 1 中查找对应的重构指令,结果为:W,V 和 H 行运算器实例的重构指令分别为 00010100,00100101,00101100。然后

将 3 个重构指令分别写入某对应分区的 m 个已分配像素位的 RS 中。

显然,可以在数据位的其它区段上同时构造出另一些逻辑运算器,则整个光学处理器被构造成一个包含多个逻辑运算器的复合运算器。

4 实验验证

实现双旋光器结构三值光学处理器的基础是 81 个行运算器实例,因此实验重点在于验证行运算器的重构可行性及正确性。由于双旋光器结构三值光学处理器中的数据位和像素位一一对应,并且逻辑运算器的各位之间相互独立,因此只需做一个像素位行运算器重构实验即可。

4.1 器件选择

双旋光器结构三值光学处理器分为光学和电路部分。光学部分使用光源、液晶和偏振片来构造。光源选用白炽灯;液晶选用 TN 型笔段式液晶 EDS819A,其结构如图 5(a)所示;偏振片选用普通偏振片。电路部分由 DICE-SEM II 型 FPGA 实验箱实现。

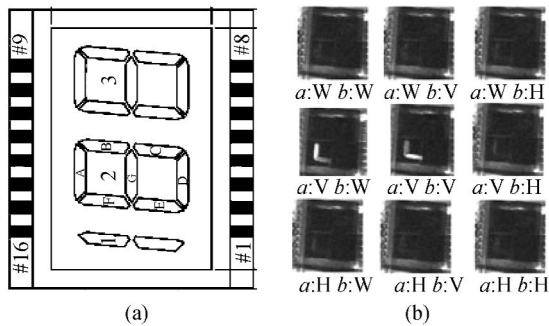


图 5 TN 型液晶(a)及实验照片(b)

Fig. 5 TN-type LCD (a) and experimental photos (b)

4.2 器件的使用

实验设备配置完成后的全貌如图 6 所示。4 层液晶和 4 层垂直偏振片交替贴合在一起形成主光路,由实验箱上两个发光管构成控制光路编码器,发出 V 光和 H 光,用两个 TSL14s 光强传感器将 V 光和 H 光转换成电信号输出到电路部分。图 2 中的所有电路均由实验箱中部的可编程逻辑模块 ACEX1K 实现,电路设计在 MAXPLUS 软件中完成。信号输入通过实验箱底部的电键实现,其中 $K_1 \sim K_8$ 用来设置八位重构指令

字,即 RS 的内容, K_9 为重构指令输入使能信号, K_{10} 和 K_{11} 用作主光路编码器的输入信号,即图 2 中的 A_1 和 A_2 , K_{12} 是操作数输入使能信号, K_{13} 和 K_{14} 用作控制光路编码器的输入信号, K_{15} 和 K_{16} 用作 3 个分区地址的选择信号。

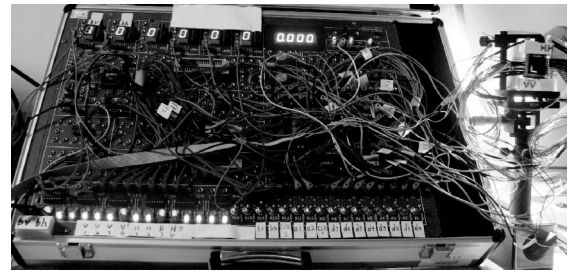


图 6 实验器件全貌

Fig. 6 Picture of experimental devices

4.3 实验过程及结果

4.3.1 实验过程

(1)将在 MAXPLUS 中设计好的电路下载到实验箱中,根据电路中确定的引脚编号进行线路连接,准备 81 个重构指令码以及实验规划书。

(2)通过 $K_1 \sim K_8$ 设置一个重构指令,并通过 K_9 和 K_{15} 、 K_{16} 将其送入对应分区的数据寄存器。

(3)通过 K_{10} 、 K_{11} 和 K_{13} 、 K_{14} 设置操作数 a 、 b 的全部 9 种组合,记录观察结果并拍照。

(4)重复步骤(2)和(3),验证全部 81 个重构指令。

4.3.2 实验结果

验证了 81 个重构指令码,每个指令码有 9 种输入组合,共观察了 $81 \times 9 = 729$ 个实验结果,并选取重要的情况拍摄了 108 张照片,全部结果均与理论值相符。图 5(b)是表 2 所示 V 行运算器(重构指令为 00100101)的 9 个输出结果,其中仅有两种情况存在输出光,且输出光均在 V 区产生: a 为 V, b 为 W 时,输出 V 光; a 为 V, b 为 V 时,输出 H 光;其他均输出 W 光。照片显示的输出结果与理论值一致。

5 结论

双旋光器结构和行运算器是三值光计算机发展历程中产生的新结构和新概念,以它们为基础并结合行重构电路可以实现双旋光三值光学处理器。通过该处理器,任意二元三值逻辑运算可按

照固定的步骤从81个行运算器中选取3个叠合实现,从而实现了三值逻辑运算中数据位与像素位的一一对应。这种确定的对应关系不仅将像素位的利用率提高了近30%,而且使得软件设计人员可以将数据位的管理策略直接映射到像素位的管理中,从而降低了处理器管理软件的复杂度,并

提高了重构速度。另外,双旋光三值光学处理器的运算部件只有VV型和HH型两种结构,这使得硬件的制备更加简单,而且这种以行为单位来设计运算单元的思想可以应用到三值光计算机研究的其他方面,比如加法器的设计等,丰富了三值光计算机的研究思路。

参考文献:

- [1] CAULFIELD H J, VIKRAM C S, ZAVALIN A. Optical logic redux[J]. *Optik*, 2006, 117(5): 199-209.
- [2] WONG W M, BLOW K J. Design and analysis of an all-optical processor for modular arithmetic[J]. *Optics Communications*, 2006, 265(2): 425-433.
- [3] ROY J, GAYEN D. Integrated all-optical logic and arithmetic operations with the help of a TOAD-based interferometer device-alternative approach[J]. *Appl. Opt.*, 2007, 46(22): 5304-5310.
- [4] NAOKI N, YASUHIRO A, TOSHIHIRO K. Performance comparison and evaluation of options for arranging data in digital optical parallel computing[J]. *Optical Review*, 2003, 10(6): 523-533.
- [5] JIN Y, HE H C, LV Y T. Ternary optical computer principle[J]. *Sci. China Ser. F*, 2003, 46(2): 145-150.
- [6] JIN Y, HE H C, AI L R. Lane of parallel through carry in ternary optical adder[J]. *Sci. China Ser. F*, 2004, 48(4): 107-116.
- [7] YAN J Y, JIN Y, ZUO K Z. Decrease-radix design principle for carrying borrowing free multi-valued and application in ternary optical compute[J]. *Sci. China Ser. F*, 2008, 51(10): 1415-1426.
- [8] JIN Y, SHEN Y F, PENG J J, *et al.*. Principles and construction of MSD adder in ternary optical computer[J]. *Sci. China Ser. F*, 2011, 53(11): 2159-2168.
- [9] WANG X C, PENG J J, OUYANG S. Control method for the optical components of a dynamically reconfigurable optical platform[J]. *Appl. Opt.*, 2011, 50(5): 662-670.
- [10] 金翊, 走近光学计算机[J]. 上海大学学报(自然科学版), 2011, 17(4): 401-411.
- JIN Y. Draw near optical computer[J]. *Journal of Shanghai University (Natural Science)*, 2011, 17(4): 401-411. (in Chinese)
- [11] SONG K, YAN L P. Design and implementation of the one-step MSD adder of optical computer[J]. *Appl. Opt.*, 2011, 51(7): 917-926.
- [12] JIN Y, WANG H J, OUYANG S, *et al.*. Principles, structures, and implementation of reconfigurable ternary optical processors[J]. *Sci. China Ser. F*, 2011, 54(11): 2236-2246.
- [13] 李大禹, 胡立发, 穆全全, 等. CUDA架构下的液晶自适应波面数值解析[J]. 光学精密工程, 2010, 18(4): 848-854.
- LI D Y, HU L F, MU Q Q, *et al.*. Wavefront calculation of liquid crystal adaptive optics based on CUDA[J]. *Optics and Precision Engineering*, 2010, 18(4): 848-854. (in Chinese)
- [14] 唐先柱, 彭增辉, 刘永刚, 等. 非对称锚定制备均匀畴排列铁电液晶器件[J]. 光学精密工程, 2010, 18(6): 1295-1302.
- TANG X ZH, PENG Z H, LIU Y G, *et al.*. Fabrication of uniform mono-domain alignment ferroelectric liquid crystal devices by asymmetric boundary anchoring[J]. *Opt. Precision Eng.*, 2010, 18(6): 1295-1302. (in Chinese)
- [15] 岱钦, 乌日娜, 杨健, 等. 电场作用下染料掺杂液晶器件的激光辐射[J]. 光学精密工程, 2011, 19(7): 1510-1514.
- DAI Q, WU R N, YANG J, *et al.*. Laser emission of dye-doped liquid crystal devices under applying voltage[J]. *Opt. Precision Eng.*, 2011, 19(7): 1510-1514. (in Chinese)

作者简介:



宋 凯(1980—),男,河南泌阳人,博士研究生,讲师,2002年、2007年于华东交通大学分别获得学士、硕士学位,主要从事三值光计算机方面的研究。E-mail: skpark@163.com



欧阳山(1979—),男,湖北公安人,博士研究生,分别于2005年、2008年在长江大学获得学士、硕士学位,现在上海大学攻读博士学位,主要从事三值光计算机方面的研究。E-mail: ou-yang-san@163.com



王宏健(1987—),男,山东聊城人,硕士研究生,2009年于山东理工大学获得学士学位,主要从事三值光计算机方面的研究。E-mail: bennyboy.shu@gmail.com

导师简介:



金 翊(1957—),男,陕西西安人,教授,博士生导师,1981年、2003年于西北工业大学分别获得学士、博士学位,现为上海大学计算机学院实验室主任,主要从事三值光计算机、计算机体系结构等方面的研究。E-mail: yijin@shu.edu.cn

●下期预告

大面阵中波红外连续变焦光学系统设计

骆守俊,何伍斌,李文虎,徐明轩
(华北光电技术研究所,北京 100015)

针对制冷式大面阵 640×512 元凝视焦平面阵列探测器,设计了一套中波红外连续变焦光学系统。该系统由变焦系统和二次成像系统构成,包括 7 片透镜,采用两个反射镜折叠光路。首先,根据变焦原理和专业的光学设计软件对系统结构及其参数进行了设计,然后对系统的像质和冷反射效应进行了分析。最后,对系统的性能指标进行了验证。结果表明:可以实现 50~500 mm 的范围内连续变焦,变焦过程中目标景物始终清晰可见,系统在耐奎斯特频率处的全视场光学传递函数大于 0.35,全视场畸变小于 2%,无冷反射现象出现,具有分辨率高、热灵敏度高、像质好、变焦轨迹平滑等特点,基本满足设计要求。