

文章编号:1007-2780(2013)05-0759-05

一种非规则 TFT-LCD 的设计及其时序控制的 FPGA 实现

程松华, 刘杰, 吴韦建, 张永栋, 李曙新

(天马微电子股份有限公司研发中心, 广东 深圳 518118, E-mail: songhua_cheng@tianma.cn)

摘要: 根据 TFT-LCD 的驱动原理, 研究了一种基于客户定制化设计的非规则液晶显示屏, 提出了此种液晶显示屏驱动芯片布局及其同液晶屏幕的连接方式。分析了此种非规则设计的液晶显示屏时序控制的独特之处, 并利用 FPGA 设计了其时序控制器。根据乒乓操作的原理, 利用 FPGA 进行了数据的缓存及分流等处理。为降低电磁干扰, 提高产品性能, 设计了基于 FPGA 的 RSDS 接口。文章还展示了此非规则设计液晶显示屏的静态及动态显示效果。

关 键 词: TFT-LCD; 驱动; FPGA; 乒乓操作; RSDS

中图分类号: TN27 文献标识码: A DOI: 10.3788/YJYXS20132805.0759

Design of Irregular TFT-LCD and its Timing Control Implementation Based on FPGA

CHENG Song-hua, LIU Jie, WU Wei-jian, ZHANG Yong-dong, LI Shu-xin

(Tianma Micro-electronics Co. Ltd., Shenzhen 518118, China, E-mail: songhua_cheng@tianma.cn)

Abstract: Based on the driving principles of thin film transistor liquid crystal display (TFT-LCD), an irregular LCD based on customized design was researched, the alignments of driving chips and the connection between the screen and chips were presented. The specialty of timing control was illustrated, and the timing controller of this irregular LCD was designed through FPGA. Based on the principle of Ping-Pong operation, internal data buffer and shunt in FPGA were implemented. In order to reduce EMI, improve the performance of the product, Reduced Swing Differential Signaling interface was designed based on FPGA. The display quality of static and dynamic pictures that displayed in this irregular designed LCD was showed in the paper.

Key words: TFT-LCD; driving; FPGA; Ping-Pong operation; RSDS

1 引言

随着有源矩阵液晶显示技术的飞速发展, LCD 显示器开始进入高画质显示阶段, 薄膜晶体管液晶显示器(TFT-LCD)迅速成长为主流显示器, 在各个领域的应用越来越广泛^[1]。在琳琅满

目的市场领域想要加强产品的竞争力并且使产品能够脱颖而出, 就必须使产品拥有独一无二的性能。近年来 TFT-LCD 设计、制程工艺的逐步成熟^[2-10], 使得根据不同使用者的定制化设计成为可能。因此根据不同显示分辨率、不同外形结构尺寸、不同的应用环境等方面进行个性化设计的

收稿日期: 2012-12-25; 修订日期: 2013-04-04

作者简介: 程松华(1980—), 男, 湖北宜昌人, 硕士, 工程师, 主要研究方向为液晶显示控制与驱动技术。

* 通信联系人, E-mail: songhua_cheng@tianma.cn

TFT-LCD 也越来越普遍。

本文研究了一种非规则走线设计、非规则分辨率和时序要求的液晶屏产品,在设计中,液晶显示屏没有采用专用时序控制芯片,而是采用外部硬件现场可编程门阵列(Field Programmable Gate Array,FPGA)产生液晶屏所需要的各种控制信号^[11]。采用 FPGA 可以根据实际功能任务需求来定制设计显示控制功能,增强了系统的可靠性和设计的灵活性^[12-13]。

2 液晶屏驱动原理简介

液晶屏上的驱动电路部分主要包括 Driving IC 和面板上像素电路等部分,如图 1 所示。其中 Driving IC 包括 Gate driver IC 和 Source Driver IC。当 Scan line(Gate driver)扫描信号发出一个高电平脉冲时,TFT 开关开启,位于 Data line(Source driver)上的数据信号加载到液晶上。而当 Scan line 信号未扫描到此行时,TFT 开关关闭,液晶两端电压在此时间内几乎保持不变,直至下一个 Scan line 扫描信号来到时,TFT 开关再次打开。液晶屏内单个液晶像素电路主要由 3 个元件组成:TFT、 C_{LC} 、 C_s ,其中 TFT 起到开关的作用, C_{LC} 为液晶两端形成的电容, C_s 为存储电容,凭借 TFT K{2} 的 ON/OFF 对储存电容的电压值进行更新/保持。

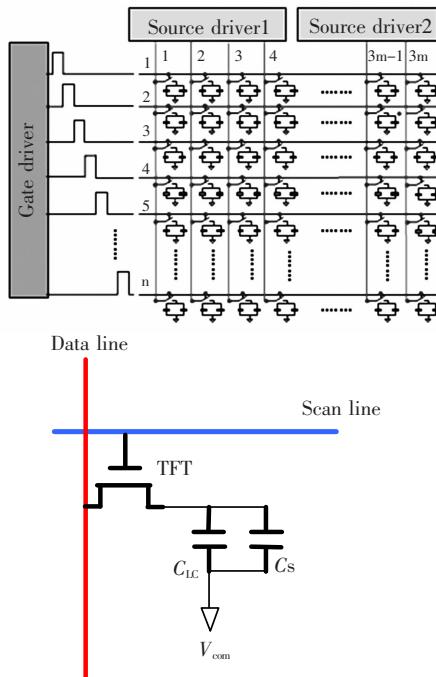


图 1 液晶屏驱动及单像素电路示意图

Fig. 1 Schematic diagram of liquid crystal display and the equivalent circuits of a pixel

3 非规则 TFT-LCD 及其驱动控制的设计

3.1 液晶屏的设计

以 $m \times n$ 分辨率的液晶屏为例说明常规 TFT-LCD 设计与非规则设计 TFT-LCD 的不同之处。一个像素由 RGB 三个子像素构成,所以 $m \times n$ 分辨率的液晶屏,实际的像素阵列点有 $3m \times n$ 个。如图 2 所示为常规设计的 TFT-LCD,常规 TFT-LCD 上使用的列驱动 IC:Source Driver1 和 Source Driver2 采用级联的方式联接起来,数据线从 $R_1 G_1 B_1$ 至 $R_m G_m B_m$ 依次排布。

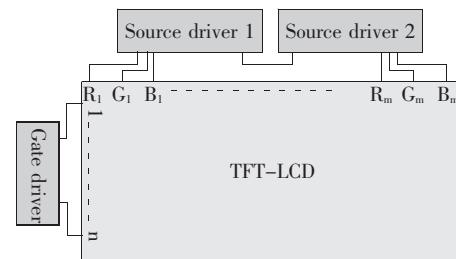


图 2 常规 LCD 驱动 IC 排布示意图

Fig. 2 Schematic diagram of driver IC alignments on regular LCD

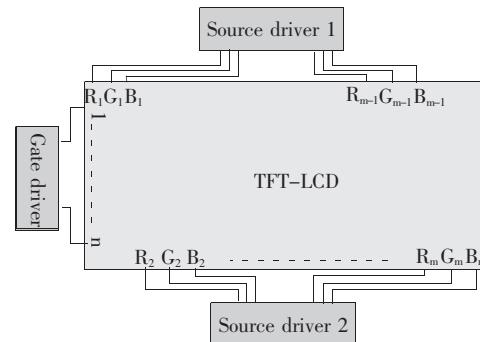


图 3 特殊设计 LCD 驱动 IC 排布示意图

Fig. 3 Schematic diagram of driver IC alignments on irregular LCD

本文介绍一种根据客户特殊要求定制设计的液晶屏,采用奇偶像素上下分别独立走线的方式,Source Driver IC 分布于面板的上下两端,对奇偶像素独立进行数据传输控制。如图 3 所示, $R_1 G_1 B_1$ 、 $R_3 G_3 B_3$ 、……、 $R_{m-1} G_{m-1} B_{m-1}$ 所有奇数像素线连接到位于面板上端的 Source Driver 1,而 $R_2 G_2 B_2$ 、 $R_4 G_4 B_4$ 、……、 $R_m G_m B_m$ 所有偶数像素线连接到位于面板下端的 Source Driver 2。

图 4 为按照上述设计方案已实际绑定驱动 IC 的 TFT-LCD。在此实例中, 行列驱动 IC 分别选取 HIMAX 公司的 HX8651 和 HX8020。

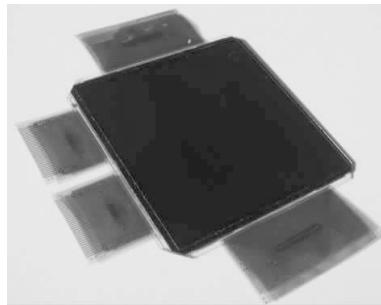


图 4 已绑驱动 IC 的 TFT-LCD

Fig. 4 TFT-LCD with driving IC

3.2 基于 FPGA 的驱动控制设计

3.2.1 总体驱动控制方案

TFT-LCD 的驱动控制电路主要包括电源模块、时序控制模块、数据处理模块、接口模块、Gamma 模块等部分构成。而基于 FPGA 的时序控制模块和数据处理模块是整个驱动的核心, RSDS 接口模块则是根据 Driver IC 的需求将数据转换为 RSDS(Reversed Swing Differential Signaling)模式。FPGA 内部模块框图如图 5 所示。

由于使用的 2 个 Source IC 没有相互级联是完全独立的, 在实际驱动过程中就要对这两颗 IC 分别独立送入时序控制信号、数据信号, 以确保液晶屏可以显示正常内容。

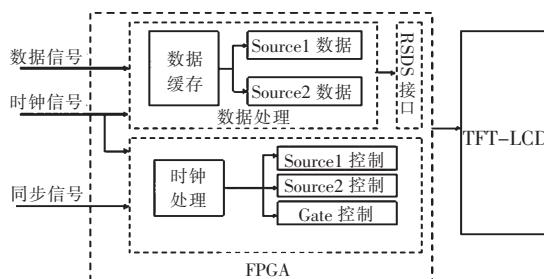


图 5 FPGA 内部模块框图

Fig. 5 Block diagram of modules in FPGA

3.2.2 数据处理模块

数据处理模块主要包括数据缓存及数据分流两部分。数据缓存采用 FPGA 片内 RAM 实现, 数据的存取主要采用乒乓操作的方式进行^[14], 如图 6 所示。当 line1 数据依次传输过来时将 D11, D13, D15……D1m-1 奇数数据存储在 RAM1 单

元, 而 D12, D14, D16……D1m 偶数数据存储在 RAM2 单元; 而当 line2 数据传输过来时将 D21, D23, D25……D2m-1 奇数数据存储在 RAM3 单元, 而 D22, D24, D26……D2m 偶数数据存储在 RAM4 单元。由于 line1 和 line2 依次传输过来, 因此在接收 line2 数据的同时, 存储在 RAM1 和 RAM2 里的 line1 数据则开始被取出分别送到 Source1 和 Source2。同理, 当 line3 数据过来时, line1 数据已经取完, line2 数据已经存完, 这样 line3 的数据又按照奇偶分别存入 RAM1 和 RAM2, 而 RAM3 和 RAM4 中存储的 line2 数据则开始被取出分别送到 Source1 和 Source2 上。如此循环, 依次将数据分别传输到 Source1 和 Source2 上。

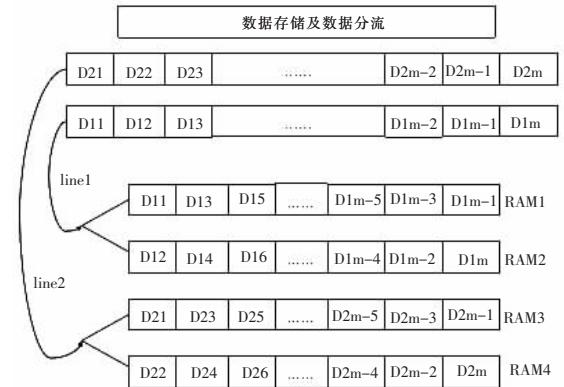


图 6 数据存储及分流

Fig. 6 Data storage and diversion

3.2.3 时序控制模块

时序控制模块的主要功能就是根据输入的行同步、场同步、时钟等信号产生 Source Driver IC 和 Gate Driver IC 正常工作所需的控制信号^[15]。如图 7 为时序控制模块示意图。时序控制模块中输入的信号主要有 Hs、Vs、DE、CLK 等。控制 Gate Driver IC 所需的主要信号有 STV、CKV、OEV、U/D 等, 而控制 Source Driver IC 所需的主要信号有 DCLK、STH、LD、POL、R/L 等。本文介绍的针对一种特殊设计的 TFT-LCD 时序控制器需要对两颗 Source Driver IC 进行单独控制, 因此需要产生 CLK1、STH1、LD1、POL1、R/L1 和 DCLK2、STH2、LD2、POL2、R/L2 分别送到 Source Driver 1 和 Source Driver 2 上。另外由于两个 Source Driver IC 可以同时独立送数据, 因此像素时钟频率可以降低一半, 即 $f_{CLK1} = f_{CLK2} =$

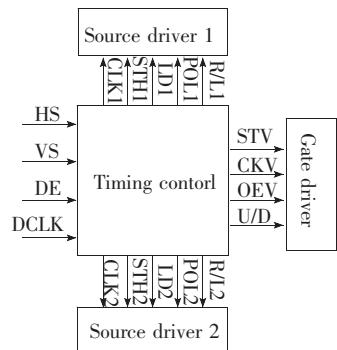


图 7 时序控制模块功能图

Fig. 7 Function of timing control block

$0.5f_{DCLK}$, 这个可以通过配置锁相环来实现^[16]。

3.2.4 RSDS 接口转换模块

RSDS 是一种低摆幅的差分信号技术, 它使得信号能以几百 Mbps 的速率传输, 其低压幅和低电流驱动输出实现了低噪声和低功耗。RSDS 也是一种嵌入的接口总线标准, 它定义了芯片到芯片间的传输特性和接收协议^[17]。

为了进一步提高产品的 EMC 性能, 设计此非规则 TFT-LCD 时选择了 RSDS 接口的驱动 IC, 所以传输到 LCD 上的数据必须通过 FPGA 芯片进行一次并串转换, 并且需要将输出端口需配置成合适的电平标准。如图 8 示意出了 6 bit

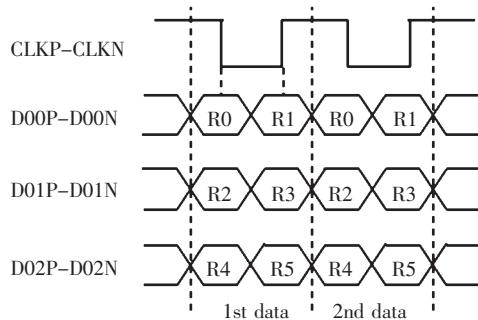


图 8 RSDS 数据转换示意图

Fig. 8 RSDS data converting

红色(R)数据的传输格式, 而绿色、蓝色数据格式类似。在这里利用 FPGA 的 ODDR2 接口宏单元块进行并串转换, 具体方法如下:

```
ODDR2 #(.DDR_ALIGNMENT("C0"))
D00 (.C0(clk2), .C1(clk2not),
      .D0(R[0]), .D1(R[1]),
      .CE(1'b1), .R(1'b0),
      .S(1'b0), .Q(Q1));
```

4 实际显示效果

采用 PC 机输出的数字信号作为测试信号源, 从拍摄的静态桌面及动态视频照片均可看到液晶屏上色彩丰富, 画面完整、清晰, 如图 9 所示, 从而可以说明此款非规则 TFT-LCD 的设计, 以及采用 FPGA 芯片实现其驱动控制都是成功的, 达到了预期的目的。



图 9 实际显示效果

Fig. 9 Display image

5 结 论

根据客户定制化要求, 设计了一种非规则的 TFT-LCD, 说明了其与常规 TFT-LCD 之间的差异, 并通过 FPGA 实现了内部数据存储、分流、RSDS 接口转换, 同时也实现了显示时序控制功能。设计的该款产品完全满足客户的需求; 对于有特殊时序要求的液晶显示屏, 这种基于 FPGA 的设计方案是一种非常可靠和有效的解决方案。

参 考 文 献:

- [1] 应根裕, 胡文波, 邱勇, 等. 平板显示技术 [M]. 北京: 人民邮电出版社, 2002: 256-270.
- [2] 彭毅雯, 徐伟, 罗毅, 等. TFT-LCD 面影像残留改善研究 [J]. 液晶与显示, 2012, 27(1): 66-69.
- [3] 苏子芳, 黄霞, 张少楠, 等. 制程停留时间对液晶显示器件影像残留的影响 [J]. 液晶与显示, 2012, 27(1): 70-74.
- [4] 石天雷, 杨国波, 程石, 等. Zara 漏光和 Rubbing Mura 改善研究 [J]. 液晶与显示, 2012, 27(2): 208-211.
- [5] 林鸿涛, 邹玉生, 胡海琛, 等. TFT-LCD 中驱动信号对线残像的改善研究 [J]. 液晶与显示, 2012, 27(3): 359-363.

- [6] 于涛, 陈晨, 储培鸣, 等. 新型 TFT-LCD 柱状隔垫物的形变研究 [J]. 液晶与显示, 2012, 27(4): 445-447.
- [7] 李田生, 谢振宇, 张文余, 等. 钝化层沉积工艺对过孔尺寸减小的研究 [J]. 液晶与显示, 2012, 27(4): 493-498.
- [8] 周哲. 横线 Mura 的分析与改善 [J]. 液晶与显示, 2012, 27(5): 649-452.
- [9] 史秋飞, 郑英花, 朱载荣, 等. 边角 Zara Domain 及其改善研究 [J]. 液晶与显示, 2012, 27(6): 770-773.
- [10] 蒋冬华, 李淳东, 李炳天. TFT-LCD 制造工艺中金属残留的解决方案 [J]. 液晶与显示, 2011, 26(2): 170-173.
- [11] 王鸣浩, 吴小霞. 基于 FPGA 的通用液晶显示控制器的设计和实现 [J]. 液晶与显示, 2012, 27(1): 87-92.
- [12] 程明, 肖祖胜. 基于 FPGA 的 TFT-LCD 显示驱动设计 [J]. 液晶与显示, 2009, 24(2): 228-231.
- [13] 张超建, 王厚军. 基于 FPGA 的 TFT-LCD 液晶显示模块设计 [J]. 中国测试, 2010, 36(5): 73-75.
- [14] 王智, 罗新民. 基于乒乓操作的异步 FIFO 设计及 VHDL 实现 [J]. 电子工程师, 2005, 31(6): 13-16.
- [15] 姚树建. TFT_LCD 时序控制器的研究与设计 [D]. 上海: 上海大学硕士学位论文, 2008.
- [16] 宋克柱. 基于 FPGA 的数字时钟设计 [J]. 核电子学和探测技术, 2008, 28(5): 982-986.
- [17] National Semiconductor Corporation. RSDS™ “Intra-panel” Interface Specification [R]. US: National Semiconductor, 2003: 1-15.

《中国光学》征稿启事

《中国光学》, 双月刊, A4 开本; 刊号: ISSN 2095-1531/CN22-1400/O4; 国内外公开发行, 邮发代号: 国内 12-140, 国外 BM6782。

★中国科技核心期刊

★中国光学学会会刊

★中国学术期刊(光盘版)源期刊

★万方数字化期刊全文数据库源期刊

★中国科技期刊数据库源期刊

★荷兰 Scopus 数据库源期刊

★美国《化学文摘》(CA)源期刊

★美国乌利希国际期刊指南(Ulrich LPD)源期刊

★俄罗斯《文摘杂志》(AJ)源期刊

★波兰《哥白尼索引》(IC)源期刊

报道内容:基础光学、发光理论与发光技术、光谱学与光谱技术、激光与激光技术、集成光学与器件、纤维光学与器件、光通信、薄膜光学与技术、光电子技术与器件、信息光学、新型光学材料、光学工艺、现代光学仪器与光学测试、光学在其他领域的应用等。

发稿类型:学术价值显著、实验数据完整的原创性论文; 研究前景广阔, 具有实用、推广价值的技术报告; 有创新意识, 能够反映当前先进水平的阶段性研究简报; 对当前学科领域的研究热点和前沿问题的专题报告; 以及综合评述国内外光学技术研究现状、发展动态和未来发展趋势的综述性论文。

欢迎投稿、荐稿, 洽谈合作。

主管单位:中国科学院

主办单位:中国科学院长春光学精密机械与物理研究所

编辑出版:《中国光学》编辑部

投稿网址: <http://www.chineseoptics.net.cn>

邮件地址: chineseeoptics@ciomp.ac.cn, zggxcn@126.com

联系电话: (0431)86176852; (0431)84627061 **传 真:** (0431)84613409

编辑部地址: 长春市东南湖大路 3888 号(130033)