

# 半导体器件物理

## The Physics of Semiconductor Devices

西安电子科技大学 微电子学院

Microelectronics Institute,

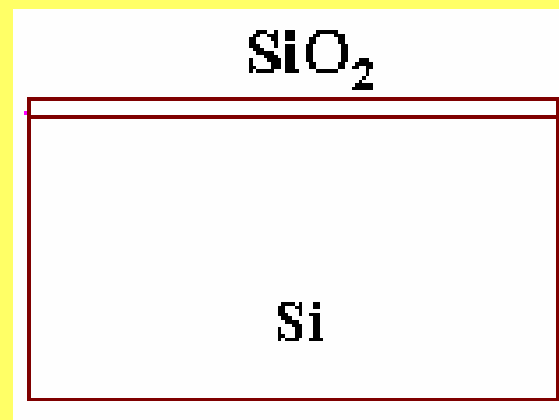
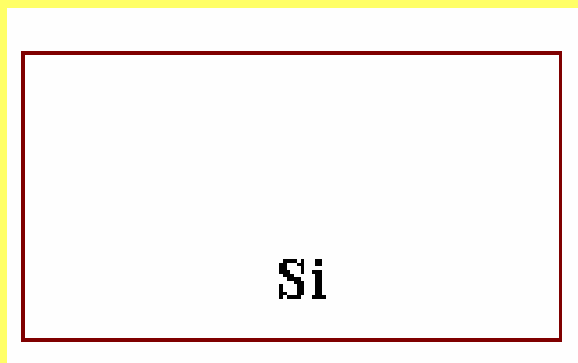
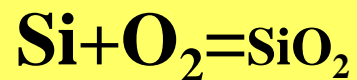
Xidian University

# 集成电路中的双极晶体管

# 复习：集成电路工艺基本流程

## 1. 实现选择性掺杂的三道基本工序

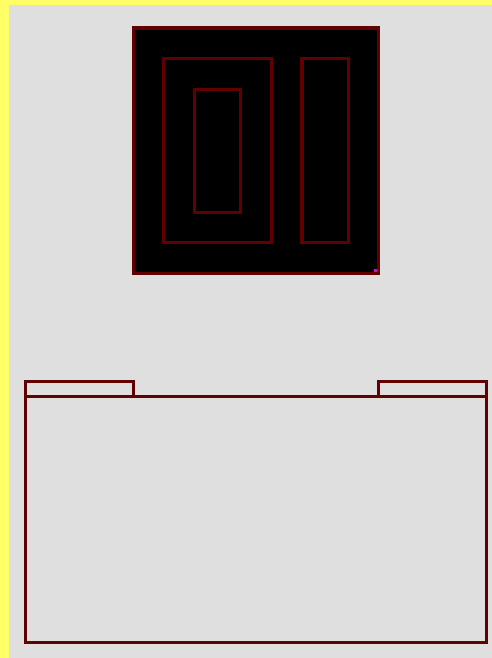
### (1) 氧化



# 复习：集成电路工艺基本流程

## 1. 实现选择性掺杂的三道基本工序

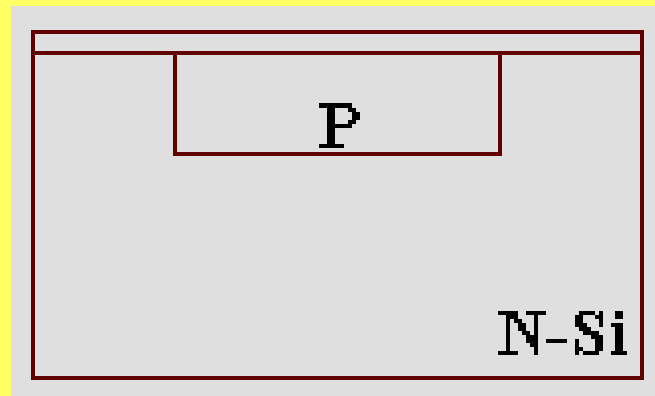
(2) 光刻：与常规的洗像原理相同。



# 复习：集成电路工艺基本流程

## 1. 实现选择性掺杂的三道基本工序

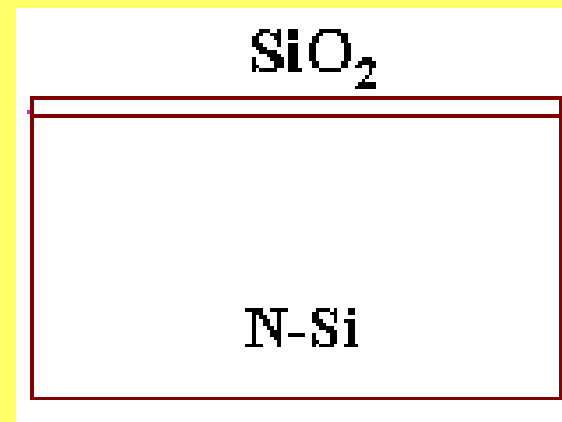
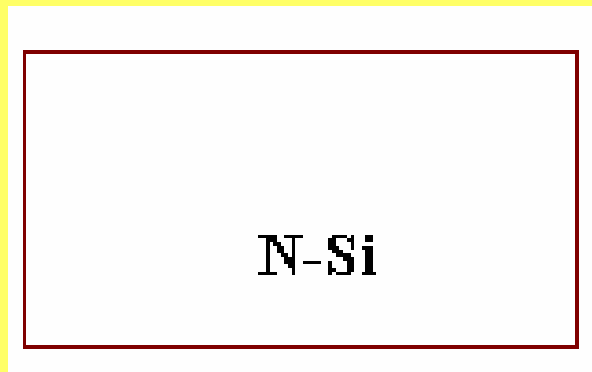
(3) 扩散掺杂：扩散是一种常见的自然现象。在IC生产中，扩散的同时进行氧化。



# 复习：集成电路工艺基本流程

## 2. 分立NPN晶体管管芯制备的工艺流程

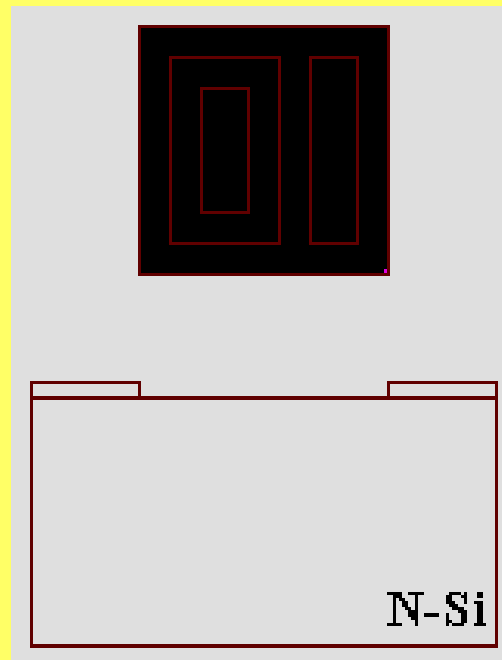
(1) 基区氧化：原始材料为N型硅片，将作为最终NPN晶体管的集电区。



# 复习：集成电路工艺基本流程

## 2.分立NPN晶体管管芯制备的工艺流程

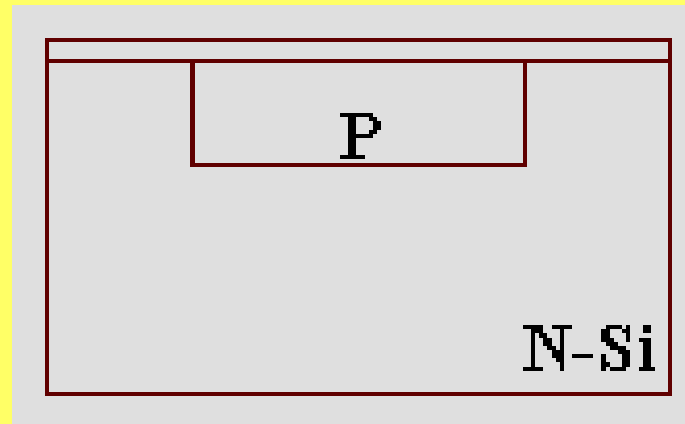
### (2) 基区光刻



# 复习：集成电路工艺基本流程

## 2.分立NPN晶体管管芯制备的工艺流程

(3) 基区掺杂：采用扩散技术，掺入P型杂质，通过补偿，使衬底的一部分区域变为P型区，成为晶体管的基区。同时表面又生成一层SiO<sub>2</sub>

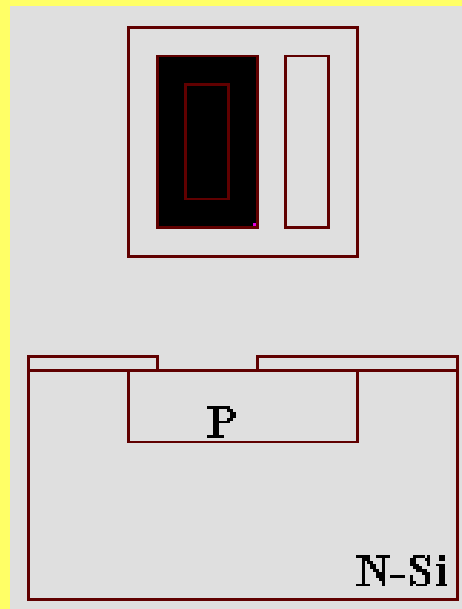




# 复习：集成电路工艺基本流程

## 2.分立NPN晶体管管芯制备的工艺流程

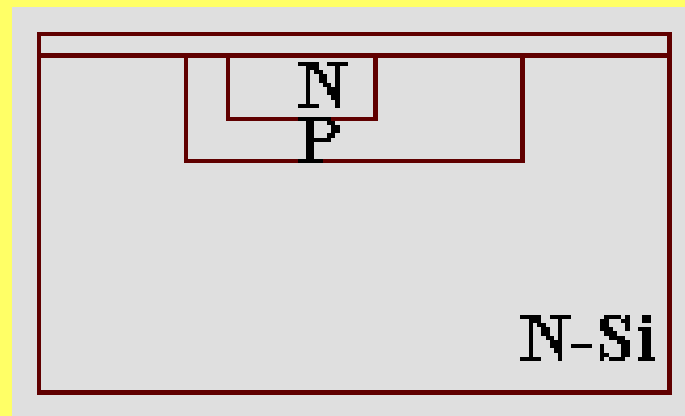
(4) 发射区光刻：在基区范围内的 $\text{SiO}_2$ 层上光刻出一个小窗口，确定发射区的范围。



# 复习：集成电路工艺基本流程

## 2.分立NPN晶体管管芯制备的工艺流程

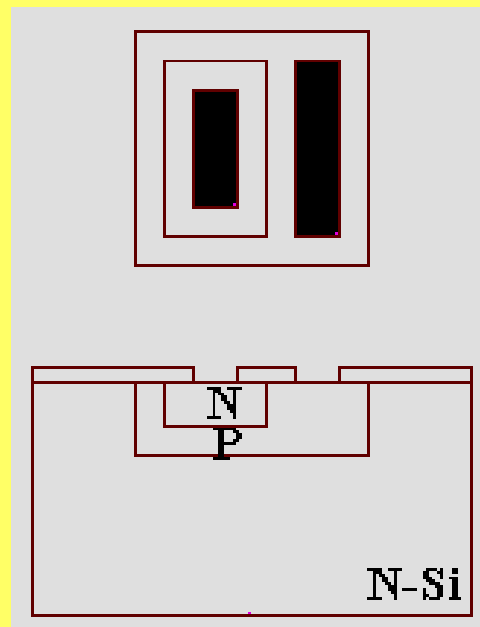
(5) 发射区掺杂：采用扩散掺杂技术，掺入N型杂质，通过补偿，使一部分P型基区转变为N型，成为晶体管的发射区。同时表面上又生成一层SiO<sub>2</sub>



# 复习：集成电路工艺基本流程

## 2.分立NPN晶体管管芯制备的工艺流程

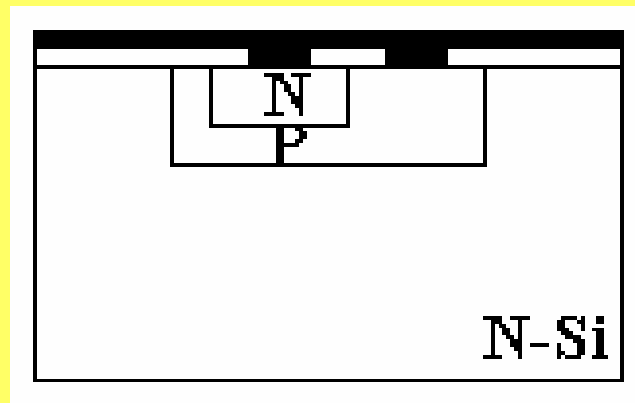
(6) 引线孔光刻：在基区和发射区范围内分别刻出窗口，用于制备电极。



# 复习：集成电路工艺基本流程

## 2.分立NPN晶体管管芯制备的工艺流程

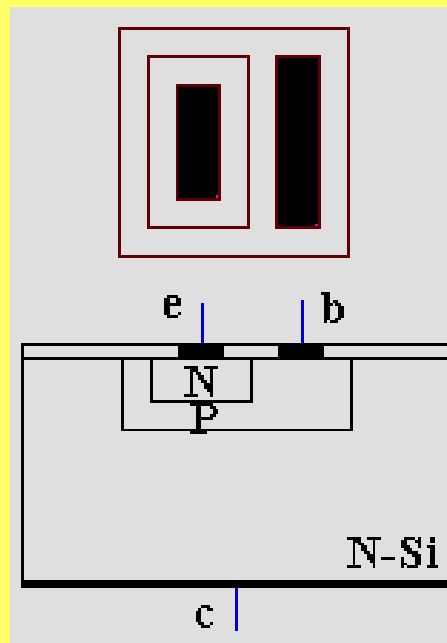
(7) 淀积金属：将用于形成电极。



# 复习：集成电路工艺基本流程

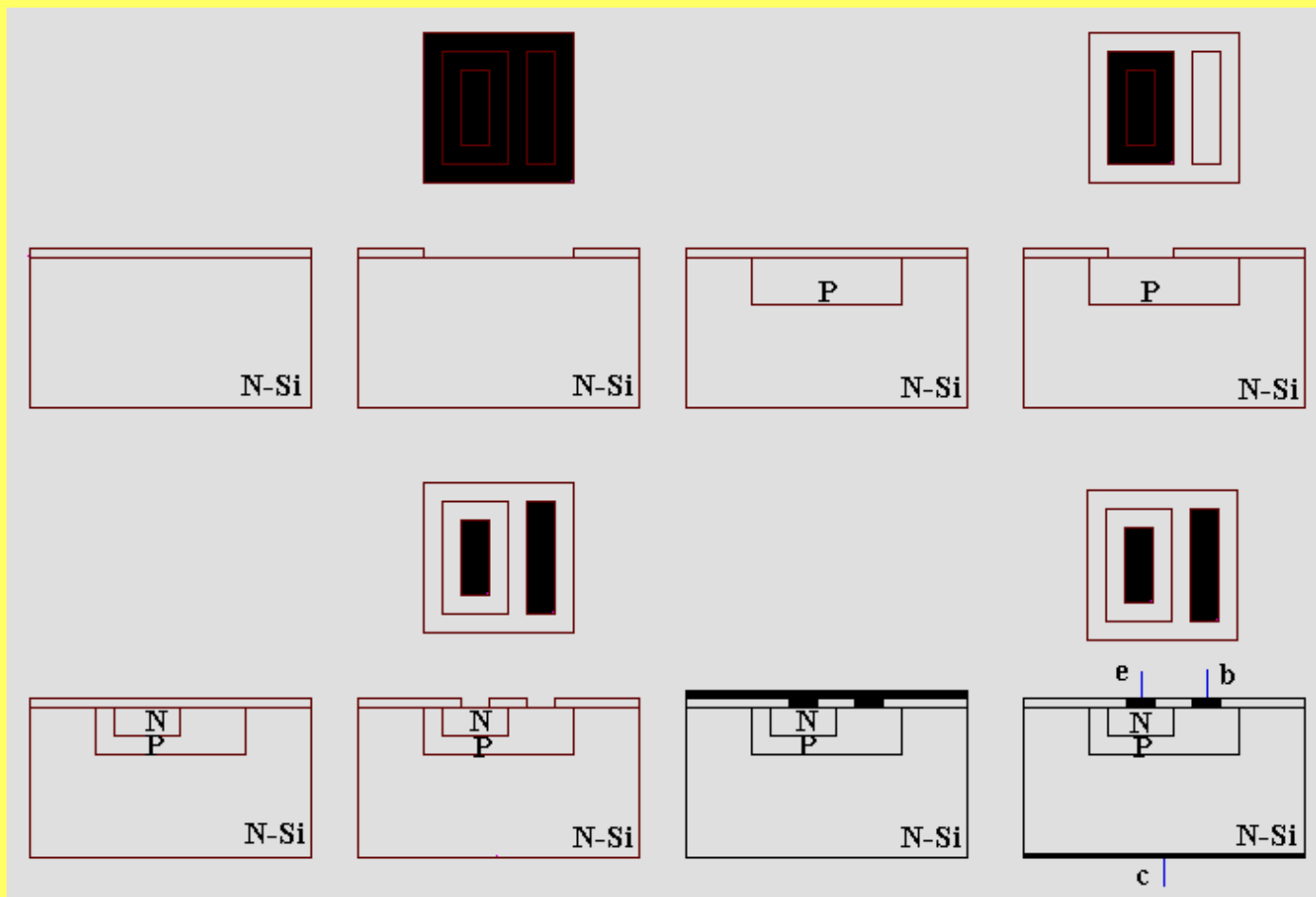
## 2.分立NPN晶体管管芯制备的工艺流程

(8)“反刻”：采用光刻技术，将用作为E电极和B电极的金属保留，刻蚀掉其余部分。硅片背面通过金属化形成C极。构成晶体管管芯。



# 复习：集成电路工艺基本流程

## 2.分立NPN晶体管管芯制备的工艺流程



# 复习：集成电路工艺基本流程

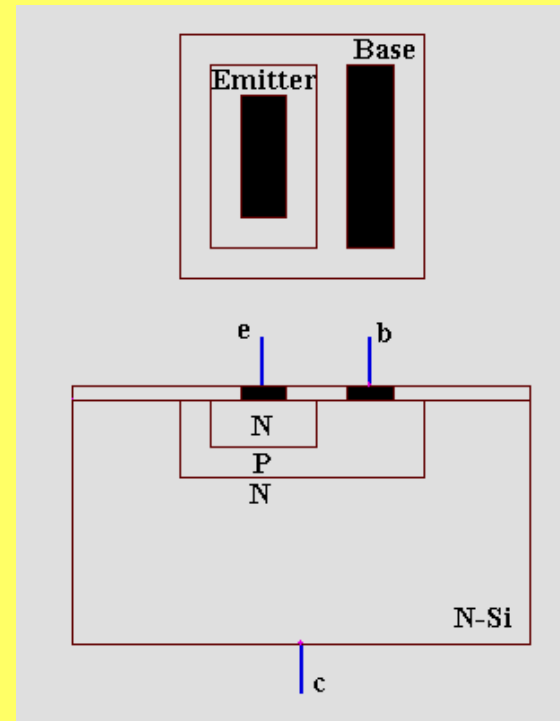
## 3.分立NPN晶体管版图：基本结构晶体管版图包括4层

基区(Base)

发射区(Emitter)

引线孔(Contact)

电极(Metallization)



# 复习：集成电路工艺基本流程

## 4. IC管芯中的特殊问题

- (1) 隔离
- (2) NPN晶体管集电区埋层的引入
- (3) 元器件之间的互连
- (4) 集成电路中的其他元器件



# 复习：集成电路工艺基本流程

## 4. IC管芯中的特殊问题

### (1) 隔离

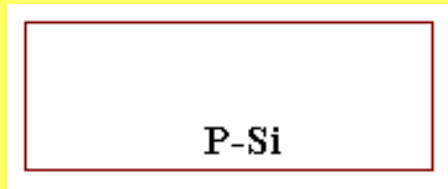
**问题：**采用常规NPN工艺，硅片衬底即为集电区，同一硅片上制作的多个NPN晶体管，集电区连在一起，显然不会与电路中元器件连接关系相一致。

**解决方法：**采用隔离技术，将不同元器件相互隔开。实际生产中采用多种隔离方法。最简单的是PN结隔离技术，将不同的元器件之间用背靠背的PN结隔开，并且将其中的P区接至电路中的最低电位。

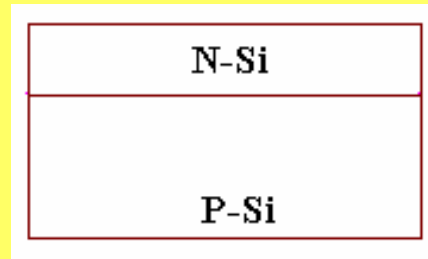
工艺过程如下：

# PN结隔离工艺流程

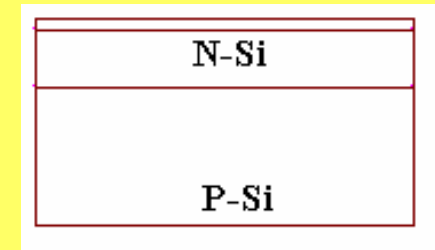
(1) 衬底硅片(P型)



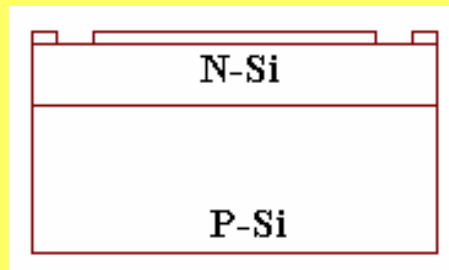
(2) 外延生长N型硅



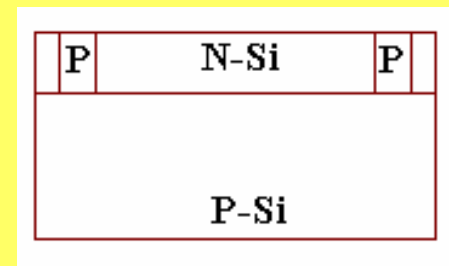
(3) 隔离氧化



(4) 隔离光刻



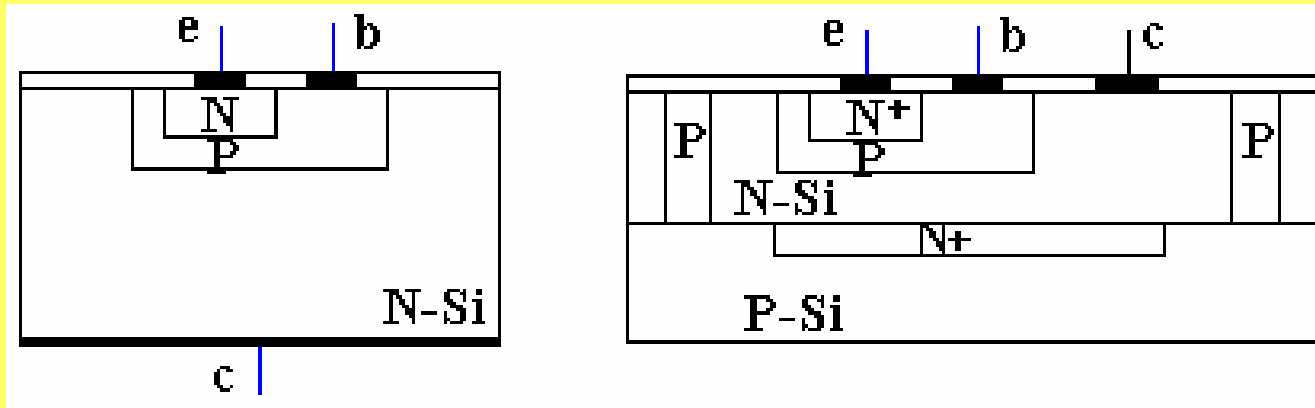
(5) 隔离扩散



# 复习：集成电路工艺基本流程

## 4. IC管芯中的特殊问题

(2) NPN晶体管集电区埋层的引入：IC中集电极互连线必需从上表面引出，为了减小集电极串联电阻，增加埋层 - 并不增加工艺类型。



# 复习：集成电路工艺基本流程

## 4. IC管芯中的特殊问题

(3) 元器件之间的互连：在NPN晶体管工艺中通过淀积金属和反刻工艺形成晶体管电极引出区时，可以同时实现IC内部的互连 - 不增加工艺。

(4) 集成电路中的其他元器件：可以在形成NPN晶体管的同时，生成IC中的其他元器件，例如电阻、电容、PNP晶体管等(见10.3节)。

**结论：**对采用PN结隔离的双极IC基本工艺，与制作NPN晶体管的基本工艺相比，只需增加外延工艺，当然工艺步骤要增加不少，IC版图的层次也要增加。

# 复习：集成电路工艺基本流程

## 5. PN结隔离双极IC工艺基本流程

衬底材料(P型硅) -

埋层氧化 - **埋层光刻** - 埋层掺杂(Sb)-

外延 (N型硅)-

隔离氧化 - **隔离光刻** - 隔离掺杂(B) -

基区氧化 - **基区光刻** - 基区掺杂(B)和发射区氧化 -

**发射区光刻** - 发射区掺杂(P)和氧化 -

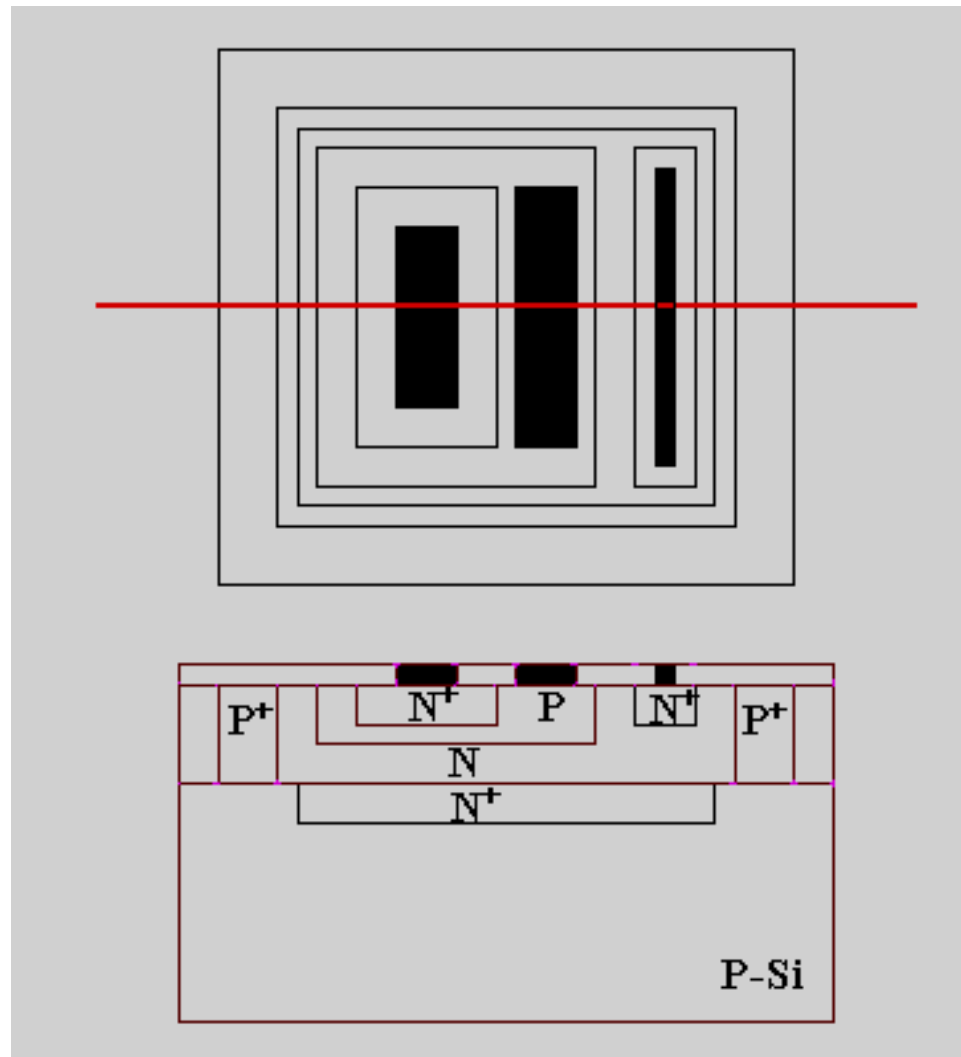
**引线孔光刻** - 淀积金属化层 -

**反刻金属互连线** - 合金化 -

后工序

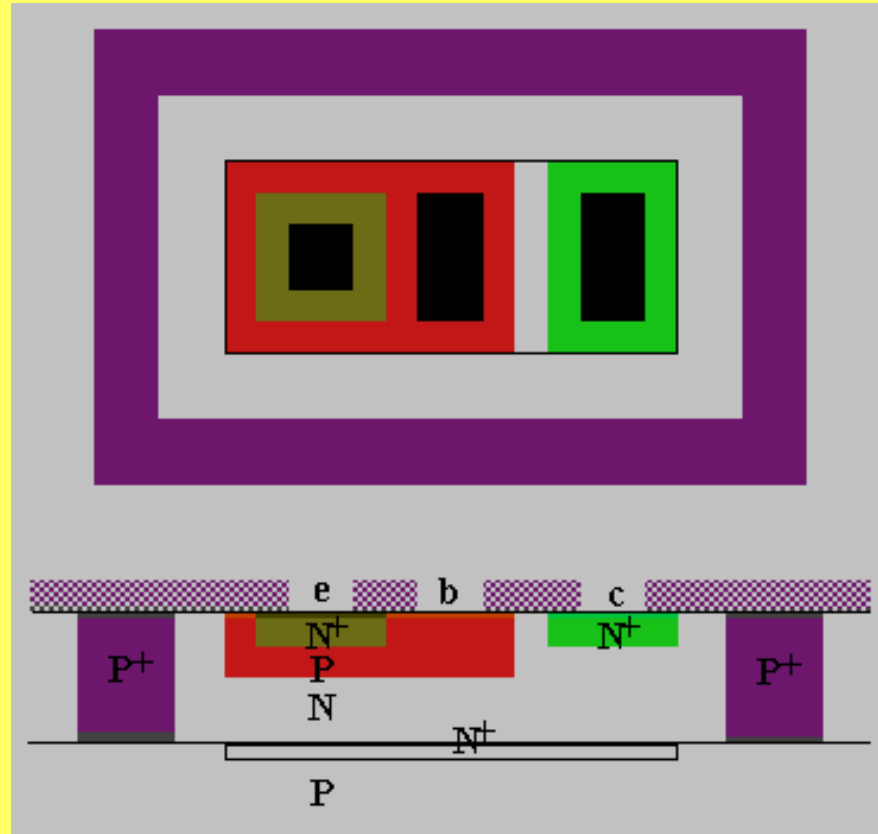
结论：PN结隔离双极IC基本工艺包括6次光刻  
因此 版图包括6个层次。

# PN结隔离双极IC中的NPN晶体管



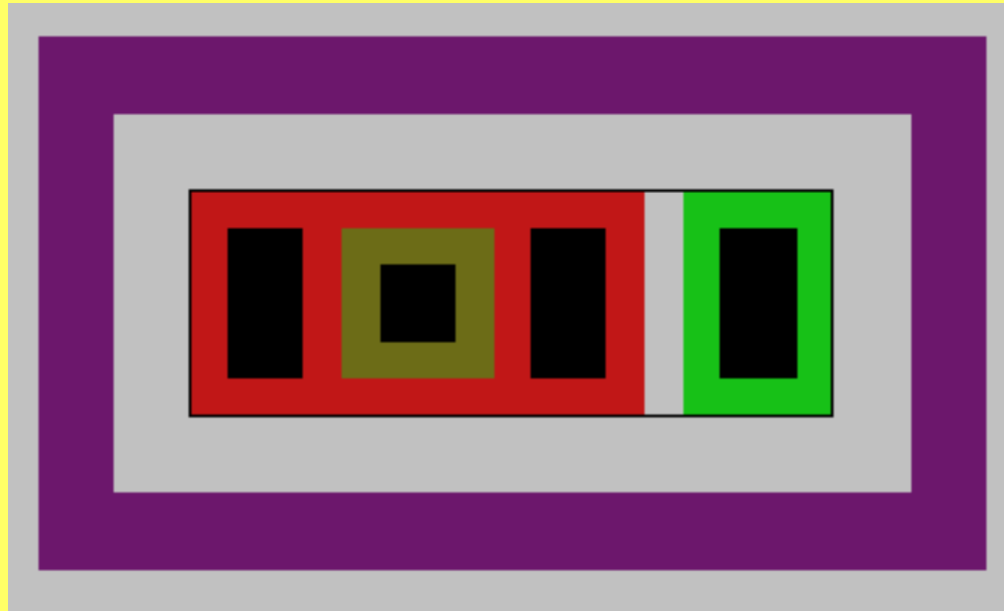
# 双极IC中的基本元器件

双极IC的工艺流程是按照构成NPN晶体管设计的。在构造NPN晶体管的同时，生成IC中的其他元器件。下面是一种典型的NPN晶体管结构。



# 双极IC中的基本元器件

## 1. 其他NPN晶体管结构 - 双基极条结构

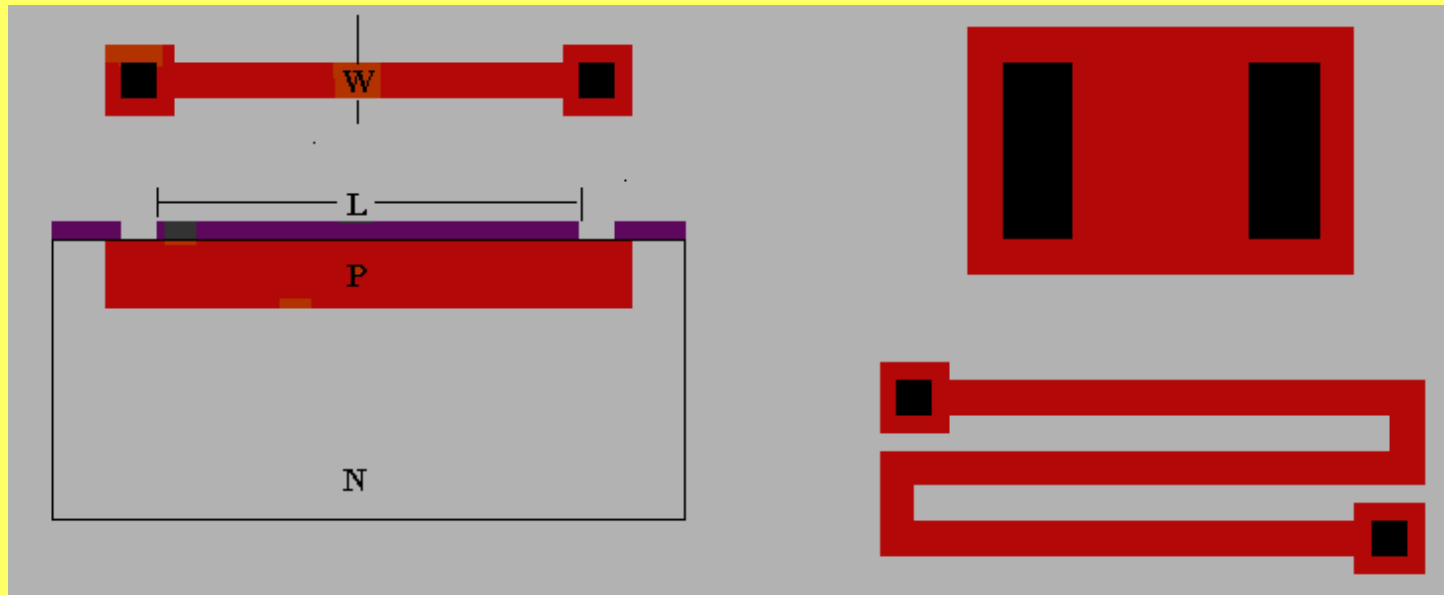




# 双极IC中的基本元器件

2. 电阻： $R = R_s \times L/W$

$R_s$ 称为方块电阻，可以由工艺控制。

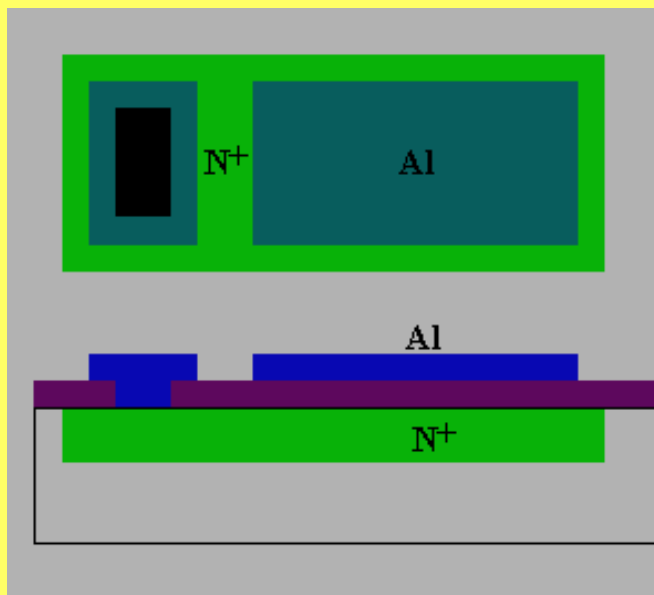


# 双极IC中的基本元器件

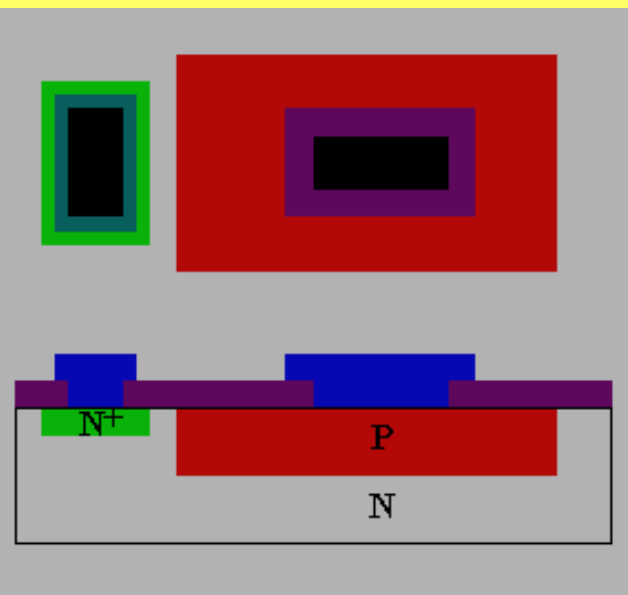
## 3. 电容：可以采用两种结构类型。

MOS结构

(Metal-Oxide-Semiconductor)



PN结电容结构



# 双极IC中的基本元器件

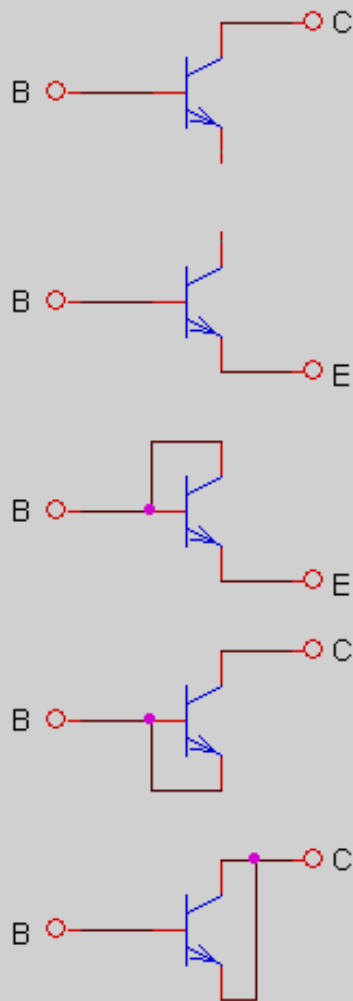
## 4. 二极管

可以采用不同接法的NPN晶体管

例如：

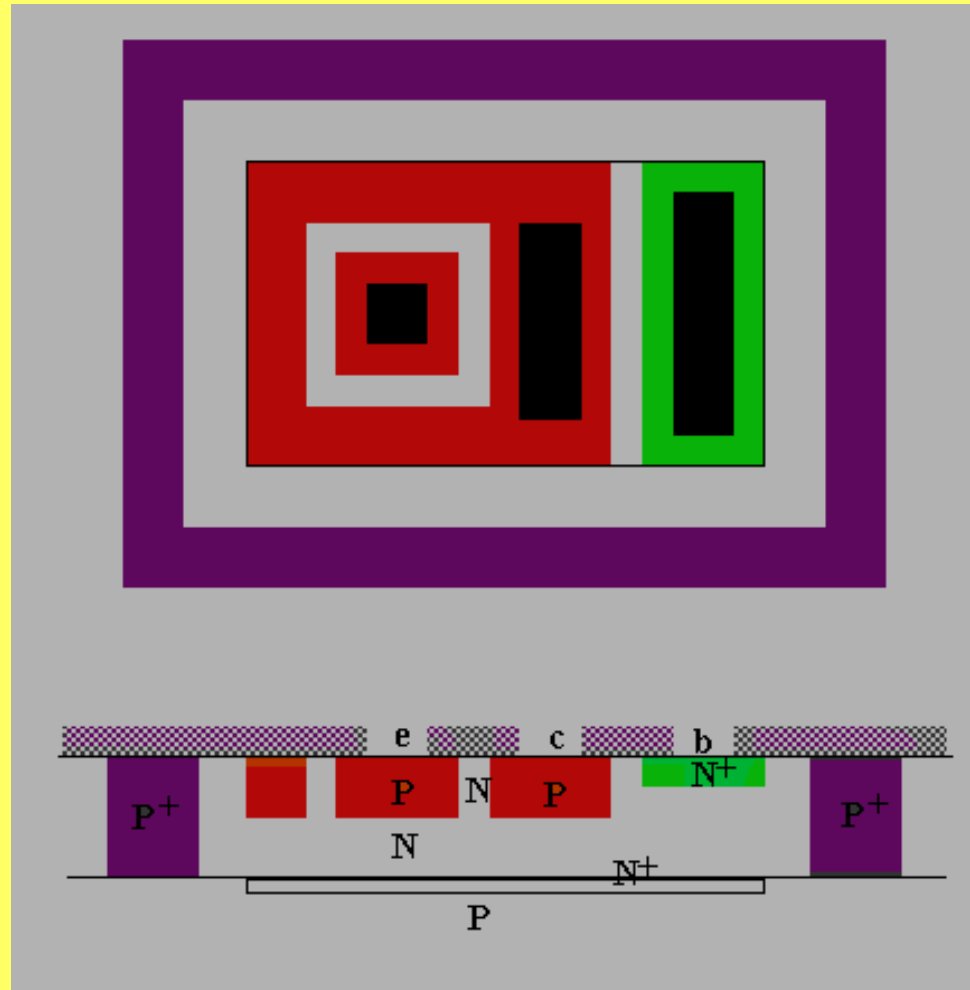
- (1)用BC结，发射极开路；
- (2)用EB结，集电极开路；
- (3)用EB结，BC短路；
- (4)用BC结，EB短路；
- (5)用BC结，CE短路；
- (6)单独BC结(无发射区掺杂)。

采用不同接法构成的二极管，  
其击穿电压、结电容等电参数各不相同。



# 双极IC中的基本元器件

## 5. 横向PNP晶体管



# 双极IC中的基本元器件

6. 纵向PNP晶体管(注意：其集电区即为衬底材料，与隔离墙相连)

