

文章编号: 1000-4750(2013)07-0262-08

TSV 转接板硅通孔的热应力分析

安彤¹, 秦飞¹, 王伟¹, 于大全², 万里兮², 王珺³

(1. 北京工业大学机械与应用电子技术学院, 北京 100124; 2. 中国科学院微电子研究所, 北京 100029; 3. 复旦大学材料系, 上海 200433)

摘 要: 硅通孔(TSV)技术作为实现三维(3D)封装的关键而被广泛关注。该文研究了在温度载荷作用下 TSV 转接板上铜和硅的应力状态, 给出了通孔为完全填充铜和部分填充铜两种情况下的应力解析解, 并讨论了孔距对转接板应力的影响。建立了 TSV 转接板的二维有限元模型, 并用于验证解析解的适用性。结果表明: 当 TSV 孔距达到孔直径的 3 倍以上时, 解析解可以给出准确的转接板上铜和硅的应力结果; 通过减薄镀铜层可以减小硅上的应力; 转接板上应力与加载的温度变化成线性关系。

关键词: 硅通孔(TSV); 转接板; 解析解; 有限元; 热应力

中图分类号: O343.6 文献标志码: A doi: 10.6052/j.issn.1000-4750.2012.04.0236

ANALYSIS OF THERMAL STRESS IN THROUGH SILICON VIA OF INTERPOSER

AN Tong¹, QIN Fei¹, WU Wei¹, YU Da-quan², WAN Li-xi², WANG Jun³

(1. College of Mechanical Engineering and Applied Electronics Technology, Beijing University of Technology, Beijing 100124, China;

2. Institute of Microelectronics of Chinese Academy of Sciences, Beijing 100029, China;

3. Materials Science Department of Fudan University, Shanghai 200433, China)

Abstract: Through silicon vias (TSV) has been given an extensive attention because it is a key enabling technology for three dimensional (3D) IC. In this paper, the thermal stresses of the fully copper-filled and partially copper-filled vias subjected to temperature excursion were investigated, and the analytical solutions of stresses in the copper and the silicon were proposed. The solutions have been used to investigate the effect of the ratio of via pitch to via diameter and the radial thickness of copper. A two dimension finite element model was established and used to validate the analytical solution. The results suggest that the analytical solution can give a good estimation of thermal stress in the copper and silicon; the stress in the silicon can be reduced by decreasing the radial thickness of the electroplated copper; the stresses change linearly with the temperature excursion.

Key words: through silicon via; interposer; analytical solution; finite element modeling; thermal stress

硅通孔(TSV)技术主要作用是实现芯片(IC)的堆叠互连, 起到信号导通、传热和机械支撑作用。主要应用于硅转接板封装以及对 IC 的 3D 集成, 无论哪种应用, TSV 都是 3D 封装的关键结构单元。目前, TSV 在服役以及环境温度改变情况下的可靠

性问题已经引起广泛的关注。在 TSV 转接板上, 由于铜和硅的热膨胀系数差别较大, 这种热不匹配所产生的热应力会造成界面的脱层或材料的开裂而直接影响 TSV 的可靠性^[1]。

对 TSV 转接板上热应力的研究, 主要采用有限

收稿日期: 2012-04-05; 修改日期: 2012-09-20

基金项目: 国家自然科学基金项目(11272018); 中国 TSV 技术攻关联合体一期课题项目

通讯作者: 秦飞(1965—), 男, 河南人, 教授, 博士, 博导, 主要从事先进电子封装技术与可靠性研究(E-mail: qfei@bjut.edu.cn).

作者简介: 安彤(1983—), 女, 北京人, 博士生, 主要从事先进电子封装技术与可靠性研究(E-mail: antong@emails.bjut.edu.cn);

王伟(1985—), 男, 山西人, 博士生, 主要从事先进电子封装技术与可靠性研究(E-mail: wuweimoto@163.com);

于大全(1976—), 男, 黑龙江人, 研究员, 博士, 博导, 主要从事系统级封装技术研究(E-mail: yudaquan@ime.ac.cn);

万里兮(1955—), 男, 四川人, 研究员, 博士, 博导, 主要从事高密度集成电子学研究(E-mail: lixiwan@ime.ac.cn);

王珺(1972—), 男, 云南人, 副教授, 博士, 从事材料性能与表征研究(E-mail: jun_wang@fudan.edu.cn).

元方法。Tanaka 等^[2]通过有限元模拟研究了 TSV 中铜上的应力分布以及周围硅上的应力大小,并讨论了通孔对热疲劳寿命的影响。Ranganathan 等^[3]研究了 TSV 上的热应力对其电连接性能的影响。Dixit 等^[4]通过模拟和实验方法分析了在 25℃~125℃ 热循环载荷作用下 TSV 的变形情况。Liu 等^[5-6]建立了二维和三维的 TSV 有限元模型用来研究铜和硅界面上的热应力。Lau 等^[7-8]给出了不同孔距和孔径比情况下,铜和硅的应力应变结果。

虽然有限元计算可以给出准确的结果,但解析解更能揭示问题的物理本质,并且更便于理解各个参数对结果的影响。因此,提供 TSV 转接板在热载荷作用下的解析解十分必要。Ryu 等^[9]把 TSV 看作复合材料的纤维增强相,将问题简化成平面应变问题,给出了温度载荷下 TSV 孔内铜的应力结果,但没有关注硅中应力状态。本文关注 TSV 转接板中硅的应力状态,把问题简化为平面应力问题,给出了 TSV 转接板中通孔为完全填充铜和部分填充铜两种情况下铜和硅的热应力解析解,并用于讨论 TSV 孔距与孔径之比和镀铜厚度对应力结果的影响。建立了 TSV 转接板的二维有限元模型,通过与解析解的对比给出了解析解的适用范围。

1 TSV 转接板的解析解模型

图 1 给出了 TSV 转接板的示意图,包括芯片(Dummy chip)、微凸点(Micro bump)、转接板(Interposer)、硅通孔(TSV)、焊球(Interposer ball)、基板(BT substrate)和重分布层(RDL)。由于硅转接板的厚度方向尺度远小于其他两个方向,因此可简化为平面应力问题。分别建立通孔为完全填充铜和部

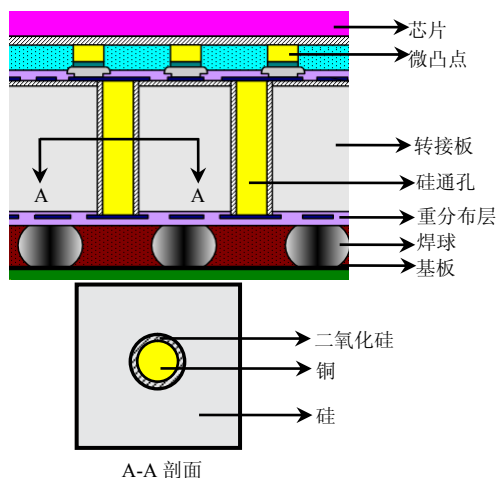


图 1 硅通孔(TSV)转接板示意图
Fig.1 Schematic of the TSV interposer

分填充铜的 TSV 转接板分析模型,给出了两种情况下铜和硅的热应力解析解。由于二氧化硅层对应力结果影响较小,此模型中不考虑。

1.1 完全填充铜 TSV 转接板解析解模型

完全填充铜的 TSV 转接板平面应力模型如图 2 所示。模型中铜的半径为 a , 空心硅的外径为 b 。为方便计算采用极坐标系 (r, θ) , 整个系统处于温度载荷 ΔT 作用下,且外表面为自由边界,如图 2(a)。

在温度载荷作用下,由于铜和硅的热膨胀系数不同,两种材料的热不匹配会产生热应力。因此,设铜的外表面受到来自硅的外压 P_1 , 同样的,硅的内表面受到大小相同方向相反的内压 P_1 , 硅的外表面为自由边界,如图 2(b)、图 2(c)所示。

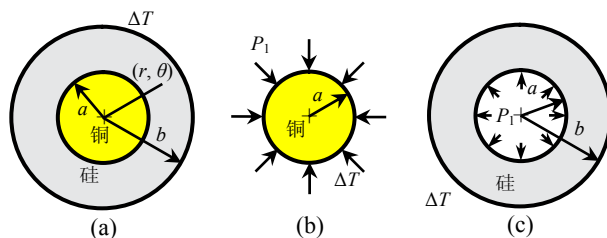


图 2 完全填充铜的 TSV 转接板解析解计算模型
Fig.2 A plane stress model of the fully copper-filled TSV

根据极坐标下平面应力问题的平衡方程、小变形情况下的几何方程以及考虑温度载荷的应力-应变关系^[10]可得到用位移表示的平衡方程:

$$\frac{d^2 u_r}{dr^2} + \frac{1}{r} \frac{du_r}{dr} - \frac{u_r}{r^2} = (1 + \nu)\alpha \frac{d\Delta T}{dr} \quad (1)$$

其中: u_r 为径向位移分量; α 为热膨胀系数。认为温度变化 ΔT 在整个模型上是恒定的,即是与坐标无关的,则求解式(1)可得:

$$u_r = \frac{(1 + \nu)\alpha\Delta T(r^2 - r_0^2)}{2r} + \frac{r}{2}D_1 + \frac{1}{r}D_2 \quad (2)$$

其中: r_0 是参考半径; D_1 和 D_2 为待定常数。将式(2)代入几何方程和物理方程,可解得应力分量为:

$$\begin{cases} \sigma_r = -\frac{E\alpha\Delta T(r^2 - r_0^2)}{2r^2} + \frac{ED_1}{2(1 - \nu)} - \frac{ED_2}{(1 + \nu)r^2} \\ \sigma_\theta = \frac{E\alpha\Delta T(r^2 - r_0^2)}{2r^2} - E\alpha\Delta T + \frac{ED_1}{2(1 - \nu)} + \frac{ED_2}{(1 + \nu)r^2} \\ \tau_{r\theta} = 0 \end{cases} \quad (3)$$

此处,对于铜有 $r_0 = 0$, 代入式(2),可得铜的径向位移为:

$$u_r^{Cu} = \frac{(1 + \nu^{Cu})\alpha^{Cu}\Delta T r}{2} + \frac{r}{2}D_1 + \frac{1}{r}D_2 \quad (4)$$

将 $r_0=0$ 代入式(3)可得铜的应力分量为:

$$\begin{cases} \sigma_r^{\text{Cu}} = -\frac{E^{\text{Cu}}\alpha^{\text{Cu}}\Delta T}{2} + \frac{E^{\text{Cu}}D_1}{2(1-\nu^{\text{Cu}})} - \frac{E^{\text{Cu}}D_2}{(1+\nu^{\text{Cu}})r^2} \\ \sigma_\theta^{\text{Cu}} = -\frac{E^{\text{Cu}}\alpha^{\text{Cu}}\Delta T}{2} + \frac{E^{\text{Cu}}D_1}{2(1-\nu^{\text{Cu}})} + \frac{E^{\text{Cu}}D_2}{(1-\nu^{\text{Cu}})r^2} \\ \tau_{r\theta}^{\text{Cu}} = 0 \end{cases} \quad (5)$$

铜在 $r=0$ 处有位移边界条件 $u_r^{\text{Cu}}=0$, 在 $r=a$ 处有应力边界条件 $\sigma_r^{\text{Cu}}=-P_1$, 则可以解得:

$$D_1 = (1-\nu^{\text{Cu}})\alpha^{\text{Cu}}\Delta T - \frac{2(1-\nu^{\text{Cu}})P_1}{E^{\text{Cu}}}, \quad D_2 = 0 \quad (6)$$

将 D_1 和 D_2 的结果代入式(5), 可得铜的应力分量:

$$\sigma_r^{\text{Cu}} = \sigma_\theta^{\text{Cu}} = -P_1, \quad \tau_{r\theta}^{\text{Cu}} = 0 \quad (7)$$

此外, 还可以得到铜在其外表面边界处的径向位移:

$$u_r^{\text{Cu}} \Big|_{r=a} = \alpha^{\text{Cu}}a\Delta T - \frac{(1-\nu^{\text{Cu}})}{E^{\text{Cu}}}aP_1 \quad (8)$$

同样的, 对于硅有 $r_0 = a$, 代入式(2)可得硅的径向位移为:

$$u_r^{\text{Si}} = \frac{(1+\nu^{\text{Si}})\alpha^{\text{Si}}\Delta T(r^2 - a^2)}{2r} + \frac{r}{2}D_3 + \frac{1}{r}D_4 \quad (9)$$

其中, D_3 、 D_4 为待定常数。将 $r_0=a$ 代入式(3)可得硅的应力分量为:

$$\begin{cases} \sigma_r^{\text{Si}} = -\frac{E^{\text{Si}}\alpha^{\text{Si}}\Delta T(r^2 - a^2)}{2r^2} + \frac{E^{\text{Si}}D_3}{2(1-\nu^{\text{Si}})} - \frac{E^{\text{Si}}D_4}{(1+\nu^{\text{Si}})r^2} \\ \sigma_\theta^{\text{Si}} = \frac{E^{\text{Cu}}\alpha^{\text{Cu}}\Delta T(r^2 - a^2)}{2r^2} - E^{\text{Si}}\alpha^{\text{Si}}\Delta T + \\ \frac{E^{\text{Si}}D_3}{2(1-\nu^{\text{Si}})} + \frac{E^{\text{Si}}D_4}{(1+\nu^{\text{Si}})r^2} \\ \tau_{r\theta}^{\text{Si}} = 0 \end{cases} \quad (10)$$

对于硅在 $r=a$ 处有应力边界条件 $\sigma_r^{\text{Si}}=-P_1$, 在 $r=b$ 处有应力边界条件 $\sigma_r^{\text{Si}}=0$, 则可以解得:

$$\begin{aligned} D_3 &= (1-\nu^{\text{Si}})\alpha^{\text{Si}}\Delta T + \frac{2(1-\nu^{\text{Si}})a^2P_1}{E^{\text{Si}}(b^2 - a^2)} \\ D_4 &= \frac{(1+\nu^{\text{Si}})\alpha^{\text{Si}}\Delta Ta^2}{2} + \frac{(1+\nu^{\text{Si}})a^2b^2P_1}{E^{\text{Si}}(b^2 - a^2)} \end{aligned} \quad (11)$$

将 D_3 和 D_4 的代入式(10)可以得到硅的应力分量:

$$\begin{cases} \sigma_r^{\text{Si}} = \left(1 - \frac{b^2}{r^2}\right) \frac{a^2P_1}{b^2 - a^2} \\ \sigma_\theta^{\text{Si}} = \left(1 + \frac{b^2}{r^2}\right) \frac{a^2P_1}{b^2 - a^2} \\ \tau_{r\theta}^{\text{Si}} = 0 \end{cases} \quad (12)$$

硅在其内表面边界处的径向位移为:

$$u_r^{\text{Si}} \Big|_{r=a} = \alpha^{\text{Si}}\Delta Ta + \frac{[a^2(1-\nu^{\text{Si}}) + b^2(1+\nu^{\text{Si}})]aP_1}{E^{\text{Si}}(b^2 - a^2)} \quad (13)$$

在两种材料的交界面处, 其径向位移应相等, 即 $u_r^{\text{Cu}} \Big|_{r=a} = u_r^{\text{Si}} \Big|_{r=a}$, 则可以解得:

$$P_1 = \frac{E^{\text{Cu}}E^{\text{Si}}(\alpha^{\text{Cu}} - \alpha^{\text{Si}})\Delta T}{E^{\text{Si}}(1-\nu^{\text{Cu}}) + E^{\text{Cu}}\left(\frac{q^2+1}{q^2-1} + \nu^{\text{Si}}\right)} \quad (14)$$

其中, $q=b/a$ 是硅外径与铜半径之比。将 P_1 结果代入式(7)可得铜的应力结果:

$$\begin{cases} \sigma_r^{\text{Cu}} = \sigma_\theta^{\text{Cu}} = -\frac{E^{\text{Cu}}E^{\text{Si}}(\alpha^{\text{Cu}} - \alpha^{\text{Si}})\Delta T}{E^{\text{Si}}(1-\nu^{\text{Cu}}) + E^{\text{Cu}}\left(\frac{q^2+1}{q^2-1} + \nu^{\text{Si}}\right)} \\ \tau_{r\theta}^{\text{Cu}} = 0 \end{cases} \quad (15)$$

将 P_1 代入式(12)可得硅的应力结果:

$$\begin{cases} \sigma_r^{\text{Si}} = \left(1 - \frac{q^2}{(r/a)^2}\right) \frac{1}{q^2-1} \cdot \frac{E^{\text{Cu}}E^{\text{Si}}(\alpha^{\text{Cu}} - \alpha^{\text{Si}})\Delta T}{E^{\text{Si}}(1-\nu^{\text{Cu}}) + E^{\text{Cu}}\left(\frac{q^2+1}{q^2-1} + \nu^{\text{Si}}\right)} \\ \sigma_\theta^{\text{Si}} = \left(1 + \frac{q^2}{(r/a)^2}\right) \frac{1}{q^2-1} \cdot \frac{E^{\text{Cu}}E^{\text{Si}}(\alpha^{\text{Cu}} - \alpha^{\text{Si}})\Delta T}{E^{\text{Si}}(1-\nu^{\text{Cu}}) + E^{\text{Cu}}\left(\frac{q^2+1}{q^2-1} + \nu^{\text{Si}}\right)} \\ \tau_{r\theta}^{\text{Si}} = 0 \end{cases} \quad (16)$$

由式(15)可知, 铜的径向正应力和环向正应力是相等的。根据如下材料参数^[11], 镀铜弹性模量 70GPa、泊松比 0.34、热膨胀系数 18ppm/°C, 硅弹性模量 129GPa、泊松比 0.28、热膨胀系数 2.8ppm/°C, 计算得到的铜中应力随比率 q 变化的结果, 如图 3 所示。图 3 中给出了温度变化 ΔT 为 -100°C、-165°C、100°C 和 165°C 这 4 种情况的结果。由于铜的热膨胀系数比硅的要大, 因此在升温过程中, 铜中的应力状态为双向受压, 相对的, 在降温过程中铜为双向受拉。双向受拉是一个较危险的应力状态, 容易在铜中生成孔洞。

比率 q 可表示 TSV 的间距与其直径之比, 则由图 3 可以得到, 铜中的应力随孔距增加而增加。当 TSV 孔距较小时增加较快, 当孔距增大到 3 倍于 TSV 直径后, 铜中的应力将趋于稳定不再变化。

根据式(16)计算得到硅中径向正应力和环向正应力沿半径方向变化结果,如图4所示。给定温度变化为从-40℃到125℃来得到最大应力。硅中的最大径向正应力和最大环向正应力均发生在内表面 $r=a$ 处,且正应力沿半径方向减小。

随着比率 q 的增加,硅中的径向正应力增加,而环向正应力减小。此外,当比率 q 较小时,应力对其变化更加敏感,例如当 q 由2增大到3时,径向正应力增加了近15%,而当 q 从4增大到5时,径向正应力仅增加了2%。由此可知,当TSV孔距增大到孔直径的3倍以上时,硅中的应力将不再随孔距增加发生明显变化。

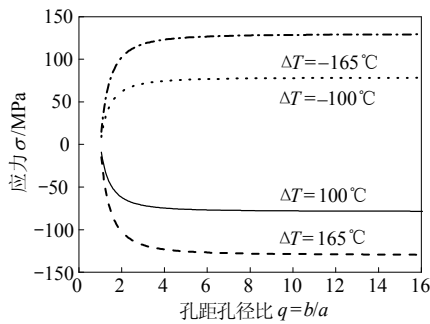


图3 不同温度载荷下铜中应力结果

Fig.3 The stress in the copper under different temperature excursion

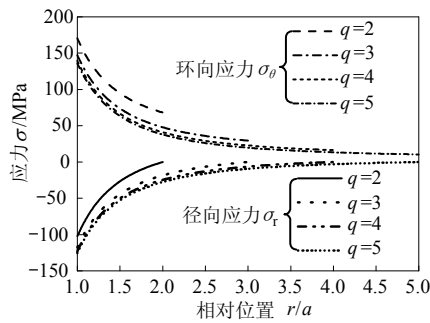
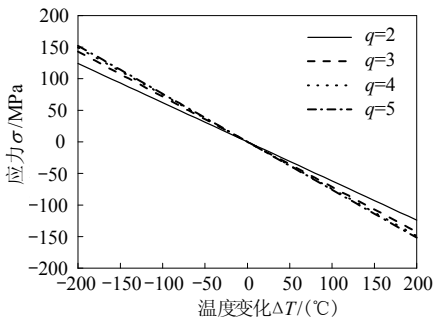
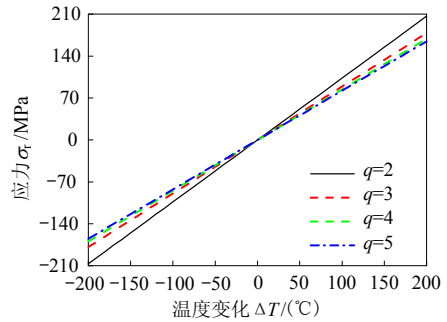


图4 硅中应力沿径向分布

Fig.4 The stress in the silicon along the radial direction



(a) 径向正应力



(b) 环向正应力

图5 硅中应力随温度变化结果

Fig.5 The stress in the silicon against ΔT

图5给出了硅中最大径向正应力和环向正应力,即 $r=a$ 处应力,随温度 ΔT 变化的结果。应力与 ΔT 之间为线性关系。升温过程中,即 ΔT 为正,硅中最大径向正应力为压应力,最大环向正应力为拉应力。降温过程中,即 ΔT 为负,硅中最大径向正应力为拉应力,最大环向正应力为压应力。当比率 q 增加,硅中最大径向正应力的斜率增加,最大环向正应力的斜率减小。由此可知,当孔距增大,硅中最大径向正应力增加,最大环向正应力减小。

1.2 部分填充铜 TSV 转接板解析解模型

为了与完全填充铜的 TSV 转接板应力作比较,计算了部分填充铜的 TSV 转接板应力。图6给出了模型,铜的内外径分别为 c 和 a ,硅的外径为 b 。

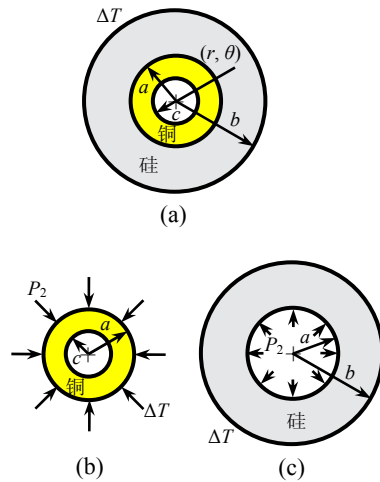


图6 部分填充铜的 TSV 转接板解析解计算模型

Fig.6 A plane stress model of the partial copper-filled TSV

与1.1节方法类似,对于空心铜有 $r_0=c$,且在 $r=c$ 处有应力边界条件 $\sigma_r^{Cu}=0$,在 $r=a$ 处有应力边界条件 $\sigma_r^{Cu}=-P_2$,可以得到铜、硅中应力分量为:

$$\left\{ \begin{aligned} \sigma_r^{\text{Cu}} &= -\left(1 - \frac{k^2}{(r/a)^2}\right) \frac{1}{1-k^2} \cdot \frac{E^{\text{Cu}} E^{\text{Si}} (\alpha^{\text{Cu}} - \alpha^{\text{Si}}) \Delta T}{E^{\text{Si}} \left(\frac{1+k^2}{1-k^2} - \nu^{\text{Cu}}\right) + E^{\text{Cu}} \left(\frac{q^2+1}{q^2-1} + \nu^{\text{Si}}\right)} \\ \sigma_\theta^{\text{Cu}} &= -\left(1 + \frac{k^2}{(r/a)^2}\right) \frac{1}{1-k^2} \cdot \frac{E^{\text{Cu}} E^{\text{Si}} (\alpha^{\text{Cu}} - \alpha^{\text{Si}}) \Delta T}{E^{\text{Si}} \left(\frac{1+k^2}{1-k^2} - \nu^{\text{Cu}}\right) + E^{\text{Cu}} \left(\frac{q^2+1}{q^2-1} + \nu^{\text{Si}}\right)} \\ \tau_{r\theta}^{\text{Cu}} &= 0 \end{aligned} \right. \quad (17)$$

$$\left\{ \begin{aligned} \sigma_r^{\text{Si}} &= \left(1 - \frac{q^2}{(r/a)^2}\right) \frac{1}{q^2-1} \cdot \frac{E^{\text{Cu}} E^{\text{Si}} (\alpha^{\text{Cu}} - \alpha^{\text{Si}}) \Delta T}{E^{\text{Si}} \left(\frac{1+k^2}{1-k^2} - \nu^{\text{Cu}}\right) + E^{\text{Cu}} \left(\frac{q^2+1}{q^2-1} + \nu^{\text{Si}}\right)} \\ \sigma_\theta^{\text{Si}} &= \left(1 + \frac{q^2}{(r/a)^2}\right) \frac{1}{q^2-1} \cdot \frac{E^{\text{Cu}} E^{\text{Si}} (\alpha^{\text{Cu}} - \alpha^{\text{Si}}) \Delta T}{E^{\text{Si}} \left(\frac{1+k^2}{1-k^2} - \nu^{\text{Cu}}\right) + E^{\text{Cu}} \left(\frac{q^2+1}{q^2-1} + \nu^{\text{Si}}\right)} \\ \tau_{r\theta}^{\text{Si}} &= 0 \end{aligned} \right. \quad (18)$$

其中： $q=b/a$ 为硅外径与铜外径之比； $k=c/a$ 为铜的内外径之比。

根据式(17)计算得到铜中径向正应力和环向正应力沿半径方向变化的结果，图 7 为当 $q=5$ 时， k 取不同值得到的结果，其中温度变化 $\Delta T=165^\circ\text{C}$ 。在升温过程中，铜中的径向和环向正应力均为压应力。径向正应力沿着铜半径方向逐渐增加，在铜的外表面处达到最大值。环向正应力在铜的内表面处

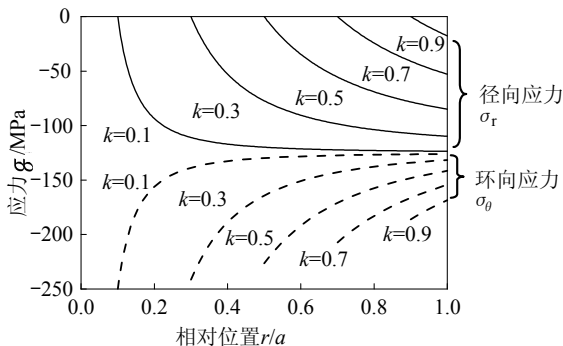


图 7 铜中应力沿径向分布($q=5$)
Fig.7 The stress in the copper along the radial direction ($q=5$)

最大，且沿着半径方向逐渐减小。铜中最大径向和环向正应力都随着镀铜厚度的降低而显著减小。

由式(18)得到硅中径向和环向正应力沿半径方向变化结果如图 8 所示，其中 $q=5$ ， k 取不同值，温度变化 $\Delta T=165^\circ\text{C}$ 。硅中最大径向正应力和最大环向正应力都发生在内表面 $r=a$ 处，且均沿着硅的半径方向减小。结果表明，镀铜厚度对硅中应力影响显著，当厚度减薄后，硅中应力会明显降低。

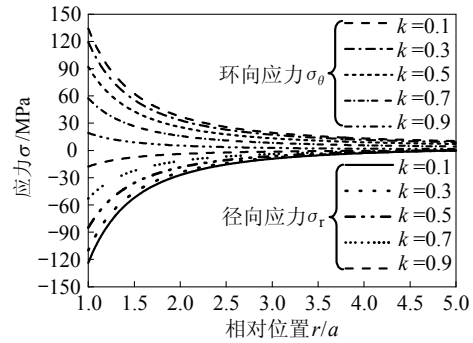
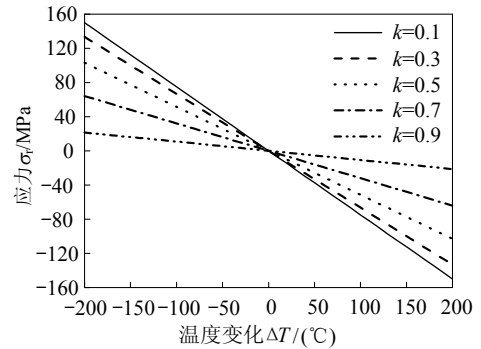
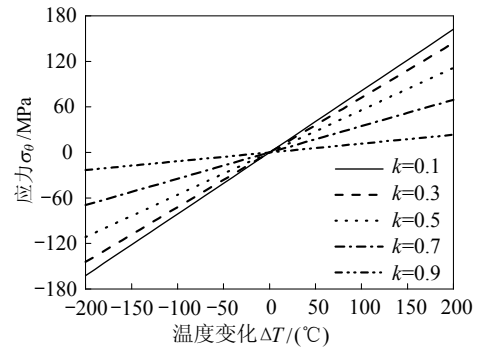


图 8 硅中应力沿径向分布($q=5$)
Fig.8 The stress in the silicon along the radial direction ($q=5$)

图 9 给出了 k 取不同值时硅中最大径向正应力和最大环向正应力随温度变化 ΔT 变化的结果。径向正应力和环向正应力都随 k 增加而减小，即硅中应力可通过减薄镀铜层厚度降低。



(a) 径向正应力



(b) 环向正应力

图 9 硅中应力随温度变化结果($q=5$)
Fig.9 The stress in the silicon against temperature excursion ($q=5$)

1.3 完全填充铜与部分填充铜应力结果对比

根据通孔为完全填充铜解析解式(15)和式(16)以及部分填充铜解析解式(17)和式(18)讨论镀铜厚度对转接板应力的影响。在铜和硅的交界面 $r=a$ 处得到的径向正应力结果既是硅中最大径向正应力也是铜中最大径向正应力。因此将不同镀铜厚度情况下此处的径向正应力结果列于表 1 中。在部分填充铜的 TSV 中, 由于铜是空心, 可以向内表面方向自由膨胀, 则其径向应力可以得到释放。与完全填充铜情况相比, 部分填充铜转接板中的最大径向正应力随镀铜层减薄而显著减小。

表 1 完全和部分填充铜 TSV 转接板最大径向正应力

Table 1 The maximum radial stress in fully copper-filled and partially copper-filled TSV

孔距与孔		最大径向应力/MPa				
直径比率	完全填充铜	部分填充铜				
q		$k=0.1$	$k=0.3$	$k=0.5$	$k=0.7$	$k=0.9$
2	-102.29	-101.10	-91.72	-73.67	-48.26	-17.14
3	-117.81	-116.23	-104.00	-81.40	-51.46	-17.53
4	-123.03	-121.37	-108.06	-83.86	-52.43	-17.64
5	-125.42	-123.63	-109.89	-84.96	-52.86	-17.69
9	-128.32	-126.45	-112.11	-86.28	-53.37	-17.74

铜中最大环向正应力结果对比列于表 2 中, 可以看到, 虽然随着铜厚度的减小, 铜中环向正应力也在减小, 但始终大于完全填充铜中的环向正应力。表 3 为硅中最大环向正应力结果对比, 硅中环向正应力随着铜厚度减小而明显减小。

表 2 完全和部分填充铜 TSV 转接板铜中最大环向正应力

Table 2 The maximum hoop stress in the copper in fully and partially copper-filled TSV

孔距与孔		铜中最大环向应力/MPa				
直径比率	完全填充铜	部分填充铜				
q		$k=0.1$	$k=0.3$	$k=0.5$	$k=0.7$	$k=0.9$
2	-102.29	-204.24	-201.58	-196.46	-189.25	-180.42
3	-117.81	-234.81	-228.58	-217.05	-201.79	-184.50
4	-123.03	-245.08	-237.48	-223.62	-205.61	-185.67
5	-125.42	-249.77	-241.52	-226.55	-207.29	-186.18
9	-128.32	-255.46	-246.40	-230.08	-209.28	-186.77

以上分析表明, 随着镀铜层的减薄, 硅中径向正应力和环向正应力均减小, 铜中径向正应力减小, 而环向正应力始终大于完全填充铜情况。需要注意的是, 虽然硅中应力可以通过减薄镀铜层而降低, 但是如果镀铜层过薄, 会容易发生褶皱, 从而引发铜与硅之间的脱层, 因此应综合各方面因素谨慎选择合理的镀铜厚度。

表 3 完全和部分填充铜 TSV 转接板硅中最大环向正应力

Table 3 The maximum hoop stress in the silicon in fully and partially copper-filled TSV

孔距与孔		最大环向应力/MPa				
直径比率	完全填充铜	部分填充铜				
q		$k=0.1$	$k=0.3$	$k=0.5$	$k=0.7$	$k=0.9$
2	170.48	168.50	152.86	122.79	80.43	28.57
3	147.26	145.29	130.00	101.74	64.32	21.91
4	139.44	137.49	122.46	95.037	59.42	19.990
5	135.87	133.94	119.05	92.04	57.26	19.16
9	131.53	129.61	114.91	88.44	54.70	18.19

2 含 9 个 TSV 的转接板有限元模型

通过建立含 9 个 TSV 的转接板的二维有限元模型, 计算了温度变化范围从 -40°C ~ 125°C 时硅和铜中的热应力, 分析了 TSV 之间交互作用对应力影响。

2.1 完全填充铜 TSV 转接板的有限元模型

建立了包括 9 个完全填充铜的 TSV 转接板的二维有限元模型, 如图 10 所示。模型中铜直径 a 为 $25\mu\text{m}$, TSV 间距 $b=50\mu\text{m}$ 、 $75\mu\text{m}$ 、 $100\mu\text{m}$ 和 $125\mu\text{m}$, 即比率 $q=2$ 、 3 、 4 和 5 , 转接板的尺寸为 $150\mu\text{m}\times 150\mu\text{m}$, $225\mu\text{m}\times 225\mu\text{m}$, $300\mu\text{m}\times 300\mu\text{m}$ 和 $375\mu\text{m}\times 375\mu\text{m}$ 。

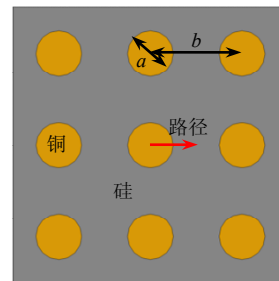


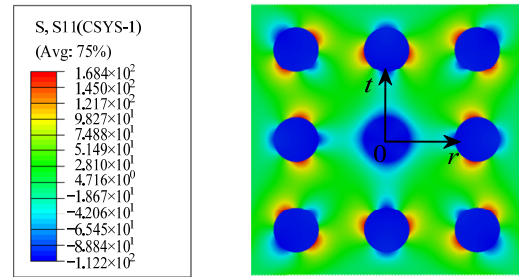
图 10 完全填充铜 TSV 转接板有限元模型

Fig.10 The finite element model of the interposer with fully copper-filled TSVs

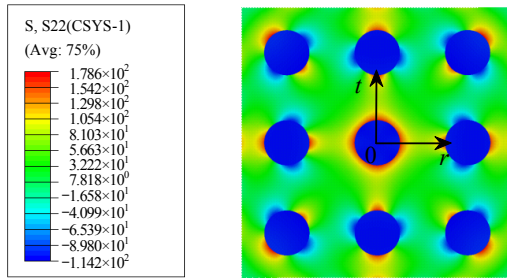
单元类型为 ABAQUS 中的 CPS4 单元^[12], 即四节点双线性完全积分平面应力单元。对于比率 $q=2$ 、 3 、 4 和 5 的模型分别共有 77749、88672、100270 和 106834 个单元。

图 11 和 12 给出了 q 取 2 和 5 情况下含 9 个完全填充铜的 TSV 转接板的应力云图。位于中间的 TSV 可以用于分析孔间的相互影响, 为了得到中间 TSV 的径向和环向正应力结果, 建立如图所示柱坐标系, 则应力分量 11、22 即代表径向和环向正应力。图 11 中可以看到明显的孔间应力的交互作用, 而图 12 中则已经观察不到孔应力间的相互影响,

即当 q 增大时, 孔间的相互影响会随之减小。



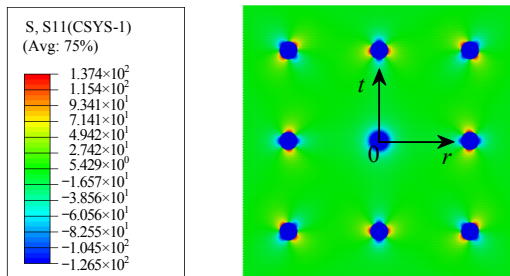
(a) 径向正应力



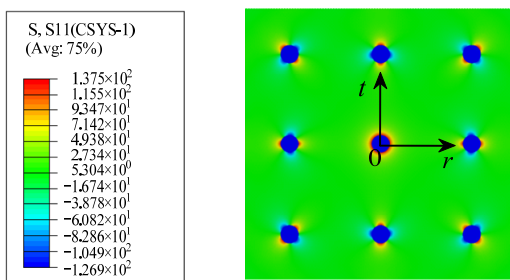
(b) 环向正应力

图 11 完全填充铜 TSV 转接板应力($q=2$)

Fig.11 The stress results of the interposer fully copper-filled TSVs ($q=2$)



(a) 径向正应力



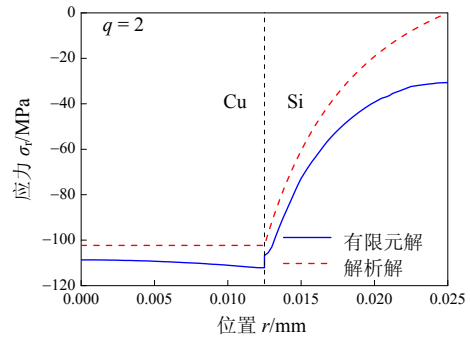
(b) 环向正应力

图 12 完全填充铜 TSV 转接板应力($q=5$)

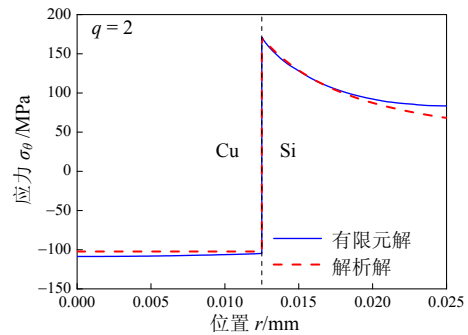
Fig.12 The stress results of the interposer with fully copper-filled TSVs ($q=5$)

2.2 解析解与有限元结果比较

对于完全填充铜的情况, 图 13 和图 14 给出了 $q=2$ 和 $q=5$ 时有限元与解析解计算的结果对比, 其中有限元结果为沿着图 10 中标出的路径取出的应力值, 解析解是由式(15)和式(16)计算得到。



(a) 径向正应力



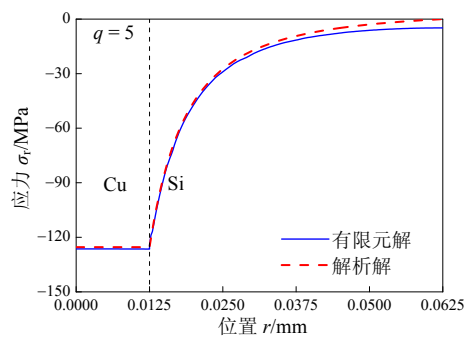
(b) 环向正应力

图 13 完全填充铜 TSV 转接板沿路径应力结果($q=2$)

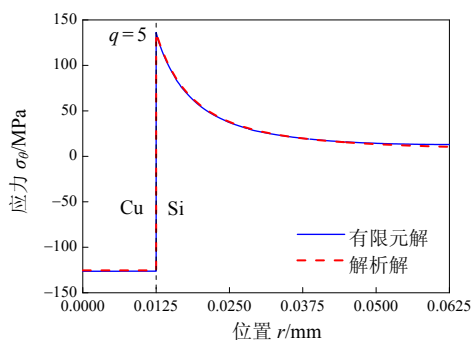
Fig.13 The stress results along the path of the interposer with fully copper-filled TSVs ($q=2$)

由图 13 可知, $q=2$ 时, 硅和铜中的径向正应力解析解与有限元分析结果有一定偏差, 且沿着半径方向差距加大, 即孔距较小时, TSV 间径向正应力会有明显的相互影响, 对铜和硅交界处的径向正应力影响较小, 沿着硅半径方向影响越发明显。而环向正应力受交互作用影响较小, 仅在距离中心较远处, 会对硅中环向正应力有少许影响。图 14 表明, 当孔距增大到五倍于孔直径时, TSV 间应力的相互作用基本消失。

铜和硅中的最大径向正应力有限元和解析解结果的差距随比率 q 的增加而减小。对于铜中径向正应力, 当比率 q 达到 3 以上时解析解结果为 -117.807MPa 与有限元解 -121.168MPa , 差距为 2.77%, 吻合较好。对于硅中径向正应力, 当 $q=2$ 时,



(a) 径向正应力



(b) 环向正应力

图 14 完全填充铜 TSV 转接板沿路径应力结果($q=5$)Fig.14 The stress results along the path of the interposer with fully copper-filled TSVs ($q=5$)

解析解为 -102.288MPa 与有限元结果 -106.740MPa 的差距为 4.17%，不足 5%。铜和硅的最大环向正应力有限元和解析解结果差距始终较小，即 TSV 间的环向正应力没有明显的交互作用。

以上分析表明，当孔间距与孔直径之比达到 3 时，解析解可以给出较准确的完全填充铜的 TSV 转接板铜和硅中的径向正应力结果，而无论孔距为多大时，解析解计算得到的铜和硅中的环向正应力结果都足够精确。

3 结论

本文研究了通孔为完全填充铜和部分填充铜的 TSV 转接板在温度载荷作用下的热应力，给出了两种情况下铜和硅中应力的解析解，并将其用于分析各个设计参数对转接板上应力状态的影响情况。建立了 TSV 转接板的有限元模型，并通过对比验证了解析解并给出了解析解的适用范围，得到以下结论：

(1) 通过与有限元结果对比可知给出的 TSV 转接板的热应力解析解是合理可靠的，且其与有限元计算结果的差距随孔距加大而减小，当孔距达到 3 倍于 TSV 直径时，解析解即可以给出准确的热应力结果。

(2) 对于完全填充铜的 TSV 转接板，铜在升温过程中应力状态为双向受压，降温过程中为双向受拉，当 TSV 孔距与孔直径之比较小时，铜中应力随孔距增加而增加，当比率超过 3 时，铜中应力将不再会随孔距增加而明显变化。

(3) 对于完全填充铜的 TSV 转接板，硅中最大径向正应力和最大环向正应力均发生于铜界面处，随着孔距增加，硅中径向正应力增加而环向正应力减小，当孔距达到孔直径的 3 倍时，应力值

会趋于稳定，并不再会随孔距增加而明显变化。

(4) 硅中径向正应力和环向正应力都可以通过减薄镀铜层而明显降低，铜中径向正应力随其厚度减小而减小，但环向正应力始终大于完全填充铜中的应力值。

参考文献：

- [1] Lau J H. Overview and outlook of through-silicon via (TSV) and 3D integrations [J]. *Microelectronics International*, 2011, 28(2): 8—22.
- [2] Tanaka N, Sato T, Yamaji Y, Morifuji T, Umemoto M, Takahashi K. Mechanical effects of copper through-vias in a 3D die-stacked module [C]. United States: Institute of Electrical and Electronics Engineers Inc., 2002: 473—479.
- [3] Ranganathan N, Prasad K, Balasubramanian N, Pey K L. A study of thermo-mechanical stress and its impact on through-silicon vias [J]. *Journal of Micromechanics and Microengineering*, 2008, 13(7): 075018(1)—075018(13).
- [4] Dixit P, Sun Y F, Miao J M, Pang J H L, Chatterjee R, Tummala R R. Numerical and experimental investigation of thermomechanical deformation in high-aspect-ratio electroplated through-silicon vias [J]. *Journal of The Electrochemical Society*, 2008, 155(12): H981—H986.
- [5] Liu X, Chen Q, Dixit P, Chatterjee R, Tummala R R, Sitaraman S K. Failure mechanisms and optimum design for electroplated copper through-silicon vias (TSV) [C]. United States: Institute of Electrical and Electronics Engineers Inc., 2009: 624—629.
- [6] Liu X, Chen Q, Sundaram V, Simmons-Matthews Margaret, Wachtler Kurt P, Tummala Rao R, Sitaraman Suresh K. Thermo-mechanical behavior of through silicon vias in a 3D integrated package with inter-chip microbumps [C]. United States: Institute of Electrical and Electronics Engineers Inc., 2011: 1190—1195.
- [7] Selvanayagam C S, Lau J H, Zhang X W, Seah S K W, Vaidyanathan K, Chai T C. Nonlinear thermal stress/strain analyses of copper filled TSV (through silicon via) and their flip-chip microbumps [J]. *IEEE Transactions on Advanced Packaging*, 2009, 32(4): 720—728.
- [8] Khan N, Rao V S, Lim S, We H S, Lee V, Zhang X W, Liao E B, Nagarajan R, Chai T C, Kripesh V, Lau JH. Development of 3-D silicon module with TSV for system in packaging [J]. *IEEE Transactions on Components and Packaging Technologies*, 2010, 33(1): 3—9.
- [9] Ryu S K, Lu K H, Zhang X F, Im J H, Ho P S, Huang R. Impact of near-surface thermal stresses on interfacial reliability of through-silicon vias for 3-D interconnects [J]. *IEEE Transactions on Device and Materials Reliability*, 2011, 11(1): 35—43.
- [10] Timoshenko S, Goodier J N. *Theory of elasticity* [M]. New York: McGraw-Hill, 1970: 116—121.
- [11] Read D T, Cheng Y W, Geiss R. Morphology, microstructure, and mechanical properties of a copper electrodeposit [J]. *Microelectronic Engineering*, 2004, 75: 63—70.
- [12] Dassault Systèmes Simulia Corp.. ABAQUS version 6.10 documentation [M]. United States: Dassault Systèmes Simulia Corp., 2010: 28.1—28.2.