

基于 FPGA 的 SAR 回波仿真快速实现方法

王虹现, 全英汇, 邢孟道, 张守宏

(西安电子科技大学雷达信号处理国家重点实验室, 陕西 西安 710071)

摘要: 回波仿真是进行合成孔径雷达 (synthetic aperture radar, SAR) 研究的重要途径, 但其计算量巨大, 所需的时间较长。为了快速实现 SAR 回波仿真, 提出一种改进的同心圆方法进行快速计算, 同时考虑到运算较为规整的特点, 采用现场可编程门阵列 (field programmable gate array, FPGA) 作为主处理芯片。设计了专用于 SAR 回波信号模拟的数字信号处理板卡, 并在板卡上编程实现整个回波模拟算法, 给出资源使用情况和量化噪声影响, 实际应用结果显示, 采用 FPGA 来实现 SAR 回波仿真可以在保证精度的前提下大大加快仿真速度。

关键词: 合成孔径雷达; 仿真; 现场可编程门阵列; 数字信号处理板

中图分类号: TP 391.9

文献标志码: A

DOI: 10.3969/j.issn.1001-506X.2010.11.06

Fast realization of SAR echo simulation based on FPGA

WANG Hong-xian, QUAN Ying-hui, XING Meng-dao, ZHANG Shou-hong

(National Key Lab of Radar Signal Processing, Xidian Univ., Xi'an 710071, China)

Abstract: Echo simulation is of great significance to the research on synthetic aperture radar (SAR), but massive computation and longer time are needed. In order to realize SAR echo simulation fast, an improved concentric circles method is adopted to obtain a fast computation. Considering that the computation has the characteristics of regulation, the field programmable gate array (FPGA) is adopted as the kernel chip to design the digital signal processing board to be specially used in SAR echo simulation. The simulation algorithm is realized on the board by programming, and then the resource usage and the quantization noise are given. The application result shows that the realization of SAR echo simulation based on FPGA can greatly accelerate the simulation speed and significantly reduce energy consumption.

Keywords: synthetic aperture radar (SAR); simulation; field programmable gate array (FPGA); digital signal processing board

0 引言

现代战争需要对战场态势即时掌握, 合成孔径雷达 (synthetic aperture radar, SAR)^[1]能得到地面的高分辨图像, 并且不惧各种恶劣天气如大雾、大雨、沙尘暴和云层, 不受白天和黑夜的影响, 具有很大的作用距离, 可以大大提高雷达的信息获取能力, 已成为战场侦察的主要手段。SAR 回波仿真^[2-6]就是模拟 SAR 的工作过程使用计算的方法产生回波数据, 利用仿真数据可以验证各种成像算法、分析系统性能, 并对系统参数的选择具有指导作用。在 SAR 系统方案设计、成像处理算法研究、噪声和杂波抑制等场合, 需要有符合特定条件下的 SAR 原始回波信号, 这些数据通过雷达载体飞行获得往往不太实际, 所以通过模拟来获得所需要的原始回波信号是一个重要的解决手段。

文献[7]针对星载 SAR 原始回波数据仿真进行研究, 建立了卫星姿态扰动模型, 提出了一种距离迁移校正方法, 以优化成像处理算法与 SAR 系统参数等方面的工作。然而, 由于 SAR 成像场景较大, SAR 回波信号仿真的运算量十分巨大, 进行一次仿真耗费的时间很长, 如果用一台计算机来完成运算, 则需要几个小时甚至数月才能完成, 这给成像算法的验证和 SAR 系统性能的评估带来了一定的麻烦, 所以需要采用一些方法来缩短回波仿真数据产生的时间。从算法的角度, 文献[8]在频域实现线性时不变滤波以产生场景回波, 能够有效减小运算量。从工程实现的角度, 文献[9]提出一种基于并行计算的有效原始数据产生方法。文献[10]提出一种基于显卡进行 SAR 回波仿真的方法, 在一定程度上可以加快运算速度。文献[11]基于矩阵实验室 (matrix laboratory, MATLAB) 软件平台中的分布式计算工

收稿日期: 2009-11-23; 修回日期: 2010-06-10。

基金项目: 国家自然科学基金重大项目 (60890072) 资助课题

作者简介: 王虹现 (1979-), 男, 博士研究生, 主要研究方向为雷达成像。E-mail: hxwang@mail.xidian.edu.cn

具箱(distributed computing toolbox, DCT),使用多台计算机利用对场景划分的方法进行 SAR 回波数据并行计算的仿真。文献[12]基于通用计算机平台构成机群,采用套接字通信机制进行消息传递及数据传送,实现了回波仿真的并行化处理。文献[13]基于网格计算通过多个计算节点的协同工作来完成仿真任务。然而,这些研究[11-13]都是基于通用中央处理单元(central processing unit, CPU)平台进行计算,仿真效率低下,对于比较大的场景,要么所需的设备量过于庞大,要么就是对仿真速度的提升有限,难以满足时效性的要求。

为了快速实现 SAR 回波仿真,考虑到距离雷达相同长度的点位于同一个距离单元上,本文提出一种改进的同心圆方法,即将场景中的点沿着以雷达为圆心的同心圆先进行累加,首先得到雷达的一维距离像,然后利用快速傅里叶变换(fast Fourier transform, FFT)在频域快速实现一次仿真回波的生成。另外考虑到 SAR 回波仿真具有运算较为规整的特点,本文采用高性能现场可编程门阵列(field programmable gate array, FPGA)作为主处理芯片,并在设计的数字信号处理板上编程实现了 SAR 回波仿真,从而大大加快了仿真速度。

本文首先给出 SAR 回波仿真的信号模型;随后提出改进的同心圆快速算法;接着采用 FPGA 作为主处理芯片,设计了专用于 SAR 回波仿真的数字信号处理板卡;然后在 FPGA 中编程实现整个处理流程,给出运行速度和资源占用情况,并给出实现过程中的量化误差;最后给出具体的应用结果。

1 信号模型

回波信号的数学模型是 SAR 成像算法研究的基础,1982 年文献[14]提出了一种普遍适用于机载 SAR 和星载 SAR 的回波信号模型。

设雷达发射的脉冲串为

$$f(t) = \sum_{m=-\infty}^{\infty} p(t-mT) \quad (1)$$

式中, T 为脉冲重复周期,每个发射的脉冲为

$$p(t) = a(t) \cos [2\pi f_c t + \phi(t)] \quad (2)$$

式中, f_c 为载频,假设发射的是线性调频信号,则 $\phi(t) = \pi k_r t^2$; k_r 为距离向的调频率; $a(t)$ 是定义在区间 $(-T_p/2, T_p/2)$ 上的矩形窗函数,即

$$a(t) = \begin{cases} 1, & -T_p/2 \leq t \leq T_p/2 \\ 0, & \text{其他} \end{cases} \quad (3)$$

式中, T_p 为脉冲宽度。

在任意时刻 t , 设地面上某一散射点到天线相位中心的距离为 R , 则该散射点的回波信号可以表示为

$$s_r(t) = \sum_{m=-\infty}^{\infty} A \cdot p[t-mT-2R/c] \quad (4)$$

式中, A 为接收信号的幅度因子,它与目标的后向散射系数及天线方向图有关, c 为光速。利用式(4),经过正交解调后的回波信号可以表示为

$$s_r(t) = \sum_{m=-\infty}^{\infty} A \cdot a[t-mT-2R/c] \cdot \exp \left\{ -j \frac{4\pi R}{\lambda} + j\phi[t-mT-2R/c] \right\} \quad (5)$$

式中, λ 为雷达发射电磁波的波长,式(5)即为 SAR 点目标回波信号的数学模型。

实际中,合成孔径雷达的目标是地面上的一个大面积目标,面目标可以看作是由场景中大量的点目标组成的,其回波信号模型为

$$s(t) = \sum_{k=1}^L \sum_{m=-\infty}^{\infty} A_k \cdot a[t-mT-2R(m,k)/c] \cdot \exp \left\{ -j \frac{4\pi R(m,k)}{\lambda} + j\phi[t-mT-2R(m,k)/c] \right\} \quad (6)$$

式中, L 为场景中点目标的个数; A_k 为第 k 个目标回波的幅度因子; $R(m,k)$ 为第 k 个目标到天线相位中心的距离。而目标点与雷达的距离信息就是通过雷达运动的瞬时位置和位置信息得到的,如式(7)所示。

$$R(m,k) = \sqrt{(x_m - x_k)^2 + (y_m - y_k)^2 + (z_m - z_k)^2} \quad (7)$$

式中, x_m, y_m, z_m 和 x_k, y_k, z_k 分别为雷达平台和目标点的位置信息。

为了实现大场景的回波信号产生,首先要通过建立包含雷达平台运动轨迹和场景位置在内的三维模型,这主要通过通过在仿真软件中设置目标与雷达平台的三维位置决定。在每个方位时刻,分别计算所有散射点到雷达平台的作用距离,利用式(6)计算出场景中每个散射点的回波,并对所有散射点进行复相加,形成一个方位时刻的雷达接收到的回波数据。至于场景的布置,是通过已知的 SAR 的灰度图像实现的。因为已知的图像都是离散的数字图像,所以在仿真场景布点的时候点与点之间的距离要小于实现 SAR 图像的分辨率。这种逐点计算的方法在每个方位时刻都要对波束范围内的所有点目标进行计算,运算量巨大,难以满足实时 SAR 回波信号产生的需求。

2 改进同心圆方法

为了快速实现 SAR 回波仿真,以满足实时回波信号产生的要求,同时要保持回波信号的计算精度,考虑到距离雷达相同长度的点位于同一个距离单元上,所以如果首先将场景中的点沿着以雷达为圆心的同心圆先进行累加,得到雷达的一维距离像,然后利用 FFT 在频域快速实现一次仿真回波的生成,这就是改进同心圆方法进行回波信号产生的基本原理。

为了产生场景的回波数据,对于每一个方位时刻,首先要计算场景内所有的点目标到雷达的距离 $R(k)$,并把该距离同距离采样单元进行比较,得到所有同心圆的点的分布情况,如

$$n_k = \left\lfloor \frac{R(k)}{\delta_r} \right\rfloor \quad (8)$$

式中, δ_r 为距离单元大小, n_k 表示距离单元的位置,即该点分布在第几个同心圆上。

如图 1 所示,在得到同心圆的分布情况之后,波束照射范围内,某个同心圆上共有 P 个点目标,根据前面的结论可以知道,这 P 个散射点应该分布在相同的距离单元内,它们可以统一产生回波信号。而根据式(6)可以知道,回波信号的方位

相位信息比距离包络信息更加敏感,所以,要保证方位相位信息的完整性,即不能像距离包络一样,用式(8)进行距离近似计算。所以,各点的方位相位信号为 $A_k \exp(-j4\pi R(k)/\lambda)$ 。

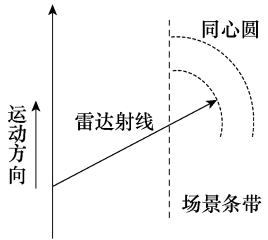


图 1 改进同心圆方法示意图

把相同同心圆上的点目标进行累加可以得到

$$s_1 = \sum_{k=1}^P A_k \exp\left(-j \frac{4\pi R(k)}{\lambda}\right) \quad (9)$$

式(9)得到的是某个距离单元的包含方位相位的数据。

在整个时刻所有距离单元数据可以表示为

$$s_2 = \sum_{k=1}^L A_k \delta(k - n_k) \exp\left(-j \frac{4\pi R(k)}{\lambda}\right) \quad (10)$$

式中, δ 为冲激响应函数,落在相同距离单元内带有方位相位信息的点目标信息复数相加。不同的距离单元内其地面散射点的个数是不一样的,累加程度也不一样。

在得到了式(10)后,对其进行 FFT,把它变到频率域乘以距离向的调频项,再利用逆快速傅里叶变换 (inverse FFT, IFFT) 变回到时域就可以实现大场景的回波信号的产生。

$$s_3 = \sum_{k=0}^{N-1} \left[\sum_{n=0}^{N-1} s_2(n) W^{kn} \right] e^{-j\frac{k^2}{2\gamma} W^{-nk}} \quad (11)$$

式中, γ 为距离向线性调频信号的调频率,该结果就为一次回波的离散表达式。重复以上过程即可全部回波。具体流程如图 2 所示。

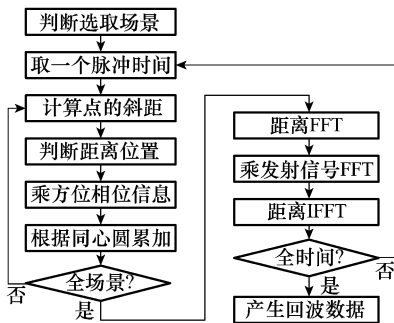


图 2 改进同心圆仿真流程图

从图 2 可以看出,乘方位相位信息和沿同心圆累加都只需要一个乘法和加法运算,快速卷积也是通过 FFT 快速实现,所以计算量最大的地方就是计算所有目标点的斜距。为了更有效地完成这个运算,式(7)可以改写为

$$R(m, k) = \sqrt{(X + dx)^2 + (Y + dy)^2 + (Z + dz)^2} \quad (12)$$

式中, $X = x_m - x_r, Y = y_m - y_r, Z = z_m - z_r, dx = x_r - x_k, dy = y_r - y_k$ 和 $dz = z_r - z_k, x_r, y_r, z_r$ 为场景参考点的位置

信息。式(12)的优势在于当进行多点并行处理时,求平方的运算可以大大减少,具体可以参见本文 5.3 节的分析。

改进同心圆方法在包络上进行了一定程度的近似,但相位保持精确,对最终成像结果影响不大。为了验证该方法的正确性,设置了 5 个点目标,如图 3 所示,利用改进同心圆法方法进行点目标回波信号仿真并成像结果 4 所示。

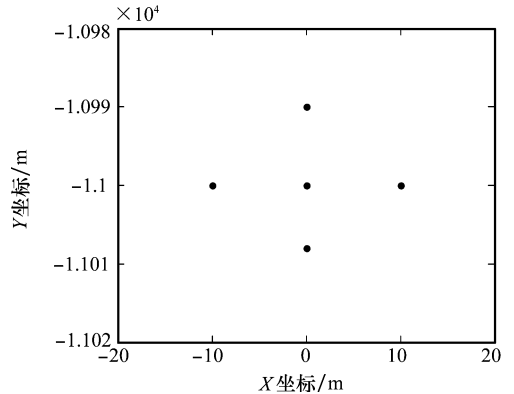


图 3 原始目标点

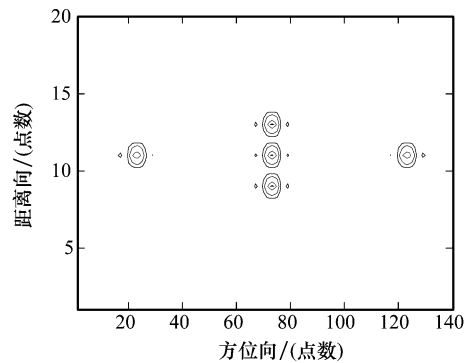


图 4 仿真目标的成像结果

3 板卡设计

针对 SAR 回波模拟中计算量巨大、计算规整的特点,选用 Altera 公司 StratixII 系列的 FPGA(EP2S90F1020I4) 作为处理芯片,设计了回波信号产生板卡。回波信号产生板卡的内部结构如图 5 所示,其照片如图 6 所示。

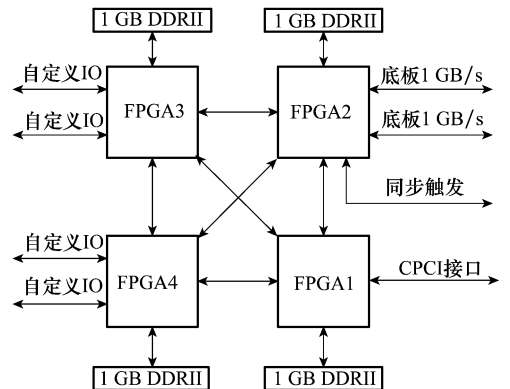


图 5 回波信号产生板卡结构图

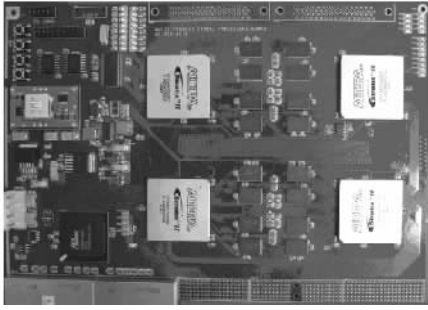


图 6 回波信号产生板卡照片

每块板卡包含 4 块 FPGA 作为主处理单元,板卡采用标准坚实的外设互连(compact peripheral component interconnect, CPCI)总线,6U 大小。为了存放计算时需要的图像数据和运算结果,每片 FPGA 都外接了 1 GB 的第二代双倍速率(double data rate, DDR)同步动态随机存储器(synchronous dynamic random access memory, SDRAM),板卡上共有 4 GB 的存储器。为实现 FPGA 之间的通信,FPGA 之间通过高速低压差分信号(low voltage differential signal, LVDS)两两互连。为实现系统的可扩展性,方便板卡之间的通信,每片 FPGA 都通过自定义接口与外部相连,其中 FPGA1 和 FPGA2 连接到底板上,通过底板可实现板卡间的数据传输,FPGA3 和 FPGA4 连接到前面板的两个高速接口,通过高速线缆可与其他板卡通信。同步触发信号输入到 FPGA2, FPGA1 经 CPCI 接口与其他板卡进行通信。

4 FPGA 实现

4.1 数据位宽分析

为了能够精确地计算,必须首先确定在运算过程中的数据宽度。在回波信号产生板卡进行累加求解地面目标响应函数的运算中,要求的目标距离精度为 1.5 m,目标相位精度为 3° 。可明显看出相位精度要求更高的距离精度。本设计中考虑到雷达的中心频率为 16.7 GHz,则由目标的相位精度为 3° ,可得出其要求的距离精度为 $75\mu\text{m}$,由最大作用距离为 26 km,可得到需要的位数为 28.4 b。由此可见,通常数字信号处理中使用的 16 b 定点数根本不能满足要求,甚至单精度的浮点数都不能满足要求,所以在 SAR 回波仿真中,要求的精度较高,必须使用较大的位宽才能满足精度要求。在此,选取 32 b 的位宽来表示,以米为基本单位,保留 16 b 在小数点之前,16 b 在小数点之后,则可表示的最大距离为 65 km,表示的最小距离即最低位表示的距离为 $15\mu\text{m}$ 。

4.2 求解目标点的距离和相位

在求解地面响应函数时,计算的核心就是计算所有目标点的斜距,在一次回波中,需要把所有目标点都遍历一次,求解目标的斜距需要的运算如式(12)所示,求解目标点的斜距后乘以一个常数 $4\pi/\lambda$,就可以得到目标点的相位。

则在 FPGA 中实现时^[15-16]的流程图如图 7 所示。

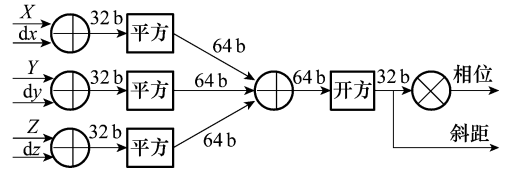


图 7 目标斜距和相位求解流程图

图 7 中,为了保证运算过程中的精度要求,在平方运算后,数据的位宽需要扩展为 64 b。为了验证图 7 的算法能够满足精度要求,对图 7 的算法进行了仿真,首先在 MATLAB 环境中使用双精度数据运算的得到理想结果,然后通过编程实现得到在 FPGA 上运算的结果,最后对两者的误差进行分析。仿真过程中,载频为 16.7 GHz, X 为 20 km, Y 为 5 km, Z 为 5 km, d_x 、 d_y 和 d_z 都是均值为 0、 σ 为 1 km 的随机序列,总仿真点数为 10 000 点。图 8 为在 FPGA 中求解距离的结果,图 9 为 MATLAB 和 FPGA 中运行结果的相位差。

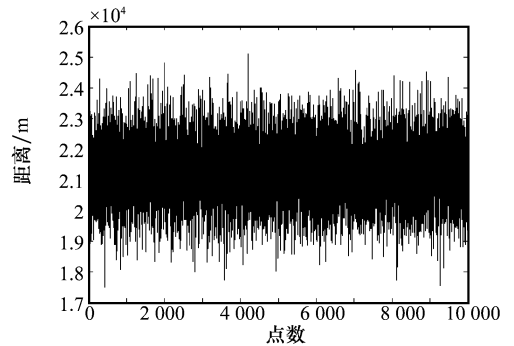


图 8 FPGA 计算结果

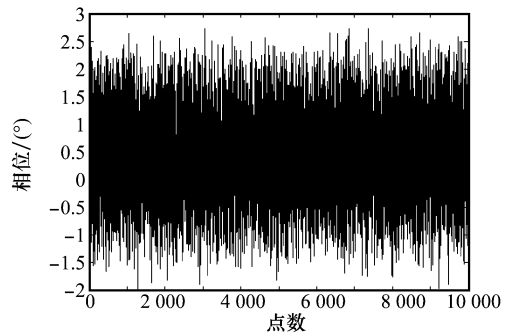


图 9 FPGA 计算误差

从图 9 结果可统计出 FPGA 运算的精度为 $0.93^\circ(1\sigma)$,满足精度要求。资源使用情况为逻辑资源用了 5%,乘法器用了 2%,存储资源没有使用。

4.3 并行求解地面响应函数

为了更加快速的求解,由以上的资源使用情况可以看出,单片 FPGA 可以并行计算很多点,这里给出并行 8 个点的情况,多点并行累加求解地面响应函数的总体结构如图 10 所示。

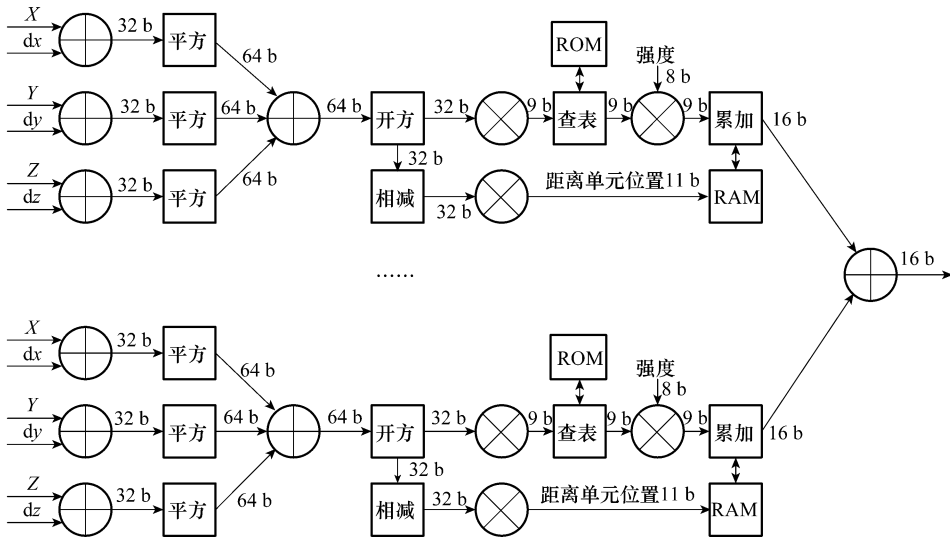


图 10 多点并行累加求解地面响应函数的结构

求解斜距和相位的模块每个周期并行计算 8 个点,在求解平方的模块中,由于所用的图像是二维图像,没有高度信息,所以求解 Z 的平方的部分可以省去,由于每次的 8 个点使用的 X 相同,所以只需要求解一次 X 的平方,而 $(Y+d_y)^2 = Y^2 + 2Yd_y + d_y^2$,所以也只需要求解一次 Y 的平方, d_y 的平方的值是一个固定的值预先存储起来就可以, $2Yd_y$ 是一个常系数的乘法,由于其他点的 d_y 只能取 2~7 倍,所以一个加法器就可以实现,所以在 8 点并行求平方的部分中只需要求解一次 X 的平方,一次 Y 的平方,一次 Y 和 d_y 的乘法,再使用三个加法器(3、5 和 7 各一个)就可以实现。求平方后相加再开方就得到目标点的斜距,对斜距分别乘以 $4\pi/\lambda$ 和 $1/dR$ 就得到目标点的相位和距离单元位置,这两个乘法也都是常系数乘法,所以不占用乘法器,通过两级加法就可以实现。得到相位后使用查表法求得复数的值,表的深度为 64,存储 64 个 $0 \sim \pi/4$ 之间的值(复数),然后通过组合形成 $0 \sim 2\pi$ 之间的值,存储位宽为 9×2 位(复数)。然后分别乘以相应点的强度,再使用 8 个存储器分别进行累加,存储器的深度为 2 048,存储位宽为 16×2 位,最后再将这 8 个存储器的结果累加起来就得到一次完整的地面响应函数。

这部分程序逻辑资源用了 13 552 个逻辑单元,占总逻辑单元的 19%,乘法器用了 16 个 9×9 的乘法器,占总乘法器的 4%,存储资源用了 533 771 位,占总存储器的 12%,程序运行的最高速度为 120.92 MHz。使用逻辑资源最多的就是求开方部分,速度最慢的也是求开方部分,如果要加快速度,资源使用就会更多,所以对这部分进行优化设计很值得进行更加深入的研究。由使用的资源可以看出尚有很多资源没有使用,事实上,仿真速度还可以加快,即可以在一个周期内并行处理更多的点数。

4.4 快速卷积运算

在求解地面响应函数和发射信号的快速卷积运算中,发射信号的频域形式预先计算好存储在 FPGA 内部,对地面响应函数进行距离 FFT、相乘以及距离 IFFT 都是一维的运算,

其运算量等价于一次距离压缩的运算量,很容易实时实现。其中 FFT 和 IFFT 的点数为 4 096 点,所有数据都采用 16 位的精度进行运算,数据格式使用块浮点格式。在实现的过程中我们将 FFT 的知识产权(intellectual property, IP) 核进行模块复用,即 FFT 和 IFFT 使用同一个运算核心,从而节省器件逻辑和存储资源。这部分程序逻辑资源用了 4 236 个逻辑单元,占总逻辑单元的 6%,乘法器用了 32 个 9×9 的乘法器,占总乘法器的 8%,存储资源用了 491 776 位,占总存储器的 11%,程序运行的最高速度为 210.00 MHz。

最后将整个程序连接起来,在一片 FPGA 中实现整个过程,由数据读取模块从 DDR2 SDRAM 中读取数据,数据读取的速度为 400 MHz,数据位宽为 64 位,由于是平面图形,没有高度信息,每个点的位宽为 8 位,然后将数据存放在一个先进先出(first in first out, FIFO)存储器中。首先进行求解地面响应函数的运算,然后求解地面响应函数和发射信号的快速卷积运算,运算完成后将结果再存储到 DDR2 SDRAM 中。整个程序逻辑资源用了 33%,乘法器用了 13%,存储资源用了 24%,程序运行的最高速度为 120.61 MHz。

5 实际应用结果

采用一块板卡,完成整个 SAR 回波仿真过程,首先由主机下载图像和参数数据到回波信号产生板卡,下载完成后启动 FPGA 进行运算产生 SAR 回波,最后再由主机将运算好的回波数据读取过来。雷达的主要参数如表 1 所示。

表 1 雷达主要参数

参数名称	参数说明	参数名称	参数说明
中心频率/GHz	16.7	波长/m	0.018
信号带宽/MHz	80	采样频率/MHz	100
脉冲宽度/ μ s	40	信号形式	线性调频
载机高度/km	5	载机速度/(m/s)	110
重复频率/Hz	500	下视角/ $^\circ$	75.5
方位天线大小/m	0.5	距离天线大小/m	0.2

按照表 1 的参数,我们首先对场景中心的单个点目标进行了仿真并对得到的雷达回波进行成像处理,在普通计

计算机中使用 MATLAB 进行仿真和在 FPGA 中进行仿真的结果分别如图 11 所示。由于在仿真中对方位相位的精度要求较高,所以我们只列出了方位向的剖面图。从图上可以看出,使用 FPGA 进行仿真和在普通计算机中使用 MATLAB 进行仿真的结果基本相同。

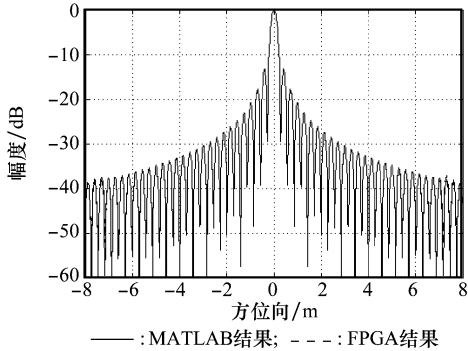


图 11 仿真的点目标成像结果对比

然后将地面场景作为目标,即一个 $1\,000 \times 1\,000$ 点的二维图像,共仿真了 6 144 次回波,仿真时间长度为 12.3 s。进行回波信号仿真并对得到的雷达回波进行成像处理得到结果如图 12 所示。

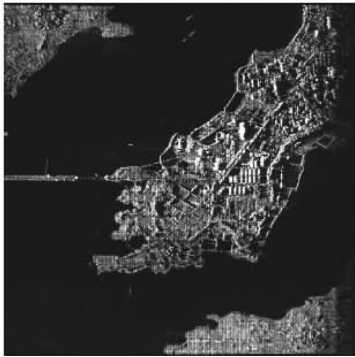


图 12 仿真的面目标成像结果

在仿真中我们只使用了板卡上的 1 片 FPGA,使用 100 MHz 作为 FPGA 的工作时钟频率,对于 $1\,000 \times 1\,000$ 点的面目标,不计数据下载和上传所需要的时间,仅考虑 FPGA 的运算时间,产生 6 144 次的 SAR 回波仿真需要的时间大约为 8 s。而在一台普通计算机(CPU 为 Intel 公司的酷睿 2 双核 E6300,内存 2 GB)上所需的时间为 7 h 44 min。本文的方法比传统的基于通用 CPU 的方法快了 3 500 倍。所以采用 FPGA 来实现 SAR 回波仿真可以大大加快仿真速度。

需要说明的是,为了简单起见,本文仅仅使用了板卡上的一个 FPGA 芯片,对于更大场景的仿真,可以将 4 片 FPGA 芯片并行使用甚至可以使用多个板卡进行并行处理,以成倍数地提高仿真速度。

6 结 论

本文针对 SAR 回波模拟中计算量比较大的难点,提出了适于并行处理的改进的同心圆方法,然后采用 FPGA 作为主处理芯片,设计了适用于 SAR 回波模拟的数字信号处理板卡,并编程实现了回波模拟过程,实际应用结果显示基

于 FPGA 的 SAR 回波仿真可以满足计算精度的要求,并且可以大大提高仿真速度。虽然本文只给出了二维的平面目标仿真结果,但本文的硬件结构和采用的算法同样可以适用于三维的立体目标的回波仿真。不同于一些频域快速仿真算法需要预先知道载体运行轨迹,本文的方法可以适用于实时更新运行路线的场合。基于 FPGA 的 SAR 回波模拟使用的硬件设备简单,功耗低,速度快,应用前景广阔。

参考文献:

- [1] 董勇伟,周良将,唐波,等. SAR 实时成像处理平台的设计与实现[J]. 系统工程与电子技术, 2009,31(8):1882-1886. (Dong R W, Zhou L J, Tang B, et al. Design of real-time signal processing platform for airborne SAR imaging[J]. *Systems Engineering and Electronics*, 2009,31(8):1882-1886.)
- [2] Brunner D, Lemoine G, Bruzzone L, et al. Building height retrieval from VHR SAR imagery based on an iterative simulation and matching technique [J]. *IEEE Trans. on Geoscience and Remote Sensing*, 2010,48(3):1487-1504.
- [3] 唐晓青,向茂生,吴一戎. 考虑基线抖动的双天线干涉 SAR 原始回波仿真[J]. 电子与信息学报, 2009,31(8):1856-1861.
- [4] Khwaja A, Ferro-Famil L, Pottier E. SAR raw data simulation in case of motion errors [C]// *Proc. of IEEE Radar Conference*, 2008:1-5.
- [5] Xia W J, Zhu J H, Zhou J J. A raw signal simulator for the side looking bistatic SAR [C]// *Proc. of 8th International Symposium on Antennas, Propagation and EM Theory*, 2008:1266-1269.
- [6] Cao N, Lu H, Hu J R, et al. Efficient SAR raw data simulation based on parallel computation in hybrid domain [C]// *Proc. of World Congress on Computer Science and Information Engineering*, 2009:186-190.
- [7] 汤志伟,陆志强,黄顺吉. 星载合成孔径雷达数据仿真研究[J]. 系统工程与电子技术, 2001,23(6):22-25. (Tang Z W, Lu Z Q, Huang S J. Study of spaceborne SAR data simulation[J]. *Systems Engineering and Electronics*, 2001,23(6):22-25.)
- [8] 王敏,梁甸农,董臻,等. 分布式小卫星 SAR 回波仿真快速算法[J]. 国防科技大学学报, 2007,29(2):61-64.
- [9] Cao N, Lu H, Hu J R, et al. Efficient SAR raw data simulation based on parallel computation in hybrid domain [C]// *Proc. of World Congress on Computer Science and Information Engineering*, 2009:186-190.
- [10] Balz T, Stilla U. Hybrid GPU-based single-and double-bounce SAR simulation [J]. *IEEE Trans. on Geoscience and Remote Sensing*, 2009,47(10):3519-3529.
- [11] 易子生,刘昕,刘楠,等. SAR 回波数据并行化模拟研究[J]. 系统仿真学报, 2008,20(4):1064-1067.
- [12] 张超,李景文. 基于机群计算的星载 SAR 回波并行仿真研究[J]. 计算机工程与应用, 2007,43(25):98-101.
- [13] 张帆,林殷,洪文. 基于网格计算的 SAR 回波分布式仿真[J]. 系统仿真学报, 2008,20(12):3165-3170.
- [14] Wu C, Liu K Y, Jin M. Modeling and a correlation algorithm for spaceborne SAR signals [J]. *IEEE Trans. on Aerospace and Electronic Systems* (S0018-9251), 1982,18(5):563-574.
- [15] Uwe M B. *Digital signal processing with field programmable gate arrays* [M]. 3rd ed. Springer, 2007.
- [16] Keshab K P. *VLSI digital signal processing systems: design and implementation* [M]. Wiley Inc, 1999.