

# SRAM 型 FPGA 瞬时电离辐射功能错误实验研究

齐超, 林东生, 陈伟, 杨善潮, 王桂珍, 龚建成, 马强

(西北核技术研究所, 陕西 西安 710024)

**摘要:**定性分析了 SRAM 型 FPGA 瞬时电离辐射功能错误, 认为功能错误阈值与敏感配置位数无关。设计了两种敏感配置位数相差悬殊的由查找表和 D 触发器构成的移位寄存器链, 在“强光一号”加速器上开展了 FPGA 瞬时电离辐射效应实验研究, 对比了各功能输出在不同剂量率下的功能错误情况, 结果未发现敏感配置位数对功能错误阈值有任何影响, 验证了定性分析结论。

**关键词:**瞬时电离辐射; 功能错误; 敏感配置位

中图分类号: TN431; TN792

文献标志码: A

文章编号: 1000-6931(2013)01-0157-04

doi: 10. 7538/yzk. 2013. 47. 01. 0157

## Experimental Investigations on Transient Ionizing Radiation Induced Function Errors of SRAM Based FPGA

QI Chao, LIN Dong-sheng, CHEN Wei, YANG Shan-chao, WANG Gui-zhen,  
GONG Jian-cheng, MA Qiang

(Northwest Institute of Nuclear Technology, Xi'an 710024, China)

**Abstract:** On the basis of qualitative analysis of the transient ionizing radiation function errors for SRAM based FPGA, the function error threshold was considered to be independent of the quantity of sensitive configuration bits. Different shift registers made up of look up tables and D flip-flops with quite different quantity of sensitive configuration bits were designed. Experimental investigations were performed using pulse gamma ray generated by “Qiang Guang- I” accelerator. Comparing with the function status of those circuits under different dose rates, experimental results show that no evidence of the number of sensitive configuration bits affects the function error threshold, and the qualitative analysis is verified.

**Key words:** transient ionizing radiation; function error; sensitive configuration bit

现场可编程门阵列(FPGA)是一种应用灵活、速度快的可编程逻辑器件。根据配置信息存储方式, FPGA 可分为多种类型, 其中 SRAM 型 FPGA(以下简称 FPGA)具有可在线重配置的优点, 在各种电子系统中得到了广泛应用。

实际应用中 FPGA 可能遭遇各种辐射环境, 辐射作用于器件可能导致器件功能的失效, 危害电子系统的正常工作。国内外对 FPGA 的辐射效应展开了广泛研究, 涉及电离辐射总剂量效应、单粒子效应等<sup>[1-5]</sup>, 发现 FPGA 的一

种主要失效模式是配置存储器翻转引起的功能错误。这是因为配置存储器中的信息定义了FPGA中各硬件资源的覆盖率、资源间的物理连接,决定了FPGA实现的功能电路,因此配置信息的错误可能导致功能电路的失效,在效应研究中称为功能错误。已开展的FPGA电离辐射总剂量和单粒子效应实验结果<sup>[3]</sup>表明,功能错误截面与功能电路紧密相关(功能电路占用的硬件资源越多,功能错误截面越大)。在电离辐射总剂量和单粒子效应实验中,为使FPGA工作于最劣偏置且准确反映器件抗辐射性能,需尽量使用FPGA的硬件资源。FPGA瞬时电离辐射功能错误与功能电路的相关性研究目前尚未见报道,本文对FPGA瞬时电离辐射功能错误与功能电路的关系进行定性分析。设计一种功能电路,通过不同剂量率下的瞬时电离辐射效应实验,验证定性分析结果。

## 1 瞬时电离辐射功能错误定性分析

### 1.1 敏感配置位

配置存储器中存储配置信息是以码流(bitstream)的形式组织的,码流中的每1位(bit)称为1个配置位。敏感配置位是指自身翻转会导致功能错误的配置位,采用故障注入方法<sup>[4]</sup>,即人为地逐位改变FPGA配置存储器的内容,可识别敏感配置位。敏感配置位的概念虽始于单粒子效应研究,但它反映的是特定功能电路中某些配置位的特性,具有普适意义。每对1个配置位注入故障(1变0或0变1)后外围测试电路均要检测FPGA的功能,若功能错误则该配置位为敏感配置位。当故障注入遍询所有配置位后,即可得到总的敏感配置位数。故障注入研究表明,敏感配置位有两个基本特点:1)敏感配置位的翻转会导致FPGA功能错误;2)功能电路使用的硬件资源越多,对应的敏感配置位数量越多。

### 1.2 瞬时电离辐射功能错误与功能电路的关系

与单粒子效应不同,瞬时电离辐射造成的配置存储器翻转是全局性、同时发生的,即相当数量的配置位会同时翻转。翻转机制有RSC(路轨塌陷)和局部光电流效应,翻转数主要取决于存储单元的抗瞬时电离辐射能力、接地布线结构和剂量率<sup>[6]</sup>。假设在剂量率为 $\dot{D}$ 的条件下,

1个配置位的翻转概率为 $f_{\text{cfg}}(\dot{D}) = f(\dot{D})$ ,功能电路的敏感配置位数为 $N$ ,则该剂量率下功能错误的概率可表示为 $f_{\text{func}} = 1 - (1 - f)^N$ 。可推出,当 $N$ 较大时,即使 $f$ 较小, $f_{\text{func}}$ 也会趋于1。根据文献<sup>[7]</sup>,1个仅占用了8个查找表资源(LUT)和8个触发器资源(DFF)的8位计数器,其敏感配置位便可达389位;而一般的FPGA拥有数以万计的LUT和DFF资源,对1个占用率稍高的功能电路而言,敏感配置位数已相当可观。因此可认为功能电路的 $N$ 均够大,当剂量率达到配置存储器的翻转阈值后, $f_{\text{func}}$ 会趋于1,即功能错误阈值主要由配置存储器翻转阈值决定,与功能电路占用硬件资源数量无关。

## 2 瞬时电离辐射效应实验

为验证定性分析结果,设计了一种功能电路,在西北核技术研究所“强光一号”加速器上对Xilinx公司Spartan-3系列FPGA XC3S400-4PQ208进行瞬时电离辐射效应实验。

### 2.1 实验条件

实验器件XC3S400-4PQ208采用了90 nm CMOS工艺,主要资源CLB(可配置逻辑模块)有896个,共包括7 168个LUT和DFF。

实验采用的模拟辐射源是西北核技术研究所的“强光一号”加速器,利用短脉冲高阻抗二极管产生短脉冲 $\gamma$ 射线,脉冲宽度为 $(20 \pm 5)$  ns。

### 2.2 测试系统

图1示出测试系统的主体框架,上位计算机、直流稳压电源、函数发生器和示波器位于屏蔽测量间内。上位计算机通过长50 m的屏蔽排线与配置电路通信,实现对FPGA的在线配置;直流稳压电源输出1.2、2.5和3.3 V等3路电源,经同轴屏蔽电缆为FPGA供电;函数发生器

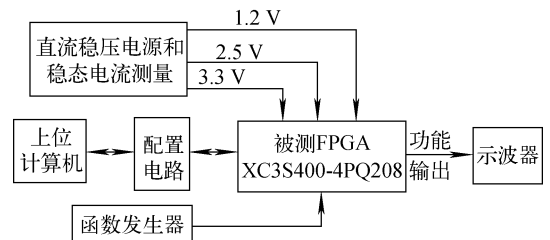


图1 测试系统框图

Fig. 1 Framework of test system

经同轴屏蔽电缆为FPGA实现的功能电路提供输入,功能输出经同轴屏蔽电缆由示波器监测。

### 2.3 功能电路设计

为验证功能错误阈值与功能电路占用硬件资源数量无关,必须设计两种占用硬件资源种类相同、但数量相差悬殊的功能电路以形成对比。由于每次实验的剂量率难以人为控制,剂量率空间分布也不均匀,为得到准确的对比数据,两个对比的功能电路应配置在同1片FPGA中,成为1个功能电路中的两个子电路。同时考虑测量的便利性,功能电路的输出应便于监测,且失效易判断。因此,本文选择了16位移位寄存器作为功能电路的基本单元,采用1MHz方波输入,在25MHz时钟的采样下对数据进行移位,输出也为1MHz方波。

图2示出功能电路原理图,该电路由两条各自独立的移位寄存器链构成,基本单元分别为1个LUT和16位DFF构成的16位移位寄存器。移位寄存器链由16位移位寄存器首

尾相连构成,中间任何1个移位寄存器出现功能错误均会导致移位寄存器链的断开,造成末端输出的错误。每条移位寄存器链的首端和末端基本单元输出为1组对比输出:SRL16\_FIRST\_O对比SRL16\_LAST\_O、DFF16\_FIRST\_O对比DFF16\_LAST\_O。移位寄存器链的结构决定了影响末端输出的敏感配置位数远多于影响首端的敏感配置位数。因此,若占用资源数量对功能错误阈值有影响,在特定剂量率下就会出现首端输出正常、末端功能错误的情况;若无影响,在所有剂量率下首端和末端的功能状态应一致。

### 2.4 实验结果

对功能电路进行了10次效应实验,辐射瞬时的功能输出典型波形示于图3a,图中T表示辐射瞬时时间点。辐射结束后重新触发示波器,功能输出典型波形示于图3b。

根据辐射后功能输出是否恢复,效应现象可分为功能扰动和功能错误。功能扰动时功能

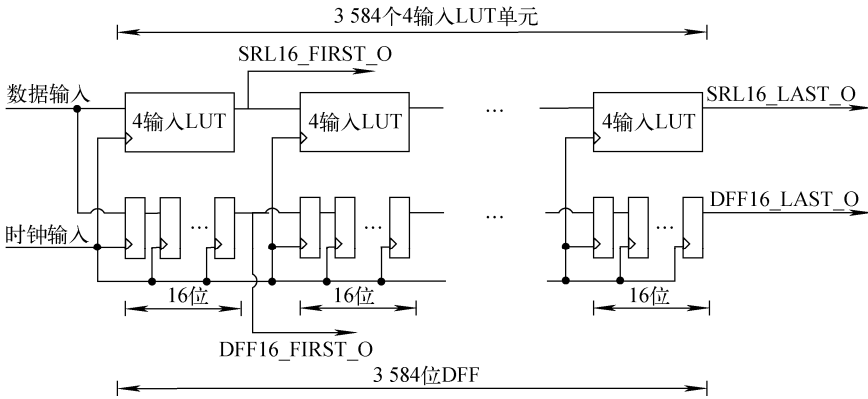


图2 功能电路原理图

Fig.2 Schematic of function circuits

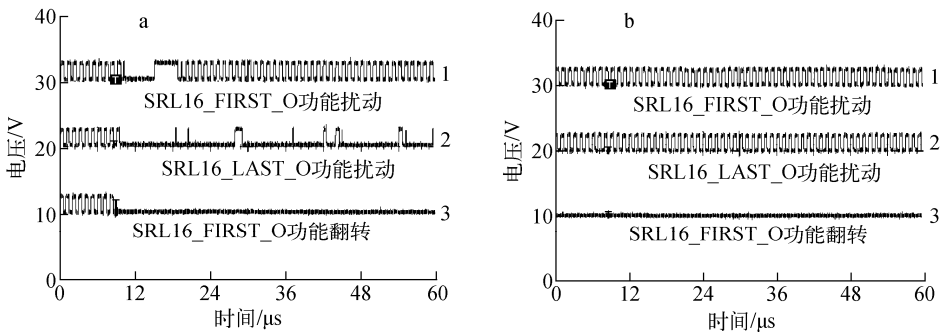


图3 辐射瞬时(a)及辐射后(b)功能输出的典型波形

Fig.3 Typical waveforms of function outputs during transient ionizing radiation (a) and after radiation (b)

输出在辐射后恢复至辐射前的正常状态(图 3b 中波形 1、2);而功能错误时功能输出保持为低电平(图 3b 中波形 3)。从辐射瞬时的波形看,功能扰动时,功能输出在辐射瞬时后持续一段时间的不正常状态,且移位寄存器链末端输出的扰动时间较首端长很多(图 3a 中波形 1、2);功能错误时功能输出在辐射瞬时变为低电平,且在整个波形时间上一直保持低电平,末端和首端波形一致(图 3a 中波形 3)。

瞬时电离辐射作用于半导体器件,在反偏 PN 结中感生光电流;当光电流足够大时,由于电容充电,当晶体管导通、截止或输出电压超过“0”和“1”逻辑噪声容限,能使输出逻辑电平翻转,称为瞬时电离辐射翻转。功能电路本身发生翻转,会造成电路各节点数据错误,需通过刷新功能电路的数据来恢复。移位寄存器链的功能是将输入端的数据进行移位,功能电路的数据被不断刷新;由于新数据从首端移位到末端需较长时间(40 ns 移 1 位),会导致末端恢复所需的时间较首端的长很多,这解释了功能扰动时末端输出(图 3a 中波形 2)的扰动时间长于首端(图 3a 中波形 1)的现象。若敏感配置位发生翻转,将导致功能电路的失效,只能通过对配置存储器的重新写入恢复,功能电路的数据刷新对此是无效的。因此,功能错误时功能输出在辐射后仍无法恢复(图 3b 中波形 3)。

在  $7.6 \times 10^6 \sim 4.0 \times 10^7$  Gy(Si)/s 的剂量率范围内,两组对比输出均发生功能扰动,辐射瞬时波形为图 3a 中波形 1、2 所示的情况,辐射后均恢复正常;在  $4.2 \times 10^7 \sim 4.2 \times 10^8$  Gy(Si)/s 的剂量率范围内,各功能输出均出现功能错误,在辐射瞬时变为低电平,且辐射后继续保持低电平状态。未在任何剂量率下出现辐射后某移位寄存器链首端功能正常而末端功能错误的情况,因此可认为 FPGA 的瞬时电离辐射功能错误阈值与功能电路敏感配置位数无关,即与功能电路占用硬件资源数量无关。

### 3 结论

本文通过对两条移位寄存器链首端和末端功能输出进行多次瞬时电离辐射效应实验,观察了各功能输出在不同剂量率下的功能错误情况。结果未发现敏感配置位数对功能电路的功

能错误阈值有任何影响,验证了 FPGA 瞬时电离辐射功能错误阈值与功能电路占用硬件资源数量无关的定性分析。在制定 FPGA 抗瞬时电离辐射性能考核实验方案时,不必将功能电路占用硬件资源数量作为最劣偏置的标准。

定性分析还认为当剂量率达到配置存储器的翻转阈值后就会发生功能错误。若该分析成立,配置存储器的翻转阈值应位于  $4.0 \times 10^7 \sim 4.2 \times 10^7$  Gy(Si)/s 的剂量率范围内。

### 参考文献:

- [1] WANG J J, KATZ R B, SUN J S, et al. SRAM based reprogrammable FPGA for space applications[J]. IEEE Transactions on Nuclear Science, 1999, 46(6): 1 728-1 735.
- [2] SWIFT G, YUI C, CARMICHAEL C. Single-event upset susceptibility testing of the Xilinx Virtex II FPGA [C] // Proceedings of the 5th Annual International Conference on Military and Aerospace Programmable Logic Devices. Laurel: NASA, 2002.
- [3] CLARK S L, AVERY K, PARKER R. TID and SEE testing results of Altera Cyclone field programmable gate array [C] // IEEE Radiation Effects Data Workshop. Atlanta: IEEE Nuclear and Plasma Sciences Society, 2004: 88-90.
- [4] REORDA M S, STERPONE L, VIOLANTE M. Efficient estimation of SEU effects in SRAM-based FPGAs [C] // Proceedings of the 11th IEEE International On-Line Testing Symposium. Washington D. C.: IEEE Computer Society, 2005: 54-59.
- [5] ALDERIGHI M, CANDELORI A, CASINI F, et al. SEU sensitivity of Virtex configuration logic[J]. IEEE Transactions on Nuclear Science, 2005, 52(6): 2 462-2 467.
- [6] ACKERMANN M R, MIKAWA R E. Factors contributing to CMOS static RAM upset [J]. IEEE Transactions on Nuclear Science, 1986, 33(6): 1 524-1 529.
- [7] GRAHAM G, CAFFREY M, ZIMMERMAN J, et al. Consequences and categories of SRAM FPGA configuration SEUs [C] // Proceedings of the 6th Annual International Conference on Military and Aerospace Programmable Logic Devices. Washington D. C.: NASA, 2003.