

文章编号: 1000-7032(2013)10-1392-08

不同表面修饰制备高性能柔性薄膜晶体管

林广庆^{1,3}, 李 鹏^{1,2}, 熊贤风^{1,3}, 吕国强¹, 王晓鸿^{1,2*}, 邱龙臻^{1*}

- (1. 特种显示技术教育部重点实验室, 特种显示技术国家工程实验室, 现代显示技术省部共建国家重点实验室培育基地, 合肥工业大学 光电技术研究院, 安徽 合肥 230009;
 2. 合肥工业大学 化工学院, 安徽 合肥 230009; 3. 合肥工业大学 仪器科学与光电工程学院, 安徽 合肥 230009)

摘要: 分别采用六甲基二硅胺(HMDS, Hexamethyldisilazane)和聚苯乙烯/氯硅烷复合材料修饰聚乙烯基苯酚(PVP)绝缘层制备了底接触的有机薄膜晶体管并研究了其半导体层的表面形貌和器件的电学性能。原子力显微镜观察发现, 并五苯半导体薄膜在不同的界面修饰上的生长形貌产生了很大变化。在PVP上沉积的并五苯晶粒尺寸都小于150 nm, 经过聚苯乙烯/氯硅烷复合材料和HMDS处理后的PVP表面生长的并五苯晶粒尺寸则分别在200~400 nm和400~600 nm。大尺寸的晶粒能够减小器件沟道内的陷阱浓度, 从而有效地提高电学性能。PVP绝缘层采用聚苯乙烯/氯硅烷和HMDS修饰后, 与未修饰的器件相比迁移率分别提高了58倍和82倍。采用HMDS作为表面修饰层制备柔性OTFT, 并五苯场效应晶体管的关态电流约为 10^{-9} A, 电流的开关比超过 10^4 , 最大场效应迁移率约可达 $0.338 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ 。

关键词: 并五苯; 聚乙烯基苯酚(PVP); 聚苯乙烯(PS); 偏压应力; 柔性有机薄膜晶体管

中图分类号: TN321+.5

文献标识码: A

DOI: 10.3788/fgxb20133410.1392

Preparation of High-performance Flexible Organic Thin-film Transistor Through Different Dielectric Surface Modification

LIN Guang-qing^{1,3}, LI Peng^{1,2}, XIONG Xian-feng^{1,3},LYU Guo-qiang¹, WANG Xiao-hong^{1,2*}, QIU Long-zhen^{1*}

- (1. Key Laboratory of Special Display Technology, Ministry of Education, National Engineering Laboratory of Special Display Technology, National Key Laboratory of Advanced Display Technology, Academy of Opto-Electronic Technology, Hefei University of Technology, Hefei 230009, China;
 2. Department of Chemical Engineering of Hefei University of Technology, Hefei 230009, China;
 3. School of Instrument Science and Opto-electronics Engineering, Hefei University of Technology, Hefei 230009, China)

* Corresponding Authors, E-mail: xhwang11@hfut.edu.cn; lzhiu@hfut.edu.cn

Abstract: High-performance pentacene organic thin film transistor (OTFT) on the Poly(4-vinylphenol) (PVP) dielectric layers with different modification layers using hexamethyldisilazane (HMDS) and polystyrene/chlorosilane composite has been developed. The effect of the different modification layers on the growth mode of pentacene films and the performance of the OTFT were investigated. The AFM images showed that the morphology of pentacene semiconductor films were affected by the interface modification. The pentacene grains grown on the HMDS modified PVP substrates were in the range of 400~600 nm which were larger than those grown on the polystyrene/chlorosilane and bare PVP substrates with dimension in the range of 200~400 nm and 150 nm, respectively. Large

收稿日期: 2013-06-05; 修订日期: 2013-08-01

基金项目: “973”计划前研专项(2012CB723406); 国家自然科学基金(21174036, 51103034); 教育部博士点基金(20100111120006)资助项目

作者简介: 林广庆(1988-), 男, 山东烟台人, 主要从事有机薄膜晶体管器件的研究。

E-mail: lin8228180@126.com

particle size can reduce charge trapping and improve the electrical performance. The field-effect mobility of the polystyrene/chlorosilane modified PVP and the HMDS modified PVP was 58 times and 82 times higher than the bare PVP layers. The flexible device with HMDS modification had a maximum field-effect mobility of up to $0.338 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$. The transfer curve showed an on/off current ratio exceeding 10^4 with the off-current of about 10^{-9} A .

Key words: pentacene; PVP; PS; bias-stress effect; flexible organic thin-film transistor

1 引 言

有机薄膜晶体管 (OTFT) 因具有成本低、质量轻、可低温加工、适于制作柔性显示器件等优点, 在平板显示中有非常大的应用前景^[1-9], 因此受到科研工作者的重视。自从 1987 年第一个有机薄膜晶体管诞生以来^[10], 无论是对 OTFT 绝缘材料、半导体材料、电极材料的研究, 还是对器件结构的改良, 都取得了长足的发展。OTFT 的一大优势就是可以制作成柔性器件, 而制作柔性器件首先需要选择可以弯曲的绝缘层, 同时尽量提高绝缘层的介电常数, 降低漏电流。本文选用 PVP 材料做为绝缘层, 采用表面镀有 ITO (氧化铟锡) 的 PET (聚对苯二甲酸乙二酯) 塑料做基底, 制作柔性 OTFT。

在众多对半导体材料的研究中, 并五苯可以得到较高迁移率, 因此本文中的 OTFT 仍选取并五苯^[11-13] 做为半导体材料。在对并五苯的研究中, 通过修饰绝缘层表面制备高性能的 OTFT 已经引起了许多科研工作者的重视。其中最常用的方法是用单分子层进行表面修饰, 修饰后改变了并五苯分子结晶时的结构序列和形态, 使并五苯拥有更好的结晶性, 最终 OTFT 获得更好的电学性能。Bao^[14] 课题组采用 HMDS 进行表面修饰, 制作的并五苯的 OTFT 器件迁移率达到 $3.5 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ 。在这些相关研究中, 表面结构决定了半导体分子的生长密度和结晶结构。由于在绝缘层与有源层之间的界面上靠近半导体薄膜几个纳米的半导体薄膜结晶性能和排列方式对整个有机薄膜晶体管的性能有至关重要的影响, 因此通过表面修饰可以控制栅绝缘层的表面特性 (表面能、粗糙度和表面分子结构等), 从而可以控制第一层半导体分子的生长方式, 最终控制有机薄膜晶体管的电学性能。目前, 有机薄膜晶体管中大多

研究的是顶接触的器件, 但是在实际应用时顶接触器件中电极的图案化往往会破坏半导体材料的性能。底接触器件由于首先制备电极再制备半导体薄膜, 从而更适用于大面积工业化生产。

本文采用聚乙烯基苯酚 (PVP) 做绝缘层, 分别用六甲基二硅胺 (HMDS) 和聚苯乙烯 (PS) 与氯硅烷的复合材料对栅绝缘层表面进行修饰, 真空蒸镀并五苯作为半导体层制备了底接触的 OTFT 器件。采用接触角和原子力显微镜研究了薄膜的表面形貌, 并表征了 OTFT 的迁移率、开关比、输出特性曲线, 偏压应力等电学性能。还采用 HMDS 作为表面修饰层制备了柔性 OTFT。

2 实 验

2.1 实验试剂与仪器

N 型硅片购于合肥科晶公司; 并五苯购于 TCI 公司, 纯度大于 98%; 六甲基二硅胺 (HMDS)、聚乙烯基苯酚 (PVP)、甲基化聚 (三聚氰胺-co-甲醛) (PMF)、丙二醇单甲醚乙酸酯 (PGMEA)、聚苯乙烯 (PS, $M_w = 140 \text{ kg} \cdot \text{mol}^{-1}$)、1,6-二 (三氯甲基烷基) 己烷 (C_6) 均购于 Aldrich chemicals Co.。甲苯 (经过蒸馏提纯)、浓硫酸、双氧水购于国药集团化学试剂有限公司。

薄膜厚度采用 Ambios XP-100 测试, 器件的电学性能采用 Keithley 4200 室温条件下测量, 器件的偏压应力性能采用 Lakeshore TTPX 真空条件下测量。接触角测试采用 Data Physics OCA-15。薄膜的表面形貌采用原子力显微镜 (Digital Instruments Multimode) 观察。

2.2 实验过程

硅片清洗: 将 N 型硅片浸泡在 piranha 溶液 (体积分数为 70% 浓硫酸和 30% 双氧水) 中 90 °C 加热 30 min, 超纯水洗净, 氮气吹干。在热台上加热使硅片表面干燥, 臭氧等离子机清洗 20 min。

PVP 绝缘层的制备:1.085 g PVP 中加入交联剂 0.744 g PMF,加入 9 mL PGMEA 振荡均匀。3 500 r/min 45 s 旋涂得到 PVP 薄膜,180 °C 真空烘箱中干燥 90 min。PVP 薄膜的厚度为 480 nm。PVP 膜表面没有经过修饰,在下文中称为 PVP。

PVP 表面修饰:PS 和氯硅烷溶于甲苯,分别配制 5 mg/mL 的溶液 10 mL,1:1 进行混合,振荡均匀,3 500 r/min 45 s 旋涂在 PVP 薄膜上,120 °C 热台上烘干,这种表面修饰在下文中简称

CPS + PVP,该薄膜厚度为 490 nm。HMDS 在同样的旋涂烘干条件下制备得到 480 ~ 490 nm 厚的薄膜,这种表面修饰在下文中简称 HMDS + PVP。

在上述绝缘层表面制备底栅底接触结构的并五苯薄膜晶体管器件,并五苯半导体薄膜的厚度为 60 nm,蒸镀 65 nm 的金作为源、漏电极,沟道长度为 135 μm ,沟道宽度 770 μm 。图 1 所示为器件的结构图以及实验中使用的材料化学结构图。

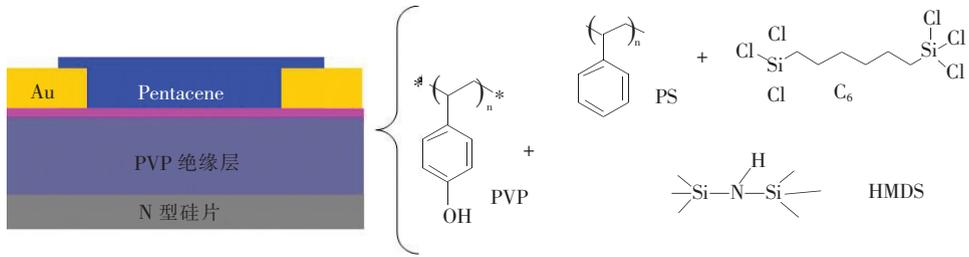


图 1 OTFT 结构图及材料的化学结构图

Fig. 1 Schematic illustration of OTFT and chemical materials

3 结果与讨论

3.1 绝缘层的结构、表面能及表面形貌

图 1 所示为本文中器件的底接触结构图及使用的 PVP 绝缘层材料,氯硅烷交联 PS 及 HMDS 的化学结构图,PVP 绝缘层的交联采用文献中常用的方法;氯硅烷形成硅氧键与 PS 聚合物链形成物理交联^[15]。

采用 Geometric mean method 公式 $(1 + \cos\theta_1) \cdot \gamma_1 = 2[(\gamma_s^d \gamma_s^d)^{1/2} + (\gamma_s^p \gamma_s^p)^{1/2}]$ 计算表面能,其中 θ 是接触角, γ_1 和 γ_s 分别为固液界面的表面能,对不同修饰的表面特性进行定量表征。不同的表面修饰改变了表面的接触角和表面能,在 PVP 表面进行不同的表面修饰(PVP、CPS + PVP、HMDS + PVP)的表面能和接触角变化如表 1 所示。

PVP 表面能为 48.16 $\text{mJ} \cdot \text{cm}^{-2}$;CPS + PVP 表面能为 42.96 $\text{mJ} \cdot \text{cm}^{-2}$;HMDS + PVP 表面能为 33.14 $\text{mJ} \cdot \text{cm}^{-2}$,表面能是一个逐渐变低的过程,表面能变化影响并五苯分子的生长排列方式和结晶结构。而根据文献报道^[16],基底的表面能越小,生长的并五苯晶粒越大有利于获得高性能的晶体管器件。

表面修饰不仅影响薄膜表面的接触角和表面

表 1 不同衬底表面的接触角、表面能

Table 1 Contact Angle, surface energy of the different substrate

Surface	H ₂ O Contact angle	CH ₂ I ₂ Contact angle	Surface energy/ ($\text{mJ} \cdot \text{cm}^{-2}$)
PVP	77° ± 1°	35° ± 0.5°	48.16
CPS + PVP	95° ± 1°	34° ± 1°	42.96
HMDS + PVP	100° ± 1°	55° ± 1°	33.14

能,还对薄膜表面的粗糙度造成影响。图 2 为原子力显微镜观察到的不同的表面修饰 PVP 薄膜的表面形貌。从图中可以看出 PVP 薄膜表面均方根粗糙度为 0.322 nm,CPS + PVP 薄膜表面均方根粗糙度为 1.139 nm,HMDS + PVP 薄膜表面均方根粗糙度为 0.223 nm。表面粗糙度不同,并五苯的生长方式也发生了改变。根据文献[17]报道,在表面能相同的情况下,只改变表面粗糙度,并五苯分子在粗糙度低的薄膜上形成晶核数目少,形成的并五苯晶粒大;在粗糙度高的表面上形成晶核数目多,此时并五苯分子的晶粒小。

在 OTFT 器件中,在绝缘层和半导体层的界面处,第一层几个纳米的半导体分子的排列方式是决定器件电学性能的最重要因素。根据文献[18]报道,在整齐排列的第一层并五苯分子上更容易生长整齐排列的并五苯分子;而杂乱排列的

第一层并五苯分子上更容易生长杂乱排列的并五苯分子。当在 PVP 表面旋涂交联 PS 薄膜和 HMDS 后,由于表面能和表面粗糙度的改变,从而改变了第一层并五苯分子的排列和结晶方式,影响半导体层的生长方式。另外,不同修饰层上的并五苯具有不同的结晶特性,薄膜在单位面积下的晶粒数量越少,晶粒尺寸越大,会降低薄膜中的晶界密度,从而也减少了 OTFT 器件工作时晶界陷阱对载流子的捕获,增强了载流子的传输能力,

增强了 OTFT 的电学性能。图 2(d, e, f) 分别为 PVP、CPS + PVP、HMDS + PVP 并五苯薄膜的原子力图。由原子力图可以得出,在 PVP 薄膜上沉积的并五苯晶粒尺寸都小于 150 nm,而在 CPS + PVP 表面上生长的并五苯晶粒尺寸多在 200 ~ 400 nm,在 HMDS + PVP 表面生长的并五苯晶粒尺寸多在 400 ~ 600 nm。HMDS 修饰的并五苯薄膜晶粒尺寸最大,晶界对电荷载流子捕获最少,载流子输运能力高于 PVP 薄膜和 CPS + PVP 薄膜。

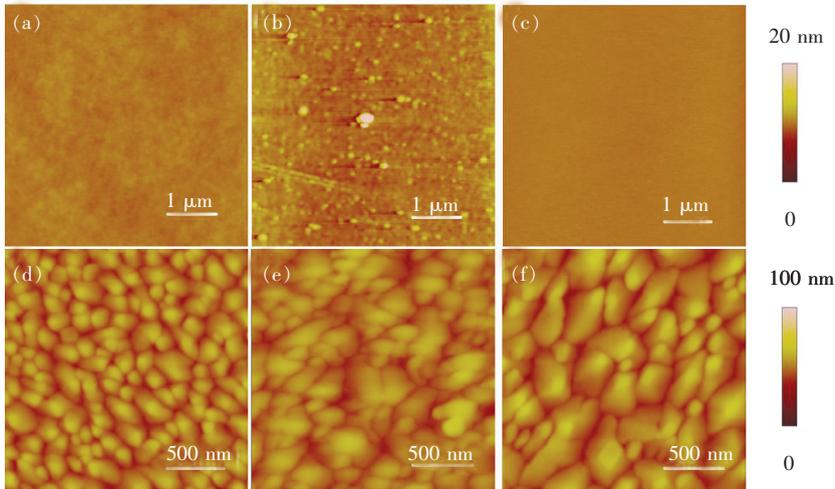


图 2 不同衬底表面及该表面沉积 60 nm 并五苯的 AFM 照片。(a) PVP; (b) CPS + PVP; (c) HMDS + PVP; (d) PVP 上的并五苯膜; (e) CPS + PVP 上的并五苯膜; (f) HMDS + PVP 上的并五苯膜。

Fig. 2 AFM images of the different substrate surfaces and the 60 nm pentacene film on them . (a) PVP. (b) CPS + PVP. (c) HMDS + PVP. (d) Pentacene on PVP. (e) Pentacene on CPS + PVP. (f) Pentacene on HMDS + PVP

3.2 器件的电学性能

不同的表面修饰对器件的电容造成了影响。本文采用金属-绝缘层-金属(MIM)结构来测量不同修饰绝缘层的电容性质。图 3 所示为不同薄膜的电容频率图,测量得到 PVP 薄膜的电容密度为 7.53 ~ 8.37 nF/cm², CPS + PVP 薄膜的电容密度为 7.39 ~ 8.30 nF/cm², HMDS + PVP 薄膜的电容

密度为 7.32 ~ 8.16 nF/cm²。经过 CPS 和 HMDS 修饰后,PVP 薄膜的电容密度降低很少,说明 PVP 薄膜是一种优异的聚合物绝缘层材料。

图 4 为 PVP、CPS + PVP 和 HMDS + PVP 的 OTFT 器件的电学特性曲线,其中 a、b、c 为转移特性曲线,d、e、f 为输出特性曲线。器件的迁移率 μ 是通过饱和区 ($V_{DS} = -60$ V) 下 I_{DS} 对 V_{GS} 曲线的斜率得到^[19]: $I_{DS} = \frac{WC_i}{2L} \mu (V_{GS} - V_T)^2$ (其中 I_{DS} 为漏电流, W 为导电沟道宽度, L 为导电沟道长度, C_i 介电层单位面积的电容, μ 为场效应迁移率, V_{GS} 为栅电压, V_T 为阈值电压)。表 2 所示为 3 种不同表面修饰制备的器件的电学性能。

在栅压一定的条件下, HMDS + PVP 修饰的器件输出曲线中,可以看到明显的线性区和饱和区,栅电压可以实现对源漏电流良好的调控性能, PVP 薄膜和 CPS + PVP 薄膜器件的电流开关比均为 10^3 , HMDS + PVP 薄膜器件的电流开关比可以

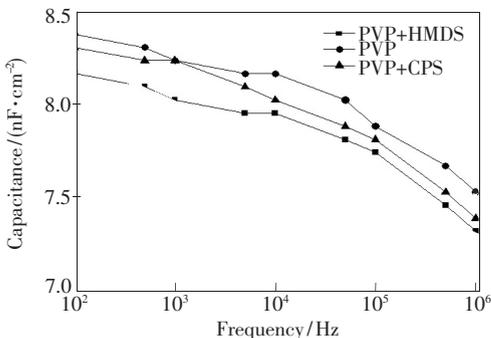


图 3 不同衬底电容密度与频率的关系
Fig. 3 The change of capacitance density of different substrate with frequency

达到 10^5 。

计算 32 ~ 39 个器件的平均迁移率可知, 未经过修饰的 PVP 薄膜器件的平均迁移率只有 $1.56 \times 10^{-3} \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$, CPS + PVP 薄膜器件的平均迁移率为 $9.19 \times 10^{-2} \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$, HMDS + PVP 薄膜器件的平均迁移率为 $0.128 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ 。PVP 薄膜经过 CPS 和 HMDS 修饰后, 与未修饰的器件相比迁移率分别提高了 58 倍和 82 倍。阈值电压 V_T 的平均值在经过不同的表面修饰时也发生了明显变化, PVP 薄膜和 CPS + PVP 薄膜器件的 V_T 的平均值分别为 3.59 V 和 -2.51 V, 经 HMDS 修饰的 V_T 的平均值为 0.41 V。亚阈值摆幅(SS)在不同表面修饰上也发生了明显变化, PVP 薄膜和 CPS + PVP 薄膜器件的 SS 的平均值分别为 -12.81 V/dec 和 -8.63 V/dec, 经 HMDS 修饰的 SS 的平均值仅为 -5.72 V/dec。亚阈值摆幅控制着器件从关态到开态的电压摆幅, 目前无机硅器件的亚阈值摆幅在 0.06 V/dec, 通过 HMDS 修饰的绝缘层 SS 相比较未修饰 PVP 和 CPS + PVP 有了明显降低。结合器件的迁移率性能和开关比说明 HMDS 是一种更优异的表面修饰材料。

进行不同的表面修饰改变了栅绝缘层的界面, 致使并五苯的成膜结构发生了改变, 施加电压时陷阱载荷数目不同, 导致器件性能变化不同。为了研究不同表面修饰器件的稳定性, 本文对各种不同绝缘层的器件做了偏压应力测试, 因为水分对偏压的影响是非常大的^[20], 因此本文偏压应力测试条件是在真空条件下, 持续加电压 ($V_{GS} = -60 \text{ V}$, $V_{DS} = -5 \text{ V}$), 分别在持续一段时间后测试转移曲线, 共持续 2 730 s。图 5 所示为器件在施加偏压后转移曲线的变化, 器件在施加偏压后, 转移曲线均发生位移, 器件的迁移率等性能都有较大降低。图 6 为不同表面修饰的 OTFT 器件加上偏压后器件的漏电流 I_{DS} 和 V_T 随时间的变化曲线。由该图可以看出, 1 min 后 PVP、CPS + PVP、HMDS + PVP 薄膜的漏电流分别下降 35%、39% 和 52%; 10 min 后薄膜的漏电流则分别下降了 44%、87% 和 79%; 45 min 后 PVP 薄膜的漏电流基本维持不变, 但 CPS + PVP 和 HMDS + PVP 器件 I_{DS} 分别下降了 91% 和 89%。小分子 HMDS 的 I_{DS} 相比于 PVP 和 CPS 下降更快, 可能是由于 PVP 和 CPS 绝缘层经过交联后聚合物链末端减少, 从而降低了俘获载流子的陷阱浓度。不同的表面修

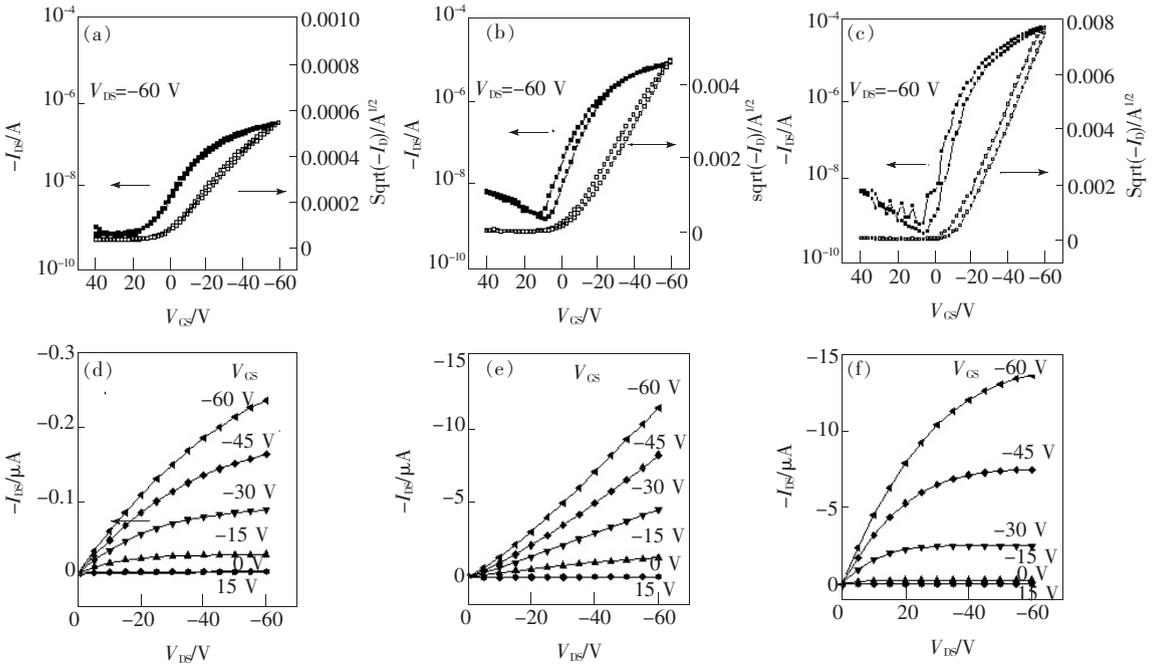


图 4 不同界面修饰的 OTFT 器件的转移特性曲线 (a, b, c) 和输出曲线 (d, e, f)。 (a, d) PVP 薄膜; (b, e) CPS + PVP 薄膜; (c, f) HMDS + PVP 薄膜。转移曲线中 $V_{DS} = -60 \text{ V}$, 沟道宽度 $W = 770 \mu\text{m}$, 长度 $L = 135 \mu\text{m}$, $W/L = 5.7$ 。

Fig. 4 Electrical properties of pentacene OTFT on PVP (a, d), CPS + PVP (b, e) and HMDS + PVP (c, f). (a, b, c) Transfer characteristics. (d, e, f) Output characteristics. $W = 770 \mu\text{m}$, $L = 135 \mu\text{m}$, $W/L = 5.7$.

表 2 不同衬底表面 OTFTs 的电学性能

Table 2 Electrical characteristics of the OTFTs on different substrate

Samples	Mobility/($\text{cm}^2 \cdot \text{v}^{-1} \cdot \text{s}^{-1}$)	V_T (V)	$I_{\text{on}}/I_{\text{off}}$	SS/($\text{V} \cdot \text{dec}^{-1}$)
PVP	1.56×10^{-3}	3.59	10^3	-12.81
CPS + PVP	9.19×10^{-2}	-2.51	10^3	-8.63
HMDS + PVP	0.128	0.41	10^5	-5.72

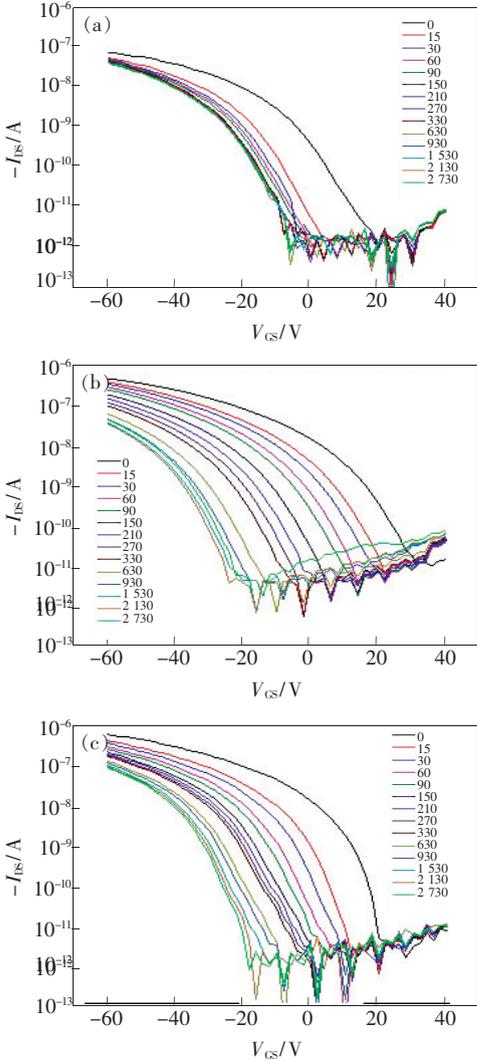


图 5 不同衬底表面的偏压应力曲线。(a) PVP;(b) CPS + PVP;(c) HMDS + PVP。

Fig. 5 Bias-stress curve of the OTFT device on different substrate surfaces. (a) PVP. (b)CPS + PVP. (c) HMDS + PVP.

饰的器件的漏电流 I_{DS} 和阈值电压 V_T 随时间变化下降均比较明显,PVP 薄膜经过 CPS 和 HMDS 修饰后,虽然器件的迁移率得到提高,但器件的漏电流在施加偏压应力后下降较纯 PVP 薄膜更为明显。器件的阈值电压随偏压应力逐渐向负值变化,

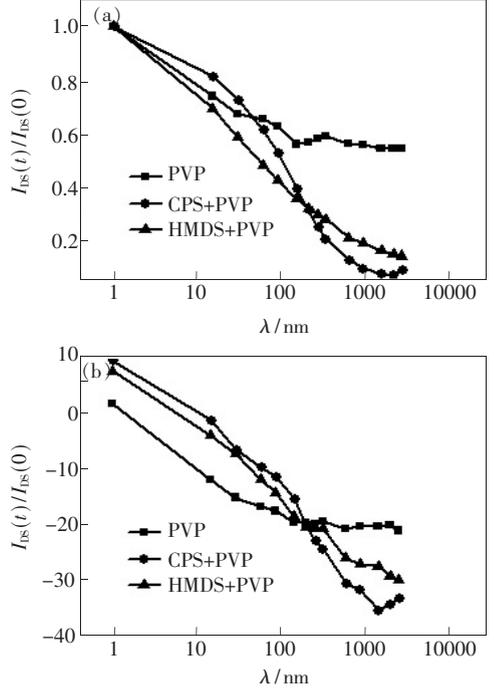


图 6 (a) 偏压应力下不同表面修饰 OTFT 器件 $I_{\text{DS}}(t)/I_{\text{DS}}(0)$ 与时间的关系;(b) 偏压应力下不同表面修饰 OTFT 器件 V_T 与时间的关系。

Fig. 6 (a) $-I_{\text{DS}}(t)/-I_{\text{DS}}(0)$ change of the different substrate surfaces. (b) V_{TH} change of the different substrate surfaces.

经过修饰后的 PVP 薄膜变化也比纯 PVP 薄膜变化更明显。偏压实验结果说明 3 种不同表面修饰绝缘层器件在施加电压时,绝缘层半导体层界面上俘获载流子的缺陷浓度都比较高,导致器件连续工作时性能出现了比较大的下降。由此可得,经过 HMDS 修饰的器件电学性能虽然有明显提升,但是偏压应力性能变差。因此,如何在提高器件迁移率的基础上,同时有良好的偏压应力性能是我们下一步要研究的重点内容。

因 PVP 材料做绝缘层具有透明、可弯曲等优势,因此本实验以 PET 材料做基底,PVP 薄膜做绝缘层,制作透明柔性的 OTFT 器件。从上述实验分析中可知 HMDS + PVP 的 OTFT 器件的迁移率最

高,因此在制作透明柔性 OTFT 时采用 HMDS + PVP 作为绝缘层。图 7(a)为柔性实物图,图 7(b)为转移特性曲线,图 7(c)为输出特性曲线,可以发现用该方法制备的 OTFT 器件开关比超过 10^4 ,最

高迁移率 $0.338 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$,在输出特性曲线中看到明显的线性区和饱和区,栅电压对源漏电流的调控性能优异。由此可见,修饰 PVP 绝缘层在制备柔性 OTFT 器件中有很大的潜在应用。

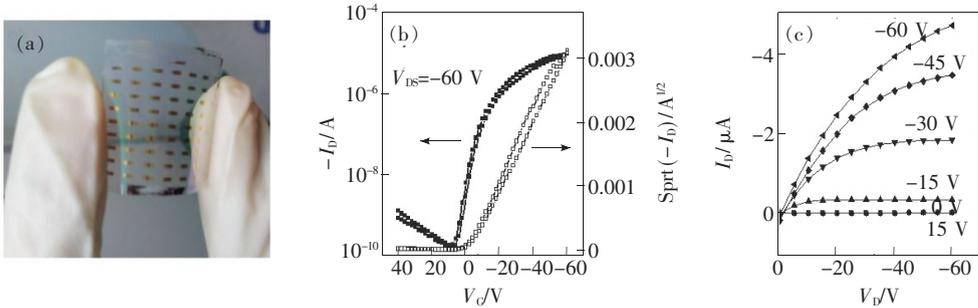


图 7 柔性 OTFT 器件电学性能。(a)柔性器件实物图;(b)转移特性曲线;(c)输出特性曲线。沟道宽度 $W = 770 \mu\text{m}$,长度 $L = 135 \mu\text{m}$ 。

Fig. 7 Electrical performance of flexible OTFT device. (a) Digital photographic image of the flexible OTFTs. (b) Transfer characteristics. (c) Output characteristics. $W = 770 \mu\text{m}$, $L = 135 \mu\text{m}$.

4 结 论

分别采用交联聚苯乙烯 (CPS)、六甲基二硅胺 (HMDS) 修饰聚乙烯基苯酚 (PVP) 绝缘层,研究了不同绝缘层的表面性质以及制备的并五苯 OTFT 器件的电学性能。通过实验结果可以得出,经过 HMDS 修饰后可以得到一种表面能、粗糙度相对较低的修饰层,并五苯分子容易形成较大晶

粒,减少了器件工作时的陷阱浓度,从而提高了器件的迁移率。虽然经表面修饰的器件电学性能有明显提升,但是偏压应力性能下降很多。采用该方法在 PET 基底上制备出了性能优异的 OTFT 器件,为有机薄膜晶体管在柔性方面的应用提供了可供选择的绝缘层和修饰层,也为制备柔性显示器件提供了良好的研究基础。

参 考 文 献:

- [1] Crone B, Dodabalapur A, Lin Y Y, *et al.* Large-scale complementary integrated circuits based on organic transistors [J]. *Nature*, 2000, 403(6769):521-523.
- [2] Zhang H, Zhang L, Li J, *et al.* Improvement of ZnO-TFT performance by annealing ZnO Film [J]. *Chin. J. Lumin.* (发光学报), 2011, 32(12):1281-1285 (in Chinese).
- [3] Sekitani T, Noguchi Y, Hata K, *et al.* A rubberlike stretchable active matrix using elastic conductors [J]. *Science*, 2008, 321(5895):1468-1472.
- [4] DeLongchamp D M, Kline R J, Lin E K, *et al.* High carrier mobility polythiophene thin films: Structure determination by experiment and theory [J]. *Adv. Mater.*, 2007, 19(6):833-837.
- [5] Yan H, Chen Z H, Zheng Y, *et al.* A high-mobility electron-transporting polymer for printed transistors [J]. *Nature*, 2009, 457(7230):679-686.
- [6] Cho J H, Lee J, Xia Y, *et al.* Printable ion-gel gate dielectrics for low-voltage polymer thin-film transistors on plastic [J]. *Nat. Mater.*, 2008, 7(11):900-906.
- [7] Tsao H N, Cho D M, Park I, *et al.* Ultrahigh mobility in polymer field-effect transistors by design [J]. *J. Am. Chem. Soc.*, 2011, 133(8):2605-2612.
- [8] Sun X N, Di C A, Liu Y Q. Engineering of the dielectric-semiconductor interface in organic field-effect transistors [J]. *J. Mater. Chem.*, 2010, 20:2599-2611.
- [9] Jiao Y, Zhang X A, Zhai J X, *et al.* Effect of channel layer thickness on the device characteristics of room temperature

- fabricated In_2O_3 thin-film transistors [J]. *Chin. J. Lumin.* (发光学报), 2013, 34(3):324-328 (in English).
- [10] Lin Y Y, Gundlach D J, Nelson S F, *et al.* Stacked pentacene layer organic thin-film transistors with improved characteristics [J]. *IEEE. Elect. Device Lett.*, 1997, 18(12):606-608
- [11] Klauk H, Halik M, Zschieschang U, *et al.* High-mobility polymer gate dielectric pentacene thin film transistors [J]. *J. Appl. Phys.*, 2002, 92(9):5259-5263.
- [12] Kato Y, Iba S, Teramoto R, *et al.* High mobility of pentacene field-effect transistors with polyimide gate dielectric layers [J]. *Appl. Phys. Lett.*, 2004, 84(19):3789-3791.
- [13] Yoneya N, Noda M, Hirai N, *et al.* Reduction of contact resistance in pentacene thin-film transistors by direct carrier injection into a few-molecular-layer channel [J]. *Appl. Phys. Lett.*, 2004, 85(20):4663-4665.
- [14] Yang H C, Shin T J, Ling M M, *et al.* Conducting AFM and 2D GIXD studies on pentacene thin films [J]. *J. Am. Chem. Soc.*, 2005, 127(33):11542-11543.
- [15] Yoon M H, Yan H, Facchetti A, *et al.* Low-voltage organic field-effect transistors and inverters enabled by ultrathin cross-linked polymers as gate dielectrics [J]. *J. Am. Chem. Soc.*, 2005, 127(29):10388-10395.
- [16] Yang S Y, Shin K, Park C E. The effect of gate-dielectric surface energy on pentacene morphology and organic field-effect transistor characteristics [J]. *Adv. Funct. Mater.*, 2005, 15(11):1806-1814.
- [17] Min H G, Seo E, Lee J, *et al.* Behavior of pentacene molecules deposited onto roughness-controlled polymer dielectrics films and its effect on FET performance [J]. *Synth. Met.*, 2013, 163:7-12.
- [18] Walter S R, Youn J, Emery J D, *et al.* In-situ probe of gate dielectric-semiconductor interfacial order in organic transistors: Origin and control of large performance sensitivities [J]. *J. Am. Chem. Soc.*, 2012, 134(28):11726-11733.
- [19] Choi D, Ahn B, Kim S H, *et al.* High-performance triisopropylsilylthynyl pentacene transistors *via* spin coating with a crystallization-assisting layer [J]. *ACS Appl. Mater. Interf.*, 2012, 4(1):117-122.
- [20] Choi H H, Lee W H, Cho K. Bias-stress-induced charge trapping at polymer chain ends of polymer gate-dielectrics in organic transistors [J]. *Adv. Funct. Mater.*, 2012, 22(22):4833-4839.