

分布式电源系统中变换器的输出阻抗与稳定性分析

佟强¹, 张东来¹, 徐殿国²

(1. 哈尔滨工业大学深圳研究生院, 广东省 深圳市 518055;

2. 哈尔滨工业大学电气工程与自动化学院, 黑龙江省 哈尔滨市 150001)

Output Impedance and Stability Analysis of Converters in Distributed Power Systems

TONG Qiang¹, ZHANG Donglai¹, XU Dianguo²

(1. Shenzhen Graduate School, Harbin Institute of Technology, Shenzhen 518055, Guangdong Province, China; 2. College of Electrical Engineering and Automation, Harbin Institute of Technology, Harbin 150001, Heilongjiang Province, China)

ABSTRACT: Stability issues that are decided by the output impedance of the source converter and the input impedance of the load converter are very important in distributed power systems. The small-signal modeling, effect factors and improvement methods of the output impedance of Buck type DC-DC converters in CCM are investigated in this paper, which provides reference for making converters' impedance standards. A practical impedance measurement approach by using an external small-signal sinusoidal perturbation current is proposed. It can be used to measure the input and output impedance as well as impedance ratio of DC-DC converters. A simple cascaded converter system was built here and the impedance ratio of the source converter and load converter was measured. According to the concept of the forbidden region, the stability of the system was analyzed.

KEY WORDS: distributed power systems; stability; input/output impedance; forbidden region of impedance ratio

摘要: 稳定性问题是分布式电源系统的关键问题, 它由源变换器的输出阻抗和负载变换器的输入阻抗共同决定。采用理论分析和实验相结合的方法, 对连续导电模式(continuous conduction mode, CCM)下 Buck 型 DC-DC 变换器输出阻抗的小信号模型、影响因素及优化设计方法进行研究, 为制定分布式电源系统中变换器的阻抗标准提供了参考依据。给出一种实用的电流扰动测试法, 可以测量变换器的输入、输出阻抗以及级联变换器的阻抗比。采用此方法对搭建的一个级联式 DC-DC 变换器系统的阻抗比进行测量, 并根据阻抗比禁止区对系统的稳定性进行判断。

关键词: 分布式电源系统; 稳定性; 输入/输出阻抗; 阻抗比禁止区

0 引言

分布式供电系统具有设计灵活、可靠性高、便于维护等优点, 已经广泛应用在航天器、舰船、通讯基站以及大型计算机的供电系统中^[1-4]。分布式供电系统的典型结构如图 1 所示, 源变换器将系统的供电电能转化为一个直流母线电压, 各个负载变换器又将直流母线电压转化为用电设备所需的工作电压。为保证负载变换器稳定工作同时减少电磁干扰(electromagnetic interference, EMI)噪声, 通常在负载变换器的前级都会加入输入滤波器。

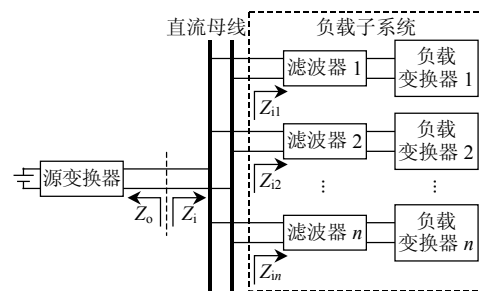


图 1 分布式供电系统的典型结构图

Fig. 1 Typical DC distributed power system

系统中各个变换器模块单独工作都是稳定的, 集成在一起时往往会出现性能退化或者不稳定的情况^[5-10]。为了对系统的稳定性进行评估, Middlebrook 于 1976 年提出了阻抗匹配准则, 建立了稳定性与电源的输入输出阻抗之间的对应关系^[5]。从此以后, 变换器的输入输出阻抗成为了系统稳定性的重要研究内容, 并作为变换器的一项重要的指标参数, 很多文章都对变换器的输入和输出阻抗特性进行

研究^[11-14]。Middlebrook 提出的阻抗准则过于保守，它要求源变换器的输出阻抗在全频率范围内都要远小于负载变换器的输入阻抗，这在实际应用中难以实现。因此，又有学者对此阻抗准则进行改进，提出了改善的阻抗比禁止区^[6-10]，只要源、负载变换器的阻抗比在所给禁止区域以外，系统即可达到一定相角和增益裕量下的稳定。

本文建立工作在连续导电模式(continuous conduction mode, CCM)下 Buck 型 DC-DC 变换器输出阻抗的小信号模型，采用理论分析和实验相结合的方法，分析工作条件、滤波器参数等因素对变换器输出阻抗特性的影响。在此基础上，搭建一个级联电源系统，根据阻抗比禁止区判据对系统的稳定性进行分析。本文提出一种电流源扰动阻抗测试方法，可以方便的测试变换器的输出、输入阻抗以及阻抗比。相对于电压源扰动测试方法^[11-15]，本方法无需在主功率通道上串联变压器或者开关管，测试电路更加简单可靠。分布式电源系统中绝大多数的变换器都是降压型变换器，采用的都是 Buck 型拓扑，因此本文以此种结构变换器为对象展开研究。

1 Buck 型变换器的闭环输出阻抗表达式及阻抗比禁止区

1.1 Buck 型变换器的闭环输出阻抗表达式

Buck 变换器闭环系统结构图如图 2 所示，整个系统可以用拓扑的控制到输出传递函数 $G_p(s)$ 和控制器传递函数 $G_c(s)$ 两部分表示。

其中变换器的小信号模型如图 3 所示。滤波电感和滤波电容的等效串联电阻以及线路中的寄生

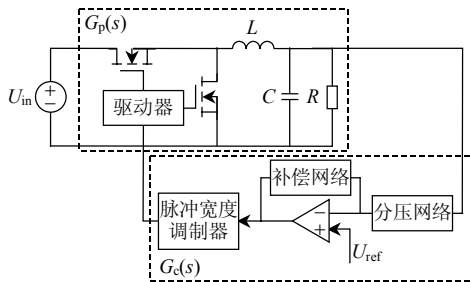


图 2 同步 Buck 拓扑电路图

Fig. 2 Main circuit of the synchronous Buck converter

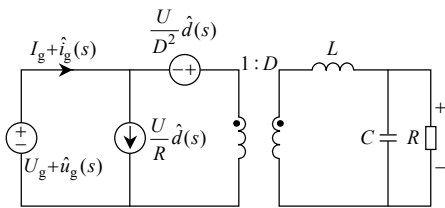


图 3 Buck 拓扑的小信号模型

Fig. 3 Small-signal modeling of the Buck converter

参数相对较小，对阻抗特性的影响有限，因此暂时不予考虑。

由图 3 的小信号模型可以推导出 CCM 模式下 Buck 变换器的开环输出阻抗^[16]为

$$Z_o(s) = \frac{\hat{u}(s)}{\hat{i}_{out}(s)} \Big|_{\hat{i}_g(s)=0, \hat{d}(s)=0} = sL // \frac{1}{sC} // R = \frac{Ls}{LCs^2 + \frac{L}{R}s + 1} \quad (1)$$

式中： L 为输出滤波电感； C 为输出滤波电容； R 为负载电阻。

对于多相 Buck 变换器也可以将其简化为单相 Buck 变换器进行小信号分析^[17]。对于 n 相 Buck 变换器，等效电感量为每个通道电感量的 $1/n$ ，等效开关频率是每个通道开关频率的 n 倍，其它电路参数不变。采用此种等效方式后，多相 Buck 拓扑的小信号分析与单相 Buck 拓扑完全一致。

Buck 型变换器的闭环输出阻抗为

$$Z_{oc}(s) = \frac{Z_o(s)}{1 + G_p(s)G_c(s)} = \frac{Z_o(s)}{1 + T(s)} \quad (2)$$

式中： $G_p(s)$ 为控制到输出传递函数； $G_c(s)$ 为控制器传递函数； $T(s)$ 为变换器的电压环路增益传递函数。

其中，拓扑传递函数和变换器环路增益传递函数分别为

$$G_p(s) = U_{in} / (LCs^2 + \frac{L}{R}s + 1) \quad (3)$$

$$T(s) = G_p(s)G_c(s) \quad (4)$$

1.2 阻抗比禁止区

Middlebrook 提出的稳定性判据如图 4 所示^[5]， Z_o 和 Z_i 分别是源、负载交界处的输出和输入阻抗，阻抗比 Z_o/Z_i 可以作为系统环路增益。系统满足稳定性的条件是：

$$|Z_o/Z_i| \ll 1 \quad (5)$$

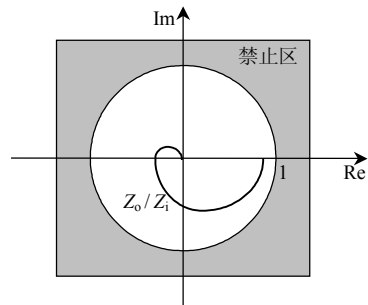


图 4 阻抗比禁止区

Fig. 4 Forbidden region of impedance ratio

此判断条件可以保证源、负载变换器的充分解耦，在实际应用中过于保守，因此并不实用。

为了定义一个不太保守的阻抗比判据，很多文

章都提出了改进的阻抗比禁止区，使系统满足一定条件下的稳定。例如图 5 所提的阻抗比禁止区^[8]，系统稳定需满足：

$$\operatorname{Re}\left(\frac{Z_o}{Z_i}\right) \geq -\frac{1}{2} \quad (6)$$

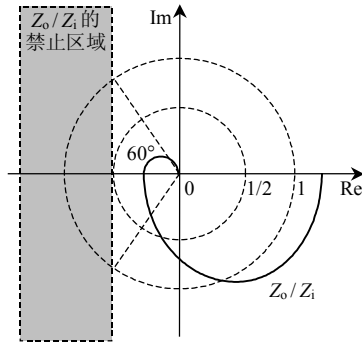


图 5 改进的阻抗比禁止区

Fig. 5 An improved forbidden region of impedance ratio

它禁止 Z_o/Z_i 的曲线环绕 $(-1,0)$ 点，同时保证系统具有 6 dB 的增益裕量和 60° 的相角裕量。

2 变换器的阻抗测量方法

以往测试变换器阻抗多采用电压扰动的方法，通过变压器或 MOSFET 开关管将电压扰动信号加到主功率回路中^[11-15]。这种测试方法所用器件较多，设计复杂，且容易出现变压器磁饱和或开关管未工作在放大区的问题。本文提出了一种电流扰动测试法测量变换器的输入、输出阻抗和源、负载变换器的阻抗比。相对于电压扰动测试方法电流扰动测试方法更加简单易用。它的测试原理图如图 6 所示，当测量变换器的输出阻抗时，负载变换器用负载电阻取代。在电源的输出端加入电流扰动信号，提取输出端对应的电压和电流扰动信号，两者的比值即为变换器的输出阻抗， $Z_o = \hat{u}_s / \hat{i}_s$ 。同理可以测出变换器的输入阻抗 $Z_{in} = \hat{u}_L / \hat{i}_L$ 。本文所给测试方法的另一个优点是可以直接测出级联变换器的阻抗比。无需分别测试源变换器的输出阻抗和负载变换器的输入阻抗，然后再进行阻抗比运算。在测量级联变换器的阻抗比的时候，因为 $\hat{u}_s = \hat{u}_L$ ，即 $\hat{i}_s Z_o = \hat{i}_L Z_{in}$ ，因此 $Z_o / Z_{in} = \hat{i}_L / \hat{i}_s$ 。其中扰动电流源可以通过给扰动电压源串联一个大电阻来实现，

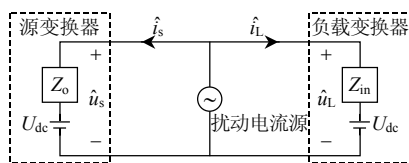


图 6 阻抗测量原理图

Fig. 6 Proposed approach to measure impedance

这个电阻值要远大于源、负载变换器的输入和输出阻抗，通常取 $1\text{ k}\Omega$ 以上的阻值。电流扰动信号 \hat{i}_s 和 \hat{i}_L 可以通过电流检测电阻来提取。

3 变换器输出阻抗特性的分析

3.1 变换器参数

为方便对变换器的阻抗进行分析和测量，本文搭建了一款数字控制的电压控制型同步 Buck 变换器。它的额定参数如下：输入电压 $U_{in} = 15\text{ V}$ ；输出电压 $U_o = 5\text{ V}$ ；额定输出电流 2.5 A ；输出滤波电感值 $L = 14\text{ }\mu\text{H}$ ；输出滤波电容值 $C = 200\text{ }\mu\text{F}$ 。本文所用的实验仪器包括示波器 Tektronix TDS3034C，电子负载 KIKUSUI PLZ664WA，频率分析仪 NF FRA5097，电源 MOTECH LPS-305。

3.2 输入电压对输出阻抗的影响

在拓扑参数确定之后，首先分析变换器的工作条件对输出阻抗的影响。变换器的输出电流为 2.5 A ，输入电压分别设定为 10 V 、 15 V 和 20 V 。根据式(2)对 3 种输入电压情况下的闭环输出阻抗进行仿真对比，结果如图 7 所示。采用本文所给的测试方法对 3 种输入电压下变换器的输出阻抗进行测量，所得结果如图 8 所示。

实验结果与仿真波形基本一致，两者的差别是由变换器的开关噪声以及线路的寄生参数造成的。从仿真和实验结果可以看出，在低频和中频范围输出阻抗随输入电压的增大而减小。尤其是谐振频率处的输出阻抗峰值变化最为明显。输出阻抗峰值点的频率也随着输入电压的增大略有增大。在低频和高频范围，输出阻抗的相角不随输入电压的变化而变化，在中频段也就是谐振频率附近，输出阻抗的相角随输入电压的增大而增大。由此可见在分析变换器闭环输出阻抗的时候应该将最低输入电压作

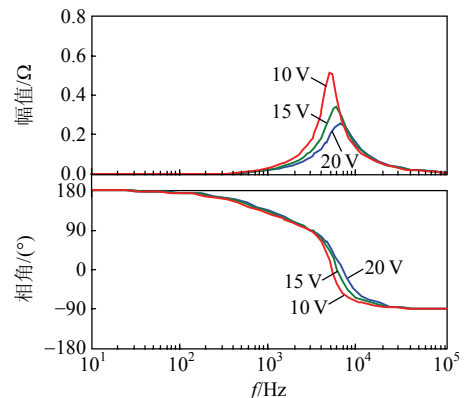


图 7 不同输入电压下闭环输出阻抗的仿真对比

Fig. 7 Simulation results of closed-loop output impedance with different input voltage

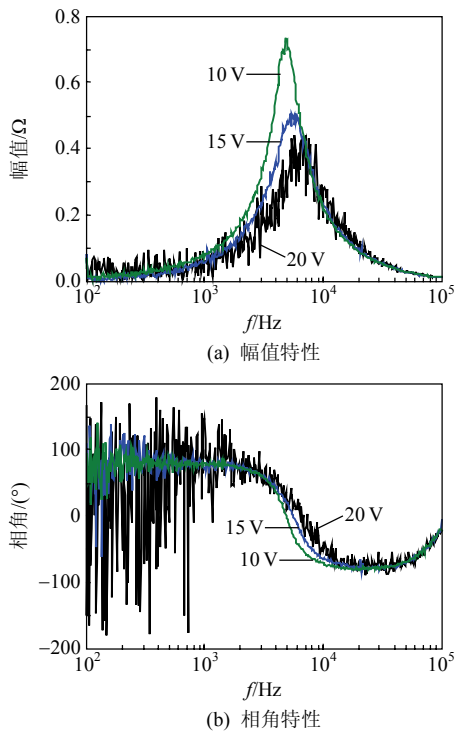


图8 不同输入电压下闭环输出阻抗的实测对比
Fig. 8 Testing results of close-loop output impedance with different input voltage

为最恶劣的情况分析。

3.3 输出电流对输出阻抗的影响

为分析输出电流与输出阻抗之间的关系, 设定变换器的输入电压为 15 V, 输出电流分别调整为 0.5、1.5 和 2.5 A。在几种输出电流情况下变换器输出阻抗的仿真图如图 9 所示。

从仿真结果图 9 中可以看到, 在整个频率范围内, 输出阻抗的幅值和相角基本不受输出电流的影响, 只是在谐振频率处的阻抗峰值略有区别。实际测量不同输出电流情况下的输出阻抗如图 10 所示, 实验结果也与仿真结果一致。可见对于本文研究的

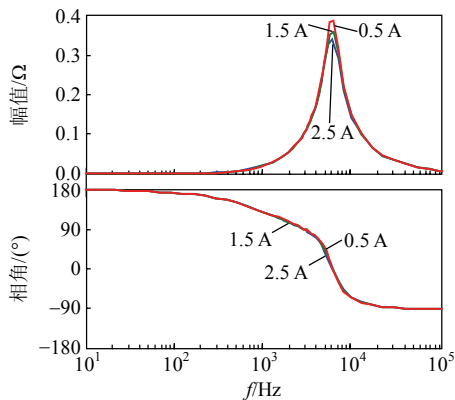


图9 不同输出电流下闭环输出阻抗的仿真对比
Fig. 9 Simulation results of closed-loop output impedance with different output current

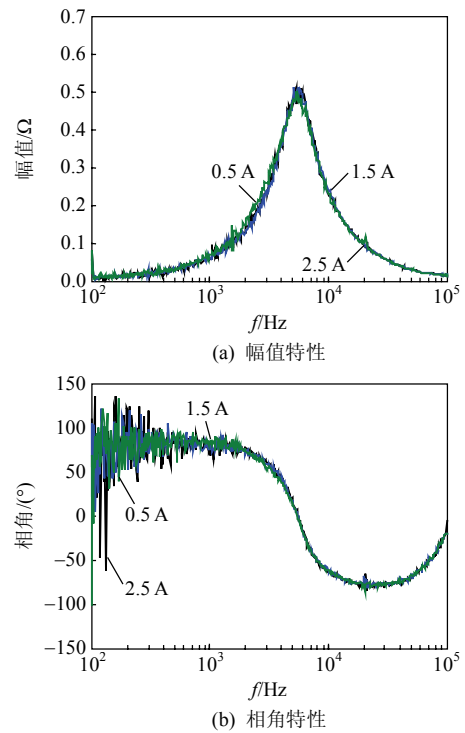


图10 不同输出电流下闭环输出阻抗的实测对比
Fig. 10 Testing results of close-loop output impedance with different output current

工作在 CCM 模式下的小功率 DC-DC 变换器, 输出电流对输出阻抗基本没有影响。

3.4 穿越频率对输出阻抗的影响

由式(2)可知, 变换器的环路增益会直接影响到闭环输出阻抗, 而环路增益又是随穿越频率变化而变化的。因此可以对比不同穿越频率下变换器闭环输出阻抗的变化情况。仿真中设变换器的穿越频率分别为 8.36、6.35 和 4.21 kHz, 输出阻抗的对应关系如图 11 所示。

在实验中, 按照仿真设计的补偿器结果对应修改数字控制器的参数。实测系统的穿越频率与仿真

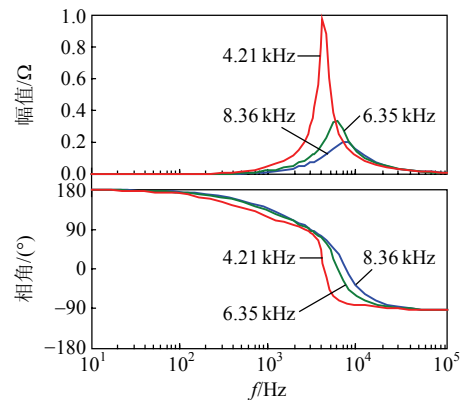


图11 不同穿越频率下闭环输出阻抗的仿真对比
Fig. 11 Simulation results of closed-loop output impedance with different crossover frequency

结果基本一致，相应的闭环输出阻抗特性如图 12 所示。从仿真和实验结果可以看出，随着穿越频率的增大，输出阻抗在低频和中频范围的幅值明显减小，尤其是输出阻抗的峰值。谐振峰值处的频率随着穿越频率的增大而增大。在中频和低频范围，输出阻抗的相角随着穿越频率的增大而增大，在高频段三种穿越频率下的相角曲线逐渐趋于一致。在实际应用中应该设计合适的控制器，使系统的穿越频率尽量提高，以减小闭环输出阻抗。

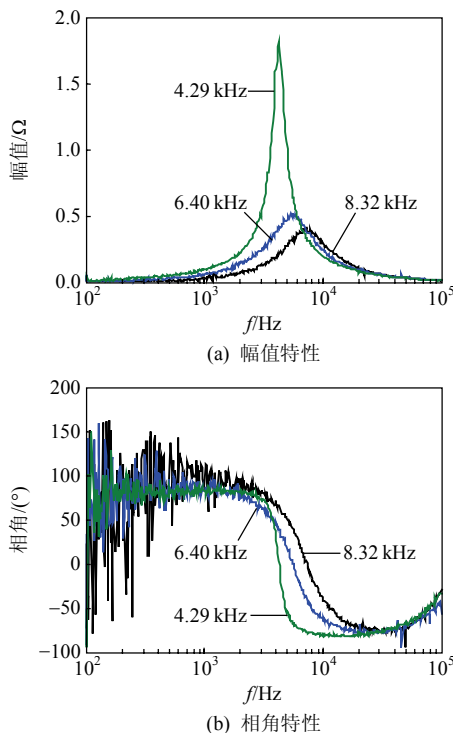


图 12 不同穿越频率下闭环输出阻抗的实测对比
Fig. 12 Testing results of close-loop output impedance with different crossover frequency

3.5 滤波器参数对变换器闭环输出阻抗的影响

从小信号模型可知，变换器的输出滤波器是闭环输出阻抗的重要组成部分。然而，在设计 DC-DC 变换器输出滤波器的时候，通常都是根据单个变换器所要求达到的输出纹波电流和纹波电压等电气指标进行设计。为了减小输出电压的纹波以及减小负载切换时输出电压波动的幅值，会尽量将滤波电感和电容值取得大一些。很少会在设计中考虑到它对输出阻抗和级联稳定性的影响，这给变换器在分布式电源系统中的应用带来隐患。本小节分析了滤波电感和滤波电容对变换器输出阻抗的影响，有利于指导输出滤波器的设计。

从上文测出的闭环输出阻抗波形可见，在中频段，也就是输出滤波器的谐振频率附近，输出阻抗

的幅值会急剧增大，这会严重影响电源系统的稳定性，是输出阻抗中需要重点关注的部分。本节分析滤波电感和电容值对输出阻抗谐振峰值的影响。在本文搭建的变换器平台中，如果滤波电感的取值范围是 5~25 μH ，滤波电容的取值范围是 100~400 μF ，那么输出阻抗谐振峰值的变化情况如图 13 所示。从图 13 可以看出，闭环输出阻抗的峰值随输出滤波电感和电容值的增大而增大。实际电路中的元器件参数总会与标称值有偏差，工作时随着环境的改变器件参数也会发生漂移，图 13 也代表了器件参数变化对输出阻抗峰值的影响情况。

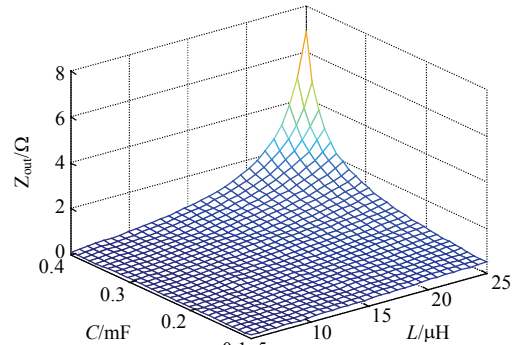


图 13 不同滤波电感电容值时闭环输出阻抗的峰值
Fig. 13 Peak value of closed-loop output impedance with different capacitance and inductance

通过上面的分析可知，加大滤波电感和电容值会增大变换器的输出阻抗，降低了级联系统的稳定性。本节的研究内容可以作为滤波器设计的指导依据，在进行变换器设计的时候，要从变换器自身的电气性能以及它对电源系统稳定性的影响两方面综合考虑，折中取值。

4 变换器的输入阻抗特性与级联系统的稳定性分析

变换器的闭环输入阻抗特性可以根据上文给出的小信号模型和输入阻抗表达式进行分析。在低频段它表现为负阻抗特性，阻抗幅值与输入电压成正比与输出功率成反比。在高频段它的大小与开环输入阻抗的特性基本一致^[7,11,14]。然而在实际的分布式电源系统中，负载变换器的前端通常都要搭配输入滤波器，它们整体的输入阻抗特性无疑更加复杂，这给输入阻抗模型的建立和分析带来难度。自从阻抗比禁止区域的概念提出之后，电源系统稳定性分析过程得到简化，无需对源变换器的输出阻抗和负载子系统的输入阻抗进行单独的测量和比较。只需要对源、负载变换器的阻抗比进行测量，即可对系统的稳定性进行分析和判定。

本文搭建了一个简单的级联式电源系统,上文设计的变换器作为这个系统的源变换器。负载变换器为一个输入电压 5 V、输出电压 1.8 V、额定输出电流 2 A 的负载点电源。它的输入滤波器是一个 LC 滤波器,电感值为 $2\ \mu\text{H}$,电容值为 $220\ \mu\text{F}$ 。负载变换器和它的输入滤波器一起构成负载子系统。

额定工作条件下,源变换器的主开关管占空比和输出电压纹波如图 14 所示。从图 14 可以看出,源变换器工作波形正常,系统稳定工作。采用本文所给的阻抗比测试方法测量源变换器和负载子系统的阻抗比,所得结果如图 15 所示。

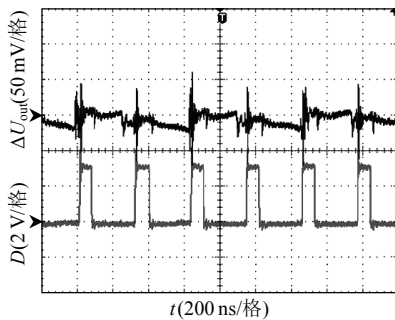


图 14 源变换器的输出电压纹波和占空比波形
Fig. 14 Output voltage ripple and duty cycle of the source converter

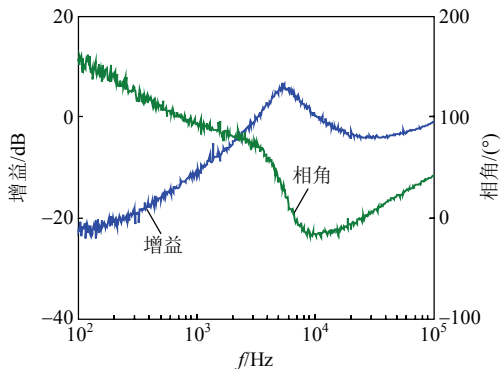


图 15 源、负载子系统的阻抗比
Fig. 15 Impedance ratio of source and load subsystem

从图 15 可以看出,在低频(3 kHz 频率以下)和 高频(大于 10 kHz)范围,输出阻抗与输入阻抗比值的增益都小于零,因此源变换器的输出阻抗小于负载子系统的输入阻抗,满足 Middlebrook 给出的系统稳定条件。在中频范围(3~10 kHz),阻抗比的增益大于零,也就是源变换器的输出阻抗小于负载变换器的输入阻抗的情况。出现这种情况的原因是在此频率范围,源变换器的输出阻抗达到了峰值,超过了负载子系统的输入阻抗。如果根据 Middlebrook 的稳定性判据,此时系统可能已经不稳定了。但实际上对源、负载变换器进行测量发现它们仍然很稳定的工作。

如果采用图 5 给出的改进的阻抗比禁止区域判据,此时源负载子系统阻抗比的奈奎斯特图如图 16 所示,可以看到阻抗比的根轨迹曲线在禁止区域之外,系统可以保证 6 dB 的增益裕量和 60° 的相角裕量。因此采用阻抗比禁止区域的概念判断系统稳定性更为准确、实用。

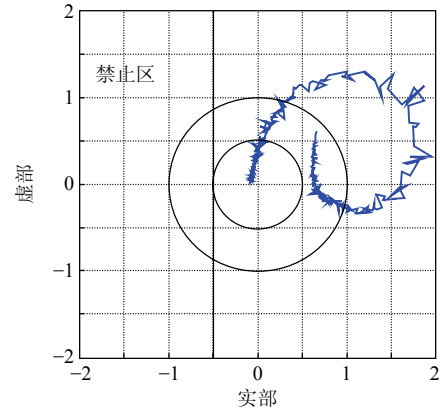


图 16 阻抗比的奈奎斯特图

Fig. 16 Nyquist plot of the impedance ratio

分别对级联变换器中源变换器的输出阻抗和负载变换器的输入阻抗进行测量,然后再进行阻抗比的运算,可以得到与图 16 相同的结果,如图 17 所示。在实际应用中采用阻抗比测试方法直接测试阻抗比会更加简单方便。

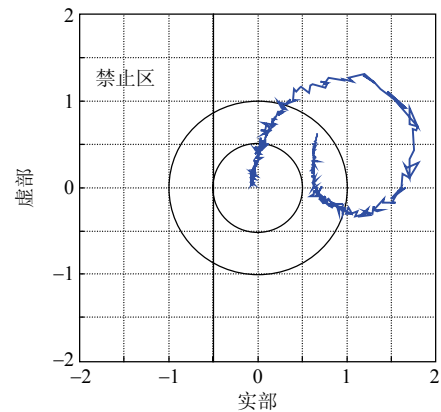


图 17 阻抗比的奈奎斯特图

Fig. 17 Nyquist plot of the impedance ratio

如果由于某种原因,负载变换器输入滤波器中的滤波电容突然断路失效。此时负载变换器和输入滤波器的共同输入阻抗发生了变化,系统进入不稳定的状态,源变换器的占空比及输出电压波形如图 18 所示。对比图 14 可以看到,源变换器的占空比变化剧烈,输出电压振荡严重,已经不能稳定工作。对滤波电容失效前后源变换器的环路增益进行对比测量,如图 19 所示。可以看到电容失效前,源变换器的增益裕量大于 6 dB,相角裕量大

于 60° ，这与图 16 中阻抗比禁止区分析的结果一致。电容失效后源变换器的相角裕量急剧减小，已经不具备足够的稳定裕量。此时源、负载变换器阻抗比的奈奎斯特图如图 20 所示，对比图 16 可以看到根轨迹曲线集中在禁止区，系统已经不稳定。

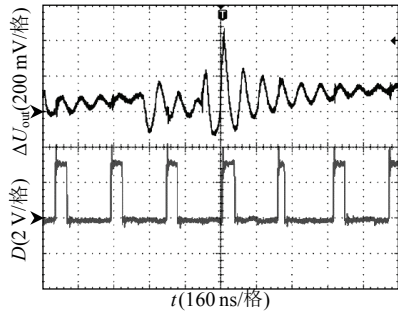


图 18 源变换器的输出电压纹波和占空比波形
Fig. 18 Output voltage ripple and duty cycle of the source converter

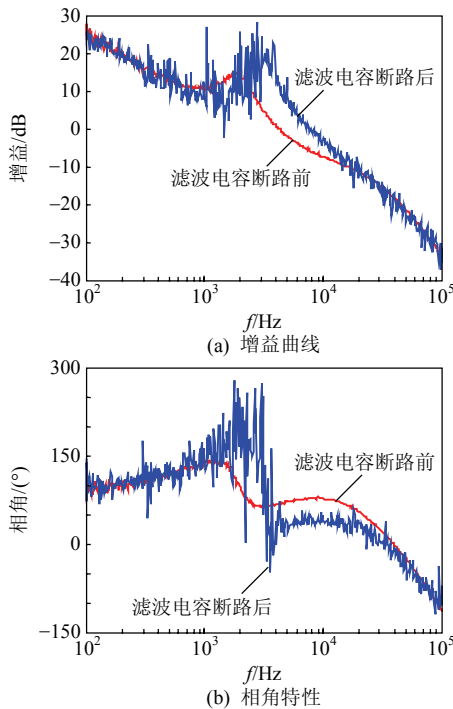


图 19 源变换器环路增益的对比
Fig. 19 Loop gain comparison of the source converter

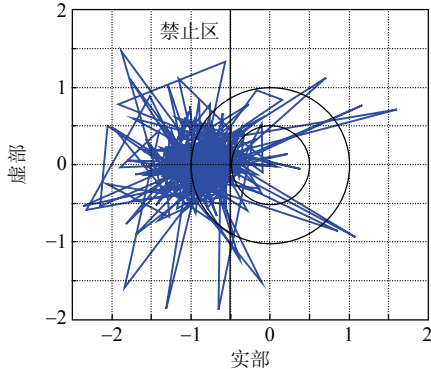


图 20 阻抗比的奈奎斯特图
Fig. 20 Nyquist plot of the impedance ratio

5 结论

本文给出了 CCM 模式下 Buck 型变换器输出阻抗的小信号模型，通过仿真和实验对比验证了模型的正确性。从分布式电源系统稳定性的角度阐述了工作条件、滤波器参数对 Buck 类输出阻抗的影响，并进行了规律性的总结，可以作为变换器设计和提高级联系统稳定性的指导依据。本文还给出了一种实用的阻抗测量方法，采用此方法可以对变换器的输出、输入阻抗以及源、负载变换器的阻抗比进行测量，便于稳定性的分析。本文所得到的结论包括：

1) 输入电压和穿越频率对闭环输出阻抗的影响相似。在低频和中频范围随着输入电压或穿越频率的增大，输出阻抗减小。其中，阻抗峰值的减小尤为明显。输出阻抗峰值点的频率随着输入电压或穿越频率的增大略有增大。输出电流对闭环输出阻抗的影响很小，可以忽略。

2) 闭环输出阻抗的峰值受滤波电感和滤波电容共同影响，随电感和电容值的增大而增大。因此在设计分布式电源系统中变换器的时候要综合考虑电气性能和稳定性，选取最优参数。

3) 采用改进的阻抗比禁止区判断级联电源系统的稳定性，相比 Middlebrook 提出的阻抗比判据更加准确、实用。负载变换器的输入滤波器对系统的稳定性有重要的影响，滤波电容的失效会直接导致系统不稳定。

参考文献

- [1] Tabisz W A, Jovanovic M M, Lee F C. Present and future of distributed power systems[C]//IEEE Applied Power Electronics Conference and Exposition. Boston, USA: IEEE, 1992: 11-18.
- [2] Hua G C, Tabisz W A, Leu C S, et al. Development of a dc distributed power system[C]//IEEE Applied Power Electronics Conference and Exposition. Orlando, USA: IEEE, 1994, 2: 763-769.
- [3] Lee F C, Xu M, Wang S, et al. Design challenges for distributed power systems[C]//IEEE Power Electronics and Motion Control Conference. Shanghai, China: IEEE, 2006, 1: 1-15.
- [4] Liu J J, Feng X G, Lee F C. Stability margin monitoring for DC distributed power systems via perturbation approaches[J]. IEEE Trans. on Power Electronics, 2003, 18(6): 1254-1261.
- [5] Middlebrook R D. Input filter considerations in design and application of switching regulators[C]//IEEE Industrial Application Society Annual Meeting. Chicago, USA: IEEE, 1976: 366-382.
- [6] Wildrick C M, Lee F C, Cho B H, et al. A method of defining the load impedance specification for a stable distributed power system[J]. IEEE Trans. on Power Electronics, 1995, 10(3): 28-285.
- [7] Feng X G, Ye Z H, Xing K, et al. Impedance specification and impedance improvement for DC distributed power system[C]//IEEE Power Electronics Specialists Conference. Charleston, USA: IEEE,

- 1999, 2: 889-894.
- [8] Feng X G, Ye Z H, Xing K, et al. Individual load impedance specification for a stable DC distributed power system[C]//IEEE Applied Power Electronics Conference and Exposition. Dallas, USA: IEEE, 1999, 2: 923-929.
- [9] Feng X G, Lee F C. On-line measurement on stability margin of dc distributed power system[C]//IEEE Applied Power Electronics Conference and Exposition. New Orleans, USA: IEEE, 2000, 2: 1190-1196.
- [10] Feng X G, Liu J J, Lee F C. Impedance specifications for stable DC distributed power systems[J]. IEEE Trans. on Power Electronics, 2002, 17(2): 157-162.
- [11] Wu T, Ruan X B. Standardization of input/output impedance specifications of buck converters based on the system integration concept[C]//IEEE Power Electronics and Motion Control Conference. Shanghai, China: IEEE, 2006, 3: 1-6.
- [12] 王建华, 张方华, 龚春英, 等. 电压控制型 Buck DC/DC 变换器输出阻抗优化设计[J]. 电工技术学报, 2007, 22(8): 18-23.
Wang Jianhua, Zhang Fanghua, Gong Chunying, et al. Study of output impedance optimization for voltage mode control Buck DC/DC converter[J]. Transactions of China Electrotechnical Society, 2007, 22(8): 18-23(in Chinese).
- [13] 吴涛, 阮新波. 分布式供电系统中源变换器输出阻抗的研究[J]. 中国电机工程学报, 2008, 28(3): 66-72.
Wu Tao, Ruan Xinbo. Output impedance analysis of source converters in the DC distributed power system[J]. Proceedings of the CSEE, 2008, 28(3): 66-72(in Chinese).
- [14] 吴涛, 阮新波. 分布式供电系统中负载变换器的输入阻抗分析[J]. 中国电机工程学报, 2008, 28(12): 20-25.
Wu Tao, Ruan Xinbo. Input impedance analysis of load converters in the distributed power system[J]. Proceedings of the CSEE, 2008, 28(12): 20-25(in Chinese).
- [15] 姚雨迎, 张东来, 徐殿国. 级联式 DC/DC 变换器输出阻抗的优化设计与稳定性[J]. 电工技术学报, 2009, 24(3): 147-152.
Yao Yuying, Zhang Donglai, Xu Dianguo. Output impedance optimization and stability for cascade DC/DC converter[J]. Transactions of China Electrotechnical Society, 2009, 24(3): 147-152(in Chinese).
- [16] 张卫平. 开关变换器的建模与控制[M]. 北京: 中国电力出版社, 2005: 25-31.
Zhang Weiping. Model and control of switch converters[M]. Beijing: China Electric Power Press, 2005: 25-31(in Chinese).
- [17] Wong P T. Performance improvements of multi-channel interleaving voltage regulator modules with integrated coupling inductors[D]. Virginia: Virginia Polytechnic Institute and State University, 2001.



佟强

收稿日期: 2011-01-27。

作者简介:

佟强(1982), 男, 博士研究生, 主要研究方向为高频开关电源、分布式电源系统, allentq@126.com。

(责任编辑 吕鲜艳)