

总剂量辐照加固的功率VDMOS器件

李泽宏^{1,2}, 张磊¹, 谭开洲²

(1. 电子科技大学电子薄膜与集成器件国家重点实验室 成都 610054;

2. 中国电子科技集团公司第二十四研究所 重庆 南坪区 400060)

【摘要】采用先形成P-body区再生长栅氧化层的新工艺流程和薄栅氧化层配合Si₃N₄-SiO₂钝化层加固工艺, 研制出一种抗总剂量辐照加固功率VDMOS器件。给出了该器件的常态参数和总剂量辐照的实验数据, 通过和二维数值仿真比较, 表明实验数据和仿真数据能较好吻合。对研制的功率VDMOS器件在X射线模拟源辐照总剂量972×10³rad(Si)下, 阈值电压仅漂移-1 V。结果证明, 工艺改善了功率VDMOS器件的抗总剂量辐照能力。

关键词 功率VDMOS器件; 薄栅氧化层; 阈值电压漂移; 总剂量辐照
中图分类号 TN386 文献标识码 A

Total Dose Radiation Hardened Power VDMOS Device

LI Ze-hong^{1,2}, ZHANG Lei¹, and Tan Kai-zhou²

(1. State Key Laboratory of Electronic Thin Films and Integrated Devices, University of Electronic Science and Technology of China Chengdu 610054;

2. The No.24 Institute of, China Electronics Technology Group Corporation, Nanping Chongqing 400060)

Abstract A total dose radiation hardened power VDMOS device is fabricated by growing the thin gate SiO₂ after the P-body diffusion and using a double passivation layer (Si₃N₄-SiO₂). The experimental results are presented and fit 2D simulation. For the specified power VDMOS device, the threshold voltage shifts is only -1 V at a x-ray total dose of 972×10³ rad (Si). It is demonstrated that the total dose radiation tolerance of the power VDMOS device are improved significantly.

Key words power VDMOS device; thin gate SiO₂; threshold voltage shift; total dose radiation

功率VDMOS器件由于在耐压、电流能力、导通电阻等方面固有的优点, 在武器装备、核动力工程和空间装置中有着广泛的应用。但是它的一些电学特性在辐照环境下会退化, 主要表现包括: 阈值电压漂移、跨导降低、亚阈值电流增大、1/f 噪声增大等^[1]。

关于辐照环境对功率VDMOS器件电学特性的影响在过去几十年中被广泛研究^[2-6], 主要的方法是采用减薄栅氧化层厚度的办法来提高VDMOS器件的抗辐射能力^[7-9]。但是薄栅氧化层的缺点在于对H⁺在氧化层中的移动和H₂通过氧化层扩散到Si/SiO₂界面的抵抗能力差, 容易被击穿。还有方法采用Si₃N₄-SiO₂双层栅介质层和自对准重掺杂浅结P⁺区的办法, 来提高VDMOS器件的抗辐射能力^[10], 但是需要增加额外的Si₃N₄栅介质层工艺步骤。

本文基于总剂量辐照对功率VDMOS器件的阈值电压和跨导的影响分析, 提出先形成p-body区再

生长栅氧化层的新工艺流程和薄栅氧化层配合Si₃N₄-SiO₂钝化层加固工艺, 并分析该工艺流程有利于提高器件抗总剂量辐照的原因, 借助二维仿真器TSUPREM4和MEDICI进行仿真设计并实验流片。

1 总剂量辐照加固新工艺

图1给出了功率VDMOS器件的纵向剖面示意图。该VDMOS器件是由多个单元图形并联而成的集成器件, 多晶硅栅网格将各单元的栅极相连, 底部作为公用的漏极。

功率VDMOS器件的总剂量辐照效应主要体现在电离辐照对功率VDMOS器件的阈值电压和跨导的影响。MOS器件电离辐照效应主要是在硅和二氧化硅的交界面及其附近的二氧化硅层中造成缺陷和俘获电荷。一方面电离辐照在SiO₂中激发出电荷空穴对, 电子很快迁移出SiO₂, 一部分空穴被SiO₂中的深空穴陷阱俘获成为固定空间正电荷; 另一方面

收稿日期: 2007-01-23; 修回日期: 2007-09-27

基金项目: 国防科技重点实验室基金项目(9140C904010606)

作者简介: 李泽宏(1970-), 男, 博士, 副教授, 主要从事功率半导体器件及智能功率IC方面的研究。

电离辐照也会在Si/SiO₂界面引入界面态电荷。电离辐照在SiO₂中引入的固定空间正电荷和在Si/SiO₂界面产生的界面态电荷都会对VDMOS器件的阈值电压产生影响, 阈值电压的漂移可表示为:

$$\Delta V_T = -\frac{1}{C_{ox}} \Delta Q_{ot} + \frac{1}{C_{ox}} \Delta Q_{it} = \Delta V_{ot} + \Delta V_{it} \quad (1)$$

式中 ΔQ_{ot} 为电离辐照在单位面积产生的正空间电荷, ΔQ_{it} 为电离辐照产生的界面态电荷; ΔV_{ot} 和 ΔV_{it} 分别是受电离辐照后固定电荷和界面态电荷引起的阈值电压变化。电离辐照引入的界面态电荷位于Si/SiO₂界面附近, 其散射能使VDMOS的器件沟道迁移率减少, 从而使跨导降低。

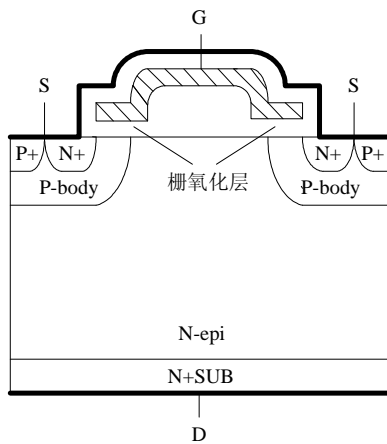


图1 VDMOS器件的纵向剖面示意图

常规功率VDMOS制造中均采用的自对准工艺, 先生长SiO₂栅介质, 然后再扩散源、漏区。根据对功率VDMOS器件的总剂量辐照效应的分析, 这种工艺流程中扩源、漏区的后高温工艺必然会影响到栅氧化层的质量, 严重地影响器件的抗辐照能力。本文采用的先形成P-body区再生长栅氧化层新工艺避免了栅氧化层生产后的高温过程, 能够改善栅氧化层质量提高器件抗辐照能力, 原因在于工艺中高温过程的热应力对栅氧化层的质量有比较大的影响。在SiO₂中有5种可能符合空穴形成正空间电荷的中心, 氧空位研究报道最多, 热应力会造成栅氧化层的硅和二氧化硅界面的断裂键增多、二氧化硅的短程有序晶格次序受到破坏, 栅氧化层中的氧空位增多。另外就是多次的高温过程会在栅氧化层中引入可动离子或者固定粒子, 这些因素都会使VDMOS器件在电离辐照下, 栅氧化层中引入的正空间电荷增多, 器件的阈值电压和平带电压漂移增大。同时, 氧化后退火对VDMOS器件的抗辐照能力有明显的影 响。不同的氧化条件形成的栅氧化层, 都有一个

最佳的退火温度和时间。

本文同时采用的薄栅氧化层工艺能够减少辐照在栅氧化层引入的正空间电荷和在Si/SiO₂界面引入界面态电荷, 降低辐照后阈值电压的漂移量。因为不管是正栅偏压, 还是负栅偏压, MOS晶体管还是MOS电容, 电离辐射引起的阈值电压漂移 ΔV_{TH} 和平带电压漂移 ΔV_{FB} 与氧化层厚度有关:

$$\Delta V = Kd_{ox}^3 \quad (2)$$

式中 K 为常数。从式中 ΔV 与 d_{ox} 的关系可以明显得出减薄氧化层厚度有利于提高器件抗辐射能力。

本文同时还采用了Si₃N₄-SiO₂无机钝化层, 避免了有机钝化层在辐照条件下可能发生分解从而影响器件可靠性的问题。

2 结果与讨论

本文采用新工艺流程, 借助二维仿真器TSUPREM4和MEDICI仿真设计了一种常态下耐压100 V, 工作电流为6 A, 导通电阻小于0.4 Ω , 阈值电压为3.5 V的功率VDMOS器件。

基于上述器件设计参数, 在流片工作中, 设计制作了芯片面积为2.2 mm \times 1.7 mm的VDMOS版图, 共包含8 152个元胞, 选用参数为N⁻外延层厚度12 μ m, 电阻率2.8 Ω ·cm, N⁺衬底电阻率0.004 Ω ·cm的外延材料投片一次成功。

进行器件常态指标测试, 在 $V_{GS}=0$ V情况下耐压达到120 V; 在 $V_{DS}=10$ V情况下, 阈值电压为3.5 V。图2是样片的耐压和阈值电压测试结果。

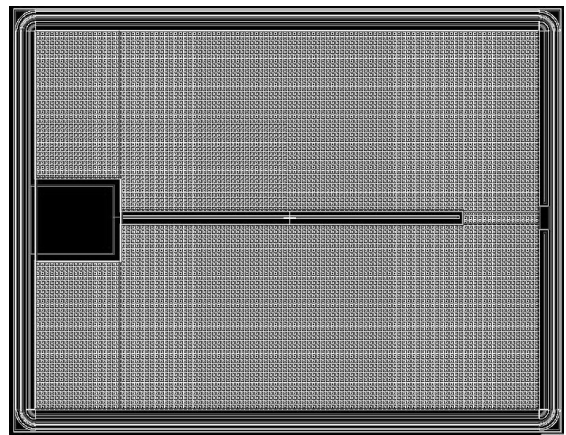
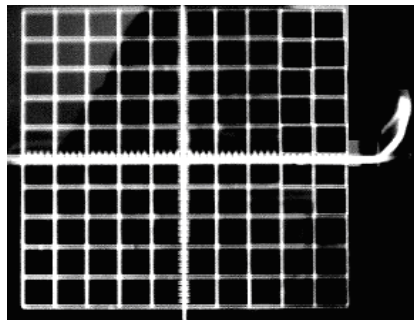
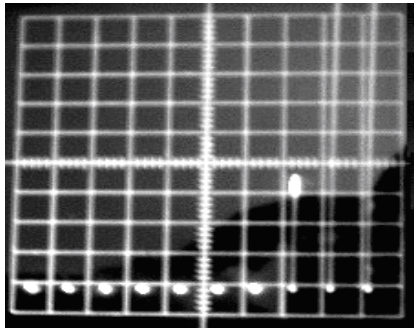


图2 总剂量辐照加固的功率VDMOS器件版图

本文利用X射线模拟源进行器件的抗辐照测试, X射线剂量率约400 rad(Si)/s, 在 $V_{DS}=10$ V情况下, 表1列出了测试辐照时间、辐照总剂量和阈值电压的数据。



a. 器件击穿电压特性曲线($V_{GS}=0\text{ V}$)



b. 器件阈值电压特性曲线($V_{DS}=10\text{ V}$)

图3 器件测试特性曲线

表1 辐照测试数据

辐照时间 t/s	辐照剂量/ $\text{rad}(\text{Si})$	阈值电压 V_{TH}/V
0	0	3.5
500	200×10^3	3.0
1 280	512×10^3	2.5
2 430	972×10^3	2.5

图4中给出了利用二维仿真器TSUPREM4和MEDICI对器件在总剂量辐照条件且 $V_{DS}=10\text{ V}$ 情况下, 阈值电压漂移的仿真数据和利用X射线模拟源对器件进行的抗辐照测试中, 阈值电压漂移的测试数据的对比, 从图中可以看出在各个测试剂量点上, 测试数据和仿真数据都能较好地吻合。

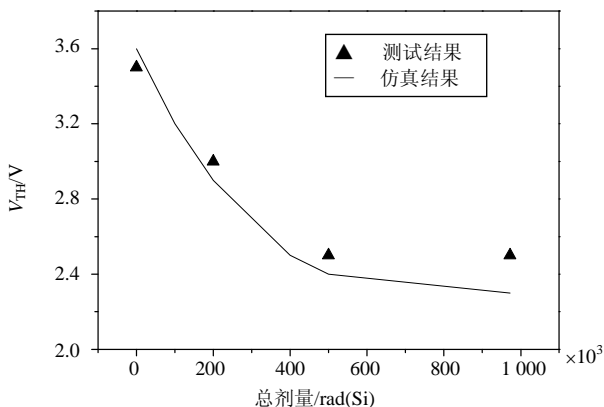


图4 总剂量辐照测试结果与仿真数据对比

根据以上的试验测试数据, 在辐照总剂量达到 $927 \times 10^3 \text{ rad}(\text{Si})$ 时, 器件阈值电压的漂移只有 -1 V , 可以说明本文采用的新工艺流程和薄栅氧化层配合

$\text{Si}_3\text{N}_4\text{-SiO}_2$ 钝化层加固工艺能够较好地提高功率VDMOS器件的抗总剂量辐照能力。

3 结 论

本文分析了总剂量辐照对功率VDMOS器件的阈值电压和跨导的影响后, 提出了先形成P-body区再生长栅氧化层的新工艺流程和薄栅氧化层配合 $\text{Si}_3\text{N}_4\text{-SiO}_2$ 钝化层加固工艺, 并分析其有利于提高器件抗总剂量辐照能力的原因, 借助二维仿真器MEDICI和TSUPREM4设计并采用该工艺流程成功研制出了一种在常态下, 耐压为 100 V , 工作电流为 6 A , 导通电阻小于 $0.4\ \Omega$, X射线模拟源辐照总剂量在 $972 \times 10^3 \text{ rad}(\text{Si})$ 下, 阈值电压漂移小于 1 V 的抗辐射功率VDMOS器件。该器件可广泛应用于辐射环境下工作的武器装备、核动力工程和空间装置。

参 考 文 献

- [1] BALIGA B J. The future of power semiconductor device technology[J]. IEEE Invited Paper, 2001, 89(6): 64-65.
- [2] SHEPARD D J. Power electronics futures[J]. APEC, IEEE, 2004, 1, 31-34.
- [3] SROUR J R., MCGARRITY J M. Radiation effect on microelectronics in space[J]. Proceedings of the IEEE, 1988, 76(11):1453-1458.
- [4] 李泽宏, 李肇基, 张 波, 等. 非均匀沟道MOS辐照正空间电荷迁移率模型[J]. 物理学报, 2004, 53(2): 561-565.
LI Ze-hong, LI Zhao-ji, ZHANG B. Mobility model of non-uniform channel MOS by radiation induced positive spatial charge[J]. Acta Physics Sinica, 2004, 14(2): 561-565.
- [5] 李泽宏, 张 波, 李肇基. 非均匀沟道DMOS器件阈值电压模型[J]. 微电子学, 2005, 35(1): 51-55.
LI Ze-hong, ZHANG Bo, LI Zhao-ji. Threshold voltage model of non-uniform channel DMOS devices[J]. Microelectronics, 2005, 35(1):51-55.
- [6] 李泽宏, 张 波, 李肇基. 短沟DMOS阈值电压模型[J]. 电子与信息学报, 2005, 27(2): 321-325.
LI Ze-hong, ZHANG Bo, LI Zhao-ji. A threshold voltage model of the short channel DMOS[J]. Journal of Electronics and Information Technology, 2005, 27(2): 321-325.
- [7] MA P T, DRESSENDORFER V P. Ionizing radiation effects in MOS devices and circuits[M]. New York: Wiley, 1989.
- [8] ROPER G. B, LOWIS R. Development of a radiation-hard n-channel power MOSFET[J]. IEEE Trans Nucl Sci, 1983, 30(3): 4110-4115.
- [9] FLEETWOOD D M, SHANEYFELT M R, WARREN W L, et al[J]. Border trap: Issues for MOS radiation response and long-term reliability[J]. Microelectron Reliab, 1995, 35(3): 405-409.
- [10] LIU Ying-kun, LIANG Chun-guang, WANG Chang-he et al. A radiation hardened power device—VDMOSFET[J]. Chinese Journal of Semiconductors, 2001, 22(07): 841-845.

编辑 张 俊