

文章编号: 1007- 2985(2009) 02- 0058- 05

基于 DSP+ ARM 的双核结构数字视频监控系统设计*

樊晓兵

(吉首大学物理科学与信息工程学院, 湖南 吉首 416000)

摘要: 数字视频监控系统以其直观、方便和信息内容丰富的特点而被广泛应用, 笔者采用 DSP+ ARM 双核结构, 选用 TMS320DM642 为图像采集处理, AT91RM9200 为实时控制, DSP 通过 CCD 摄像头对特定的区域采集视频图像, 并由视频解码芯片进行视频解码, 处理后的数字视频信号由 DSP 通过视频运动检测算法进行图像处理, 异常情况时则立刻由 DSP 向 ARM 施加中断信号, 并将识别处理后的结果全部发送过去. ARM 对 DSP 图像采集进行实时控制, 并配合 DSP 将图像处理的结果显示出来, 在恰当的时机触发外部控制器, 从而实现一定的对外控制功能. 实验验证: 该系统稳定性、可靠性、灵活性都得到了增强.

关键词: DSP+ ARM; 嵌入式系统; 双核结构

中图分类号: TN919.8

文献标识码: A

随着视频编解码技术、计算机多媒体技术、数字信号处理技术的发展, 嵌入式视频监控产品正从模拟化向数字化、网络化的方向发展, 并在科学研究、工农业生产、交通运输、资源的遥感探测、医疗卫生、空间探测、航天探测等各个领域内应用越来越广泛, 尤其是在航天航空和现代战争领域, 视频监控技术极为重要. 在实际的工程应用中, 监控系统基本上不停机工作的, 因此系统除了对算法本身有很高要求以外, 视频信号处理的速度和可靠性是至关重要的, 而超大规模集成电路和嵌入式软硬件技术的迅猛发展, 为解决该问题提供了新的设计思路. 由于功能单一, 只要算法选择正确, 系统的实时性就可以得到保证, 而且控制功能较 PC 系统容易实现且更为强大.^[1] 国内产品大多是在外来芯片基础上开发视频采集压缩卡, 或在现有的视频采集压缩卡上开发监控软件系统, 然后组成监控系统. 基于 PC 的视频监控系统终端功能较强, 便于现场操作, 但稳定性不好, 视频前端较为复杂, 可靠性不高. 虽然嵌入式系统的图像处理功能还不能完全取代传统的计算机, 但是随着嵌入式微处理器的迅速发展, 其图像处理能力正在不断地提高, 同时嵌入式系统具有体积小、低功耗、低成本等特点, 可以有效地克服传统计算机的缺点, 因此嵌入式视频监控系统的研究和嵌入式视频监控系统向微型化、网络化、智能化发展具有重要的意义.

1 嵌入式系统原理

嵌入式系统以应用为中心, 以计算机技术为基础, 软硬件可裁剪, 应用系统对功能、可靠性、成本、体积、功耗严格要求的专用计算机系统^[2], 是先进的计算机技术、半导体技术、电子技术和各个行业的具体应用相结合后的产物. 嵌入式计算机系统与商用家用计算机一样都由软件、硬件和操作系统构成, 它一般并不独立使用, 而是作为板级模块或者芯片存在于应用系统中, 承担中央控制及科学计算任务. 作为一类特殊的计算机系统, 嵌入式系统通常包含有 3 个部分: 嵌入式硬件平台、嵌入式操作系统、嵌入式应用软件. 随

* 收稿日期: 2009- 02- 10

基金项目: 湖南省教育厅科学研究项目(08C714)

作者简介: 樊晓兵(1966-), 男(土家族), 湖南永顺人, 吉首大学物理科学与信息工程学院讲师, 主要从事电子电路与系统教学研究.

着嵌入式越来越复杂的应用, 如何简洁有效地使嵌入式系统能够应用于各种不同的应用环境, 是嵌入式系统发展中必须解决的关键问题。^[3] 经过不断的发展, 3 层结构逐步演化成为 4 层结构(如图 1 所示), 增加的中间层次为硬件抽象层, 是一个介于硬件与软件之间的中间层次, 该层通过特定的上层接口与操作系统进行交互, 实现操作系统对硬件的直接操作, 硬件抽象层的引入大大推动了嵌入式操作系统的通用化。

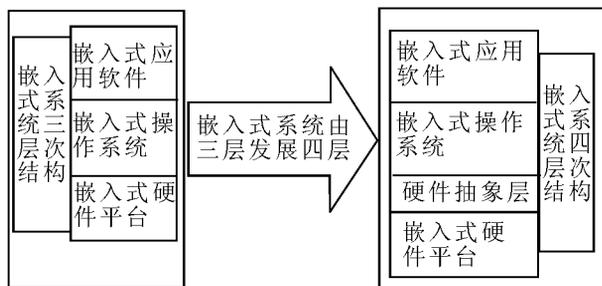


图 1 嵌入式系统结构

嵌入式微处理器是嵌入式系统的核心, 主要完成内存管理、任务调度、任务间通信和同步、中断和异步事件处理、系统时钟管理等功能^[4]。对实时多任务有很强的支持能力, 有较短的中断响应时间, 从而使内部的代码和实时内核的执行时间减少到最低限度, 且具有功能很强的存储区保护功能, 避免在嵌入式软件模块之间出现错误的交叉作用^[4]。大多数单片机 MIPS 值低, 缺少协议处理功能, 外接 Ethernet 时实现 TCP/IP 协议困难。目前 ARM 系列、Motorola 系列、MIPS 系列、SH/HP-RISC 等系列 CPU 性能价格比良好、软件资源丰富、开发平台简单。不足之处是单个芯片运算处理能力相对较弱, 尤其对于视频数据的处理, 光依靠 ARM 或者 DSP 芯片, 很难做到控制和计算能力都好。笔者采用 DSP+ ARM 构架的设计思想, ARM 主要负责系统控制功能, DSP 主要负责高密度数据处理。

2 系统硬件设计

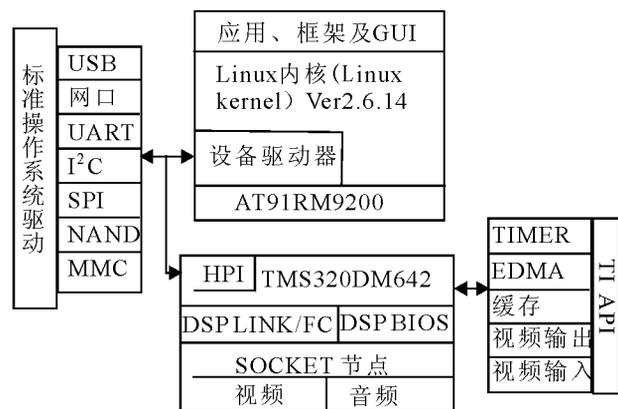


图 2 基于双核的嵌入式视频开发平台框图

TMS320C5000 系列、TMS320C6000 系列。其中 TMS320C6000 系列 DSP 芯片是 TI 公司在 1997 年开发的一种新型 DSP 芯片, 包括 TMS320C62x、TMS320C64x 这 2 个定点系列和 TMS320C67x 浮点系列 3 大类, TMS320DM642 是 TMS320C6000 系列一员, 它采用 C64x 内核, 具有先进的 VLIW 结构。

2.2 RAM 与 AT91RM9200

AT91RM9200 是 ATMEL 公司针对系统控制以及通信领域推出的基于 ARM920T 内核(16/32 bit RISC CPU)的微型控制器, 它是完全围绕 ARM920T 内核构建的系统, 有丰富的系统与应用外设及标准的接口, 从而为低功耗、低成本、高性能等计算机广泛领域应用提供单芯片解决方案^[5]。AT91RM9200 集成了许多标准接口控制器, 包括 USB2.0 设备端口和以太网媒体访问控制器(MAC)等, 同时提供一系列符合工业标准的外设, 可在音频、网络、Flash 卡、红外线及智能卡中使用, 还带有 2 个多媒体卡接口控制器(兼容 Multimedia 卡和 SD 卡), 3 个同步串行口 SSC 控制器, 4 个通用同步/异步串行端口 UASRT, 1 个主/从串行设备接口 SPI。为完善性能, AT91RM9200 还包括 JTAG-ICE 和专用 UART 调试通道(DBGU)等一系列调试功能。

2.3 系统硬件设计结构

该系统的硬件系统采用模块化设计, 分为控制部分 ARM 子系统、数据采集部分 DSP 子系统 2 部分。

该系统是基于双核处理器的嵌入式系统开发平台, 其中包括硬件平台和软件平台, 总体结构如图 2 所示。

2.1 DSP 与 TMS320DM642

数字处理器(Digital Signal Processor, 简称 DSP)是针对数字信号处理需求而设计的具有特殊结构的微处理器, 其内部采用程序总线和数据总线分开的哈佛结构, 有专门的硬件乘法器, 广泛采用流水线操作, 能提供特殊的数字信号处理指令, 快速地实现各种所需数值信号处理算法。TI 作为 DSP 生厂商的代表, 已成功推出 TMS320C2000 系列、

ARM 子系统主要有存储模块(硬盘、NOR、NAND、CF 卡等)、10/100M 自适应以太网物理层电路模块、USB 接口模块; DSP 子系统主要有视频采集模块、回放模块、音频编解码模块、存储模块、CPLD 逻辑控制模块等,硬件总体设计结构框图如图 3 所示.

2.3.1 DSP 子系统 (1) 外部存储器接口(EMIF) 模块. 在该系统中,程序存储器主要存储主应用程序和程序中使用的图像数据,为了提高系统的扩展性且考虑到图像所占用的存储空间较大,在设计中,将主应用程序和图像数据分开存储. Flash 存储器具有体积小,耗电省,非易失存储的特性,因此该系统将主应用程序放在主 ROM 区,使用 Flash 芯片. 在扩展 ROM 区,使用容量较大的 SDRAM 芯片,存储程序中需要使用的图像和声音数据.

(2) 视频模块. TMS320DM642 上集成了 3 个 Video Port(简称 VP 口),作为输入或输出口,均可支持 8/10 位的 ITU-R BT.656 格式、16/20 位的 Y/C 格式、8/10/16/20 位的 raw 格式等多种视频格式. 系统中,每个视频口由 20 位数据线、2 个时钟信号 VPxCLK0 和 VPxCLK1,3 个控制信号 VPxCTL0,VPxCTL1 和 VPxCTL2 组成. 时钟信号作为视频源的时钟信号输入/输出,控制信号作为视频源的同步信号输入/输出(行同步、帧同步、场标志,视频采样使能等). (3) 音频模块. (i) 音频时钟电路. 在有声视频监控系统中,需要确保声音和视频输出同步,因此设计中采用了音频时钟芯片 PLL 1708,这是一款 3.3 V 双 PLL 的多时钟发生器,20-PinSSOP 封装. 它所需的主时钟为 27 MHz,来自于视频编码芯片 TVP5150A 的 SCLK 引脚,这就使得该芯片的输出频率与视频的频率是同步的. (ii) 音频解码电路. DM 642 具有一个多通道音频串口 McASP,该串口由收发 2 个部分组成,对于不同的数据格式、单独的主时钟、位时钟和帧同步,这 2 个部分可以完全独立地工作,并且接收和发送可以同步进行. McASP 模块包括一组 16 个移位寄存器,可配置成接收数据、发送数据和 GPIO 模式. McASP 含有 8 个串行收/发引脚 AXR[7:0],所有接收引脚公用接收同步 AFSR 和时钟 ACLKR, AHCLKR 信号,所有发送引脚公用发送帧同步 AFSX 和时钟 ACLKX, AHCLKX 信号,并提供静音控制. 系统采用了 2 路模拟音频输入和 2 路模拟音频输出,音频编/解码器采用 TLV320AIC23B,且支持麦克风/立体声模拟输入/输出,数字音频数据流输出/输入.

2.3.2 ARM 子系统 (1) 存储模块. (i) SDRAM 存储器接口, SDRAM 是操作系统程序运行的空间,同时又是数据缓存的空间. 在系统启动的时候, Boot Loader 程序把系统程序从 Flash 加载到 SDRAM 中执行. 在该系统中的 SDRAM 系统选用 2 片 Hynix 公司开发的 16M × 16bit 数据总线的 HY57V281620HCT,该芯片的控制信号直接和 AT91RM9200 的 SDRAM 接口的控制信号线相连. (ii) Flash 存储器接口,为了将 Boot Loader 和嵌入式操作系统的可执行内核移植到终端上,使得终端能够脱离 PC 机实现自主的运行,笔者使用 Intel 公司推出的 8M × 16bit 闪存 S29GL128M. (2) 以太网物理层接口电路. 该电路是本系统的重要部分,属于以太网物理层接口电路. 由于 AT91RM9200 处理器本身是一款工业级处理器,所以这里也选用工业级的 LXT972A 芯片和网络隔离变压器 PULSE68515,从而可以保证性能以适应较高的开发应用环境,可以通过网络接口快速下载代码,实现操作系统的多方式启动等.

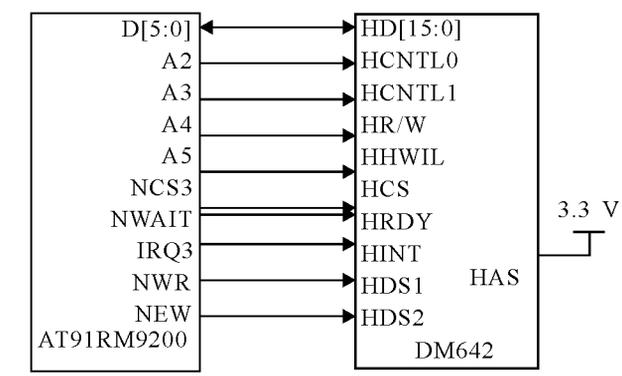


图 4 HPI 接口连接示意图

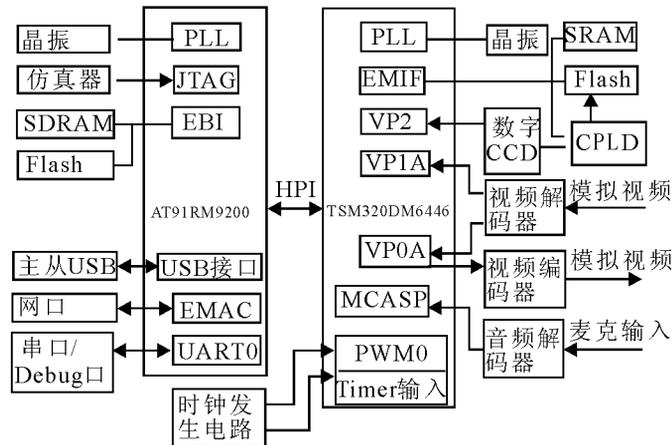


图 3 系统硬件设计结构框图

2.3.3 ARM 与 DSP 通信接口设计 由于本系统的控制部分、数据采集部分分开设计,所以存在二者如何完成数据通信的问题. 笔者在此系统利用 DM642 的 HPI 接口完成 ARM 与 DSP 的数据通信. HPI 是

德州仪器(TI)公司在新一代、高性能 DSP 芯片上配置的与主机进行通信的主机接口。它与主机之间能实现并行、高速的数据传输。HPI 主机由以下 5 个部分组成: HPI 存储器(DARAM); HPI 地址寄存器(HPIA); HPI 数据锁存器(HPID); HPI 控制寄存器(HPIC); HPI 控制逻辑。图 4 是 AT91RM9200 与 DM642 数据传输接口连接示意图。由于 DM642 的 HPI 接口与 PCI 总线、EMAC 是复用的, 所以应将管脚 PCIE_N、EMACEN 接为低电平。由于 DM642 的 HPI 有 32-bit, 16-bit 模式, 但 AT91RM9200 只有在片选 NCSI 空间为 32-bit(SDRAM 占用), 在此所以在此将 HD5 接下拉电阻, 采用 16-bit 模式。

3 软件设计

3.1 ARM 子系统的 Boot Loader 程序设计

对于 PC 机, 其开机后的初始化处理器配置、硬件初始化等操作是由 BIOS 完成的, 但对于嵌入式系统来说, 出于经济方面的考虑一般不配置 BIOS, 因此必须自行编写完成这些程序, 也就是所需要的开机程序。

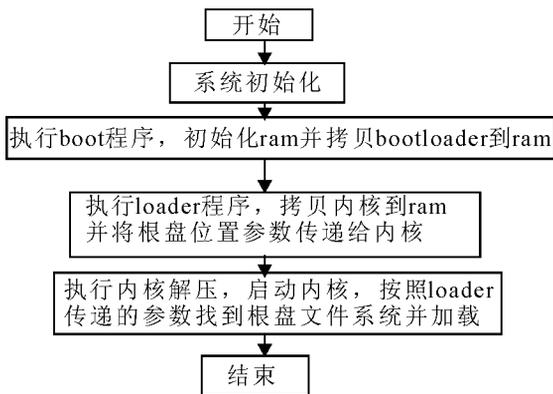


图 5 ARM Linux 启动流程

在嵌入式系统中, 启动时用于完成初始化操作的这段代码被称为 Boot Loader 程序, 整个系统的加载启动任务就完全由 Boot Loader 来完成。通常 Boot Loader 依赖于硬件而实现的。因此, 在嵌入式世界里建立一个通用的 Boot Loader 几乎是不可能的。尽管如此, 仍然可以对 Boot Loader 归纳出一些通用的概念来完成特定的 Boot Loader 设计与实现, 通过 Boot Loader 可以初始化硬件设备, 建立内存空间的映射图, 从而将系统的软硬件环境创造一个合适的状态, 以便为最终调用操作系统内核准备好环境, 图 5 是 ARM Linux 启动流程。

在本系统中由于 AT91RM9200 片内 RAM 为 16k 字节, 把整个 Boot Loader 程序分为 Boot (stage1) 和 Loader(stage2) 2 部分, 依赖于 CPU 体系结构的代码 boot.bin 文件烧写在 Flash 的 0 地址处, 基本都用汇编语言来实现。Boot Loader 的 Stage1: 硬件设备初始化; 为加载 Boot Loader 的 Stage2 准备 RAM 空间; 拷贝 Boot Loader 的 Stage2 到 RAM 空间中; 设置好堆栈; 跳转到 Stage2 的 C 入口点。Boot Loader 的 Stage2 代码通常用 C 语言来实现, 以实现更复杂的功能和取得更好的代码可读性和可移植性。Boot Loader 的 stage2: 初始化本阶段要使用到的硬件设备; 检测系统内存映射; 将 kernel 映像和根文件系统映像从 Flash 上读到 RAM 空间中; 为内核设置启动参数; 调用内核。

3.2 ARM 的嵌入式操作系统

嵌入式操作系统是一种实时的、支持嵌入式系统应用的操作软件, 通常包括实时多任务系统内核、与硬件相关的底层驱动软件、设备驱动接口、网络通信协议、图形界面、标准化浏览器 Browser 等, 是嵌入式系统(包括硬、软件系统)中的核心组成部分, 其主要包括基本内核(Basic)、扩展内核(Extended)、应用编程接口(API)、设备驱动程序接口(DDI) 4 大部分。Linux 是最受欢迎的自由电脑操作系统内核, 是一套免费使用和自由传播的类 UNIX 操作系统。

目前在嵌入式系统里基于 ARM 微核的嵌入式处理器已经成为市场主流, 随着 ARM 技术的广泛应用, 建立面向 ARM 构架的嵌入式操作系统也就成为当前研究的热点问题。嵌入式操作系统是嵌入式系统软硬件资源的控制中心, 它以尽量合理有效的方法组织多个用户共享嵌入式系统的各种资源。针对不同的硬件平台, 一般需要经过移植操作系统才能正常工作。完成 Linux 在 AT91RM9200 平台上的移植, 主要包括以下步骤: 下载内核源码, 建立交叉编译环境及以压缩或非压缩方式配置和编译内核。其文件系统的建立及程序开发、编译均在宿主机上完成, 再通过串口、网口或 JTAG 烧写至目标板, 本设计中笔者通过网口对 Linux2.6.14 内核进行开发板上移植。

3.3 HPI 驱动程序设计

由于系统所用到的某些硬件设备没有相应的设备驱动程序, 因此需要编写它们的驱动程序, 几乎每种

系统操作最后都要映射到物理设备上.除了处理器,内存和少数其他实体外,几乎所有设备的控制操作都由设备相关的代码来实现.内核必须为每个外部设备嵌入设备驱动程序.在 Linux 操作系统中,驱动程序是操作系统内核与硬件设备的直接接口,它分担了内核的一部分功能,屏蔽了硬件的细节,使用更加稳定,主要完成以下功能:对设备初始化和释放;对设备进行管理,包括实时参数设置以及提供对设备的操作接口;读取应用程序传送给设备文件的数据并回送应用程序请求的数据;检测并处理设备出现的错误.对于 Linux 来说有如下 3 种驱动程序类型:字符设备;块设备;网络接口.在笔者设计的视频处理系统中,HPI 通信接口被看作一个字符设备,HPI 接口可用 I/O 端口方式,也可以用 I/O 存取方式.系统平台采用 I/O 存取方式,将 HPI 访问控制寄存器、数据寄存器、地址寄存器,映射到内存物理地址为 0x4000 0000 开始的空空间,通过访问存储器指令对 HPI 进行操作.HPI 寄存器与地址设置以及驱动函数的实现和其他字符设备驱动程序一样,HPI 设备的注册与一般的 linux 驱动程序一样,是通过 insmod 来加载驱动的,在本系统中,HPI 设备的注册信息为:

```
# define DEVICE _NAME "HPI"
# define DEVICE _MAJOR 115
/* HPI 的主设备号 */
# define READHPI
```

4 结语

提出了采用 AT91RM9200 和 TMS320DM642 为主体的硬件系统架构,设计出一种基于 DSP+ ARM 嵌入式视频监控系统的,采用控制模块与数据处理模块分开设计,极大提高了系统的整体性能,从而增强了灵活性,方便系统升级,ARM 移植了嵌入式 Linux 操作系统,很好实现了的系统实时控制,DSP 可以在其软件环境下很好完成高速数据处理.

参考文献:

- [1] 周立功. ARM 嵌入式系统基础教程 [M]. 北京:北京航空航天大学出版社,2005.
- [2] 刘妮,王金刚. DSP 主机接口与 ARM 的互连设计 [J]. 电子测量技术,2006,29(3):47-48.
- [3] 何剑锋,刘思松,李燕. 基于工控级 AT91RM9200 开发板的 U-Boot 移植分析 [J]. 计算机技术,2007,34(3):38-41.
- [4] 刘森. 嵌入式系统接口设计与 Linux 驱动程序开发 [M]. 北京:北京航空航天大学出版社,2006.

Binuclear Digital Video Monitoring System Design Based on DSP+ ARM

FAN Xiaobing

(College of Physics Science and Information Engineering, Jishou University, Jishou 416000, Hunan China)

Abstract: Digital video monitoring system is widely applied due to its intuition, convenience and colorful information. The author uses DSP+ ARM binuclear structure, TMS320DM642 in image acquisition and processing, and AT91RM9200 in real-time control. The video image of a certain area is acquired by DSP through CCD camera, and video decoding is finished by relevant chip. The processed digital video signals are processed by DSP through video motion detection algorithm. If there is abnormal condition, DSP will transmit interruption signal to ARM, which performs real-time control over DSP image acquisition and helps to show the image processing results. ARM can trigger external controller and then can achieve external control. Experiments show that this system is stable, reliable, and feasible.

Key words: DSP+ ARM; inserting system; binuclear structure

(责任编辑 陈炳权)