

文章编号: 0258-2724(2010)02-0278-06 DOI: 10.3969/j.issn.0258-2724.2010.02.020

## SiC CMOS OPAMP 高温模型和 Hspice 仿真

杨银堂, 刘莉

(西安电子科技大学宽禁带半导体材料与器件教育部重点实验室, 陕西 西安 710071)

**摘要:** 为研制具有高温稳定性的 SiC CMOS (complementary metal-oxide-semiconductor) OPAMP (operational amplifier), 对 PMOST (P-type metal-oxide-semiconductor transistor) 输入标准 6H-SiC CMOS 两级运算放大器的高温等效电路模型进行了推导, 并对电路进行了 Hspice 仿真. 仿真结果表明, 在 SiC MOS 器件中, 因受 SiC/SiO<sub>2</sub> 界面导带附近高界面态密度的影响, 阈值电压随温度的变化并不像 Si MOS 器件那样呈线性变化, 其沟道有效迁移率也并不与温度的 -1.5 次方成正比. 此外, SiC MOS 器件的沟道迁移率低, 导致其跨导比相同尺寸下的 Si 器件的低, 所以其开环增益也小于相同结构和尺寸的 Si OPAMP. 虽然标准的 OPAMP 单元对 Si 器件来说具有温度稳定性, 但对 SiC 基材料来说需进一步修正.

**关键词:** SiC CMOS OPAMP; 高温模型; Hspice 仿真

**中图分类号:** TN4 **文献标识码:** A

## SiC CMOS OPAMP High Temperature Model and Hspice Simulation

YANG Yintang, LIU Li

(Key Lab. of WBG Semiconductor Materials and Devices of Education Ministry, Xidian University, Xi'an 710071, China)

**Abstract:** The high temperature equivalent circuit of standard silicon carbide (SiC) CMOS (complementary metal-oxide-semiconductor) OPAMP (operational amplifier) with PMOST (P-type metal-oxide-semiconductor transistor) as input was drawn and its Hspice simulation was conducted to provide a foundation to further develop SiC CMOS OPAMP with temperature stability. The simulation result shows that because a high interface trap exists, variation of threshold voltage with temperature is not linear as that of Si MOS devices, and effective channel mobility is not proportional to temperature to the minus 1.5th power. Furthermore, a low effective channel mobility results in a low conductance, so SiC OPAMP has a lower open loop gain than that of Si counterpart with the same structure and size. Although standard OPAMP cell has a temperature stability to Si-based MOST, a further modify should be done to SiC-based MOST.

**Key words:** SiC CMOS OPAMP; high temperature model; Hspice simulation

目前,可以在 150 °C 以上极端条件下工作的半导体器件越来越为人们所需. 当温度高于 200 °C 时,在 Si 半导体中产生大量的载流子,其电路已无法适合高温工作. 宽禁带半导体 SiC 由于超低的热生载流子而显示出高温工作的优势. 研制能够和 Si

基 OPAMP 相媲美的具有高温稳定性的 SiC CMOS OPAMP 一直是人们的热点话题<sup>[1-2]</sup>. 2000 年 Sheppard 等研制出可以在 12 V 电压下工作的 CMOS OPAMP<sup>[3]</sup>, 栅介质采用 ONO, 工作温度可以达到 350 °C, 电路具有 80 dB 的稳定增益, 且增益

收稿日期: 2008-04-18

基金项目: 教育部重点科技项目(02074); 国家部委预研项目(41308060105)

作者简介: 杨银堂(1962-), 男, 教授, 主要研究方向为新型半导体材料与器件、微细加工技术、集成电路设计与可靠性, E-mail: ytyang@xidian.edu.cn

通讯作者: 刘莉(1979-), 女, 讲师, 博士研究生, 研究方向为高温 SiC CMOS 器件与电路, E-mail: liuli@mail.xidian.edu.cn

误差小于 1%。但前述工作都没有对 SiC MOST 的泄漏电流的存在以及对电路的影响给出比较完整的解释。本文中,首先论证高温下泄漏电流的存在,并对单管和电路的高温等效电路进行推导;其次推导单管零温度系数存在的温度范围,提取小信号参数 MOS 管输出漏导 ( $g_d$ ) 和 MOSFET 跨导 ( $g_m$ ) 随温度的变化,推导 SiC CMOS OPAMP 高温增益。利用 Hspice 软件对依据零温度系数和泄漏电流匹配原理设计而成的 Si 基标准 PMOS 输入两级运放进行不同方式的温度特性仿真,并解释两种方式仿真得到的结果差异。

## 1 SiC MOSFET 及 CMOS OPAMP 高温等效电路模型

### 1.1 SiC pn 结高温反向泄漏电流

pn 结的反向泄漏电流  $I_R$  包括偏置在反向偏压 pn 结的产生电流  $I_{gen}$  和 pn 结中少子反向扩散电流  $I_{diff}$ :

$$I_R(T) = I_{gen}(T) + I_{diff}(T) = \frac{qAW_R}{\tau_e} n_i(T) + qA \frac{D_{p,n}}{L_{p,n}} \cdot \frac{1}{N_{D,A}} n_i^2(T), \quad (1)$$

$$\propto CT^3 \exp\left(-\frac{E_g(T)}{kT}\right) + BT^{\frac{3}{2}} \exp\left(-\frac{E_g(T)}{2kT}\right). \quad (2)$$

式(1)和(2)中:  $C$  和  $B$  均为常数;  $A$  是 pn 结面积;  $\tau_e$  为 pn 结中少子寿命;  $W_R$  为耗尽层宽度;  $D_{p,n}$  为空穴或者电子扩散系数;  $L_{p,n}$  为空穴或者电子扩散长度;  $N_{D,A}$  为施主或者受主杂质浓度;  $E_g(T)$  为禁带宽度;  $k$  为玻尔兹曼常数;  $T$  为温度。

图 1 为 Si 和 SiC 本征载流子浓度 ( $n_i$ ) 随温度的变化。从图上可以看出,无论是哪种材料,  $n_i$  都随温度的升高而增大,但 Si 的是 SiC 的近  $10^{20}$  倍。结合式(1)可知,对 Si 器件来说,反向泄漏电流在

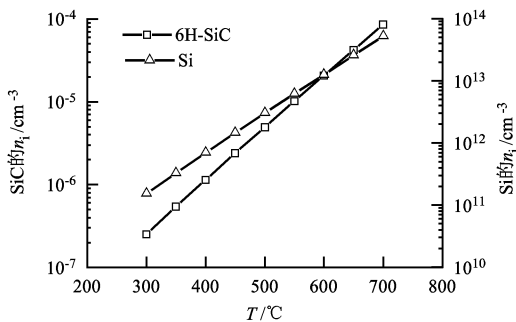


图 1 本征载流子浓度随温度的变化  
Fig. 1 Intrinsic carrier concentration vs. temperature

高温下起主导作用的是扩散电流,所以反向泄漏电流与  $n_i^2(T)$  成正比;而对 SiC 器件来说,在高温下起主导作用的是少子的产生-复合电流,即反向泄漏电流与  $n_i(T)$  成正比。这与文献[4]给出的结论是一致的。

图 2 是利用式(2)对单位面积 6H-SiC 和 Si pn 结泄漏电流进行计算和比较。

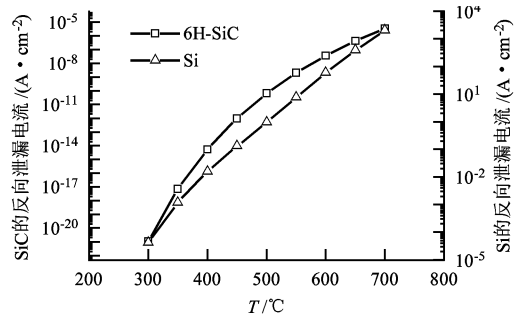


图 2 反向泄漏电流随温度的变化  
Fig. 2 Reverse leakage current vs. temperature

参数来自文献[5]。从图上可以看出,在室温下无论 SiC 器件还是 Si 器件反向泄漏电流非常低, SiC MOSFET 的室温下反向泄漏电流密度为  $10^{-21}$  A/cm<sup>2</sup> 数量级;而 Si 的反向泄漏电流密度为  $10^{-5}$  A/cm<sup>2</sup> 数量级。当温度升高到 700 K 时, SiC 的反向泄漏电流密度达到  $10^{-6}$  A/cm<sup>2</sup> 数量级,已经达到可测范围,不可以忽略; Si 的反向泄漏电流密度已经达到  $10^2$  A/cm<sup>2</sup> 数量级。从模拟结果可以看出,无论是 SiC MOS 器件还是 Si MOS 器件在高温下泄漏电流的影响是不可以忽略的。

### 1.2 高温等效电路模型

根据 1.1 的分析,高温下 MOSFET 的等效电路如图 3 所示。

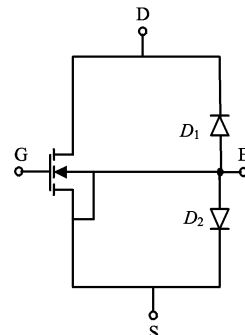


图 3 高温 MOSFET 等效电路  
Fig. 3 High temperature MOSFET equivalent circuit

在常温下等效电路中的反向二极管是截止的,在高温条件下,  $D_1$  和  $D_2$  为反偏状态或者短路。根据图 3 给出的高温下的等效电路模型,可以得到在共源配置时且 MOST 在高温时的低频小信号等效电路,如图 4 所示。其中,  $g_L$  是负载电阻。

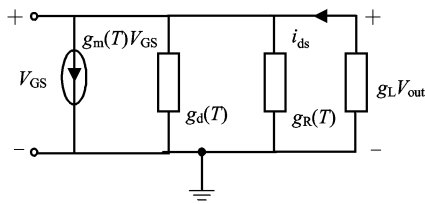


图4 高温下 NMOSFET 低频小信号等效电路  
Fig.4 High temperature NMOSFET small-signal equivalent circuit

从图4可以看出,与常温下的差别就在于多出一个泄漏电导  $g_r(T)$ ,因此 MOS 管的电压放大系数  $A_v = g_m(T)/g_d(T) + g_r(T) + g_L$ . 仿真所采用的电路为 PMOS 输入标准的两级差分运放. 据图3得到完整的高温 CMOS OPAMP 的电路图如图5所示,在常温下为常规 CMOS OPAMP 电路图.

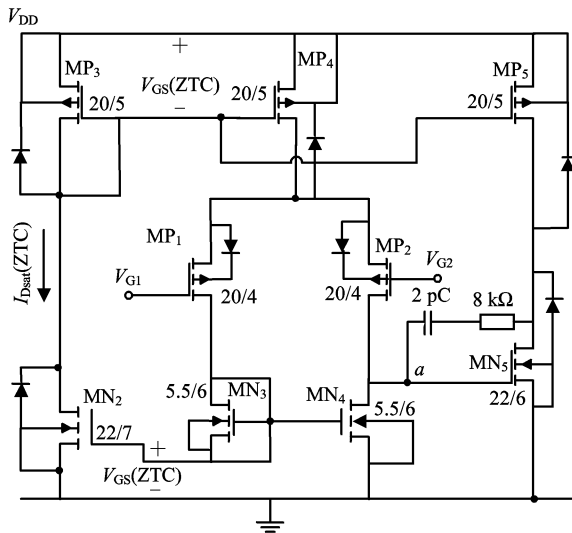
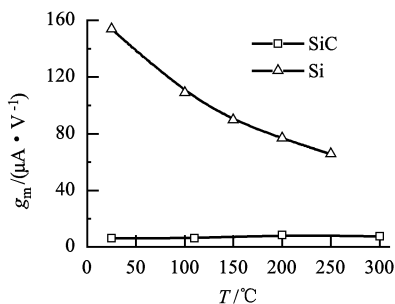


图5 高温 CMOS OPAMP 的完整电路图  
Fig.5 Complete circuit of high temperature CMOS OPAMP

## 2 SiC CMOS OPAMP 增益的温度特性

### 2.1 SiC MOSFET 小信号参数的温度特性

用 Hspice 软件提取 SiC MOSFET 的小信号栅



(a) NMOS 跨导随温度的变化 ( $V_{DS} = 10\text{ V}$ )

跨导、小信号输出电导的温度特性. Si MOSFET 采用 TSMC  $0.25\ \mu\text{m}$  工艺, 6H-SiC 在不同温度下的实验数据包括离化杂质浓度、表面迁移率、方块电阻均来自文献[6], 选用 Hspice MOSFET LEVEL 2 模型. 6H-SiC 材料在常温下的不完全离化作用通过在模型参数 NSUB 中带入已离化杂质浓度来实现, 其具体的关于杂质的离化率随温度的变化可以利用数值模拟软件 Mathematica 实现.

图6给出了 SiC MOSFET 器件跨导随温度的变化. 从图6可以看出, 对于 Si MOS 器件, 无论 nMOS 还是 pMOS 跨导随温度的变化都是递减的, 这是因为 Si 器件在整个温度范围内主要受晶格散射的影响, 其有效沟道迁移率与  $T^{-1.5}$  成正比<sup>[6]</sup>. 而 SiC 器件的跨导在  $200\text{ }^\circ\text{C}$  附近出现最大值, 随后随着温度的升高而减小, 其与温度的关系并不呈现单调关系. 主要原因是对 SiC MOST 来说, 温度高于  $200\text{ }^\circ\text{C}$  时晶格散射起主要作用, 所以其有效沟道迁移率随温度的升高而递减; 当温度低于  $200\text{ }^\circ\text{C}$  时, 因为库仑散射影响, 所以其有效沟道迁移率随温度的升高而增大.

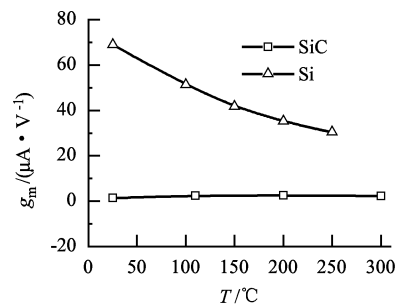
小信号输出电导的提取在零温度系数点<sup>[4,7]</sup>进行. 输出电导的定义为:

$$g_d = \partial I_D / \partial V_{DS} \Big|_{V_{GS} = V_{GS}(ZTC)}$$

从文献[4,7]可知, 由于 SiC MOST 的零温度系数点存在于  $200\text{ }^\circ\text{C}$  以上, 所以输出电导的提取在  $200\text{ }^\circ\text{C}$  以上零温度系数点进行提取. 对 Si 器件也是零温度系数点提取, 但是扫描范围为整个温度范围. 从图7的提取结果可以看出, 无论是 SiC MOS 管还是 Si MOS 管, 其零温度系数点的漏电导基本上也具有零温度系数, 保持数量级不变. 但 SiC MOST 的输出电导要比 Si 的小很多.

### 2.2 SiC CMOS OPAMP 的高温增益模型

对高温 SiC CMOS OPAMP 的差模增益和共模



(b) PMOS 跨导随温度的变化 ( $V_{DS} = -10\text{ V}$ )

图6 MOSFET 跨导随温度的变化  
Fig.6 MOSFET  $g_m$  vs. temperature



长度. 在本设计电路中希望的  $I_{\text{DSat}}$  (ZTC) 大约为  $2.5 \mu\text{A}$  左右. 根据以上原则得到的管子的宽长比如图 5 所示.

图 10 给出了进行自动温度扫描和由不同温度下的实验数据仿真得到的结果. 其中, 图(a)是采用  $200^\circ\text{C}$  下的实验数据, 温度扫描的范围从  $200 \sim 300^\circ\text{C}$ , 模拟器的温度设为  $200^\circ\text{C}$ , 模型文件中参考温度设为  $200^\circ\text{C}$ ; 图(b)是利用实验给出的 4 组不同温度 ( $23^\circ\text{C}$ 、 $100^\circ\text{C}$ 、 $200^\circ\text{C}$ 、 $300^\circ\text{C}$ ) 下的数据进行仿真时得到的结果. 由于在 Hspice 软件中, 阈值电压与温度的关系表示为  $V_{\text{TH}} = p_0 T + q_0$ , 为线性减小关系, 而 SiC MOS 器件中阈值电压因受到 SiC/SiO<sub>2</sub> 界面导带附近高界面态密度的影响, 其阈值电压随温度的变化并不像 Si MOS 器件那样具有线性变化; Si 器件沟道有效迁移率与  $T^{-1.5}$  成正比, 即随温度升高而减小, 但对于 SiC MOS 管, 在  $23 \sim 200^\circ\text{C}$  时, 因界面陷阱电荷的影响而随温度升高,

在高于  $200^\circ\text{C}$  以后, 受晶格散射的影响迁移率随温度的升高而减小. 所以从图(b)可以看出, 虽然在单独提取  $g_d$ 、 $g_m$  时都具有零温度系数, 但此电路从整个温度范围来看, 并不具有零温度系数. 在常温  $23^\circ\text{C}$  下增益为  $69 \text{ dB}$ , 相位裕度为  $50^\circ$  左右, 随着温度的升高, 增益下降, 从常温的  $69 \text{ dB}$  到  $200^\circ\text{C}$  的  $44 \text{ dB}$  再到  $300^\circ\text{C}$  的  $-29 \text{ dB}$ , 而相位裕度保持在  $50^\circ$  左右, 因此电路需要进一步的修正. 另外, 利用 Hspice 自带的关于温度、迁移率等的温度模型进行温度参数的扫描可以看出, 在  $200^\circ\text{C}$  时, 图(a)和(b)得到的结果是相符的, 但在高温时, 参数扫描得到的结果与实际并不相符. 图(a)中增益在  $200 \sim 300^\circ\text{C}$  范围内正如在 2.2 节中的理论分析所示, 随着温度的升高而减小, 而相位裕度基本保持在  $60^\circ$  左右, 从单独温度的仿真结果来看, 电路比较稳定, 可工作在高温状态. 但图(b)显示在  $300^\circ\text{C}$  时电路是不稳定的.

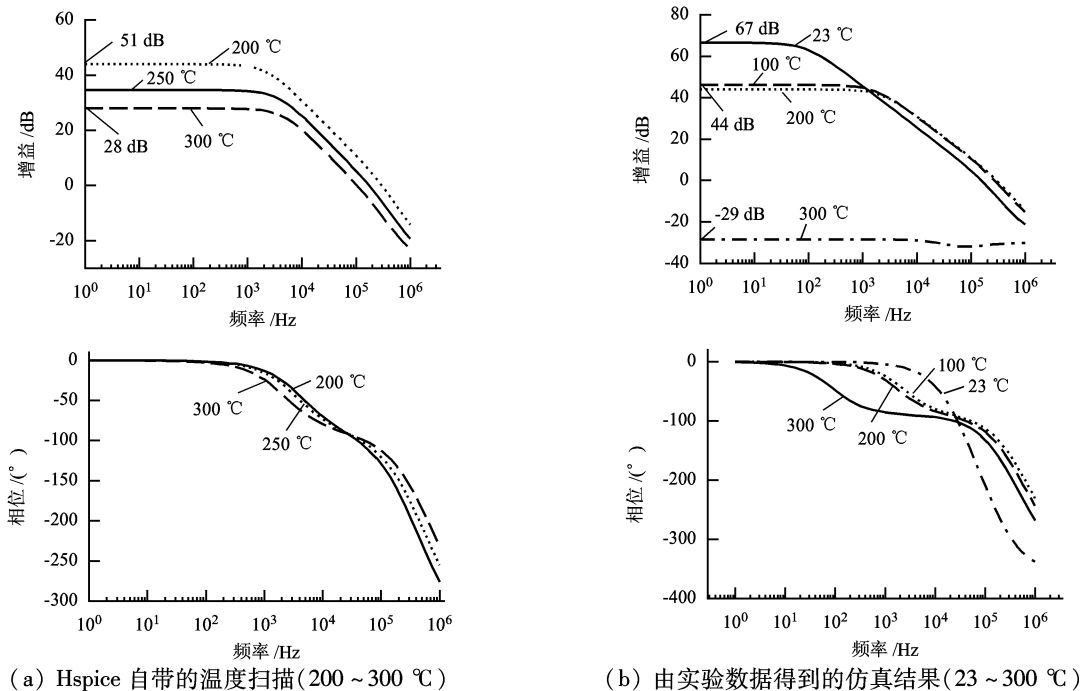


图 10 SiC CMOS OPAMP 仿真得到的增益和相位裕度  
Fig. 10 SiC CMOS OPAMP Gain and P. M

综上所述, 在 Hspice 仿真过程中并不能完全用描述 Si MOS 管的迁移率与温度的关系来描述 SiC, 这是不合适的. 这一点与文献[8]给出的结论是一致的. 虽然此电路是按照零温度系数原理和泄漏电流匹配而设计, 但是此电路和 MOSFET 的模型在应用于 SiC 时有待进一步修正.

表 1 对不同温度下 Si OPAMP 和 SiC OPAMP 各个参数进行了比较. 横向比较: 在室温时, Si 运

放的增益更大, 因为在相同的 MOSFET 管子尺寸下, SiC MOS 器件低沟道迁移率导致了高阈值电压和低跨导. 另外, 虽然补偿电容和补偿电阻是相同的, 但是, Si CMOS OPAMP 的反应时间更长. 这主要是因为碳化硅材料宽禁带的缘故, 导致在相同尺寸和相同结构的管子和电路条件下, 其负载电容要比硅电路的负载电容大<sup>[5]</sup>. 纵向比较: 对于相同的电路结构和管子尺寸, SiC 电路的稳定性比 Si 差

一点,其增益的相对变化率为36%,而Si只有4.4%,但是相位特性都是比较好的,其变化非常小.在相同的温度下,Si运放的增益要比SiC大很多,这主要是因为SiC MOS管由于高界面态密度所引起的在相同尺寸、相同结构下,SiC MOS管沟道有效迁移率要比Si MOS管低很多.从表1的结果可以看出,虽然此电路是基于零温度系数理论和泄漏电流匹配的原理设计而成,并且对于Si基材料来说,在一定的温度范围内具有温度稳定性,但是对于SiC基材料来说需要进一步修正.

表1 OPAMP各个参数随温度的变化  
Tab.1 Parameter vs. temperature

温度 /°C	G/dB		$f_u$ /Hz		相位裕度/(°)	
	Si	SiC	Si	SiC	Si	SiC
27	94.4	69.0	$1.6 \times 10^7$	$7.2 \times 10^4$	65.1	50.0
100	90.0	45.0	$1.0 \times 10^7$	$1.1 \times 10^5$	63.0	51.0
200	90.2	44.0	$8.6 \times 10^6$	$8.0 \times 10^4$	62.0	50.5
相对变 化率/%	4.40	36.00	46.25	11.10	4.80	1.00

单位增益频率( $f_u$ ): SiC OPAMP的单位增益频率要比相同温度下的Si小很多.在相同的电路结构下,不考虑补偿电容和电阻的条件下,图5中a点总的结电容为: $C_{gs5} + C_{sb2} + C_{db4} + (1 + g_{m2}/g_{m4})C_{gd4} + (1 + g_{m5}R_d)C_{gd5}$ ,其中, $C_{gs5}$ 、 $C_{sb2}$ 、 $C_{db4}$ 、 $C_{gd4}$ 和 $C_{gd5}$ 分别为MN<sub>5</sub>管栅源结电容、MP<sub>2</sub>管源衬结电容、MN<sub>4</sub>管漏衬结电容、MN<sub>4</sub>和MN<sub>5</sub>管栅漏结电容.由于在相同尺寸和结构下,SiC MOS器件的低沟道迁移率的缘故,在相同的增益条件下SiC电路的单位增益频率要低一些.

## 4 结论

对PMOS输入标准6H-SiC CMOS两级运算放大器的高温等效电路模型进行了推导,并对电路进行了Hspice仿真.由于SiC MOS管的阈值电压和沟道有效迁移率随温度的变化并不能按照与Si类似的特性进行描述,所以应用实验数据模拟得到的结果和自动进行温度特性扫描的结果有一定的差异.这主要是因为SiC MOS器件中阈值电压受到SiC/SiO<sub>2</sub>界面导带附近高界面态密度的影响,导致其阈值电压随温度的变化并不像Si MOS器件那样具有线性变化,其沟道有效迁移率也并不与 $T^{-1.5}$ 成正比.另外从与Si运放的温度特性的比较结果中可以看出:由于SiC MOS器件沟道迁移率低导致器件的跨导低于相同尺寸下的Si器件,所

以其开环增益也小于相同结构和尺寸的Si OPAMP;虽然此电路对于Si基材料来说可以在一定的温度范围内稳定工作,具有温度稳定性,但是对于SiC基材料来说需要进一步修正.本文的工作为研制具有高温稳定性的SiC CMOS OPAMP和建立SiC MOST模型文件库具有一定的指导作用.

## 参考文献:

- [1] BROWN D M, GHEZZO M, KRETCHMER J, et al. High temperature silicon carbide planar IC technology and first monolithic SiC operational amplifier IC [C] // In Trans. 2nd International High-Temperature Elec. Conf(HITEC), Session XI. Charlotte:[s. n.], 1994, 5-10: 17-22.
- [2] RYU S, KORNEGAY K T, COOPER J A, et al. Monolithic CMOS digital integrated circuits in 6H-SiC using an implanted p-well process [J]. IEEE Electron Dev. Lett., 1997, 18(5): 194-196.
- [3] SHEPPARD S T, SLATER D B, LIPKIN L A Jr. High temperature demonstration of a CMOS operational amplifier using 6H silicon carbide N-well technology and ONO dielectrics [C] // Proceedings of the 5th International High-Temperature Electronics Conference. Raleigh:[s. n.], 2000: 100-106.
- [4] REBELLO N S, SHOUCAIR F S, PALMOUR J W. 6H-silicon carbide MOSFET modeling for high temperature analog integrated circuits (25 ~ 500 °C) [C] // IEE Proceedings-Circuits, Devices and Systems. Piscataway: IEEE Press, 1996, 143(2): 115-122.
- [5] 龚欣,张进城,郝跃,等. 4H-SiC npn BJT 特性研究 [J]. 电子学报, 2003, 31(12A): 2201-2204.  
GONG Xin, ZHANG Jincheng, HAO Yue, et al. Study on characteristics of 4H-SiC npn BJT [J]. Acta Electronica Sinica, 2003, 31(12A): 2201-2204.
- [6] RYU S H, KORNEGAY K T, COOPER Jr J A, et al. Digital CMOS IC's in 6H-SiC operating on a 5-V power supply [J]. IEEE Trans. on ED, 1998, 45(1): 45-53.
- [7] KAUSHIK N, HALDAR S, GUPTA M, et al. Interface traps distribution and temperature-dependent 6H-SiC MOSFET analysis [J]. Semicond. Sci. Technol, 2006, 21: 6-12.
- [8] JUNG J, HUANG A Q. DU Zhong. Simulated performance of SiC based OP-AMP at high temperature [C] // Proceedings of Power Electronics Specialists Conference 2006. Jeju: IEEE Press, 2006: 1-5.