Vol. 39 No. 1 January 2010

**文章编号:**1004-4213(2010)01-0173-5

# 亚像元边缘检测系统的 FPGA 实现\*

胡晓东1,马娜1,2

(1 中国科学院西安光学精密机械研究所,西安 710119)(2 中国科学院研究生院,北京 100049)

摘 要:提出了一种集成于单片 FPGA 的数字化线阵 CCD 边缘检测系统. 通过对 CCD 输出图像 的边缘灰度梯度分析,利用高斯滤波除噪、边缘检测算法确定其像元级边界,并提出了一种以最小 二乘多项式拟合来确定亚像元级边界位置的新算法. 整个系统以现场可编程门阵列器件作为核心 及数字电路硬件的载体,利用 VHDL 语言及图形化输入方式在 Quartus II 7.2 软件平台上进行了 系统的设计.误差分析及仿真结果表明,该边缘检测系统的分辨率可达到将近六十分之一的像元宽 度,可应用于研制高精度 CCD 光电自准直仪.

**关键词**:CCD; FPGA; 亚像元;边缘检测;VHDL 中图分类号:TP386 **文献标识码**:A

doi:10.3788/gzxb20103901.0173

## 0 引言

自准直仪是一种精密小角度测量仪器,可广泛 应用于导轨平台的直线度、精密平台的平面度等测 量领域.新型的 CCD 光电自准直仪将线阵 CCD 器 件放在自准直物镜焦面上来实现小角度的数字化和 智能化测量,摆脱了跟踪零位的方法,无需机械跟 踪,降低了人为读数误差,具有传统光学自准直仪所 无法比拟的优势.因而提高 CCD 测量系统的分辨率 是研制高精度 CCD 光电自准直仪的关键因素.

本文介绍了一种全新的数字系统,结合现场可 编程门阵列(Field-Programmable Gate Array, FPGA)器件的特点,使高斯滤波、边缘检测及最小 二乘多项式拟合等算法集成于单片 FPGA 芯片上, 从而设计出具有高速并行处理能力的 CCD 亚像元 边缘检测系统.并利用 Quartus II 7.2 软件针对 Altera 公司的 FPGA 芯片进行综合、优化、编程,该 系统能很好地解决高速、高集成、高精度、高可靠性 的要求,为设计出高精度、高分辨率准直测量系统做 好准备.

## 1 系统工作原理

整个系统由 FPGA 及 CCD 前端模拟处理芯片 AD9826构成.系统框图如图 1,由 FPGA 产生驱动 时序使 CCD 工作,然后 CCD 输出的原始信号送入 处理芯片 AD9826,通过内置的相关双采样电路<sup>[2]</sup> 及 AD转换器,将模拟信号转换为数字信号.该信号 进入 FPGA 经高斯滤波模块平滑处理后,利用差分 运算模块得到信号的梯度图像;再通过边缘检测



图1 系统工作框图

Fig. 1 Workingframe of the system

Email: mn\_lmgn@opt.ac.cn 修回日期:2009-05-04 模块可精确地将图像边缘定位到一个像素上,同时 提取边缘点相邻像元的位置及梯度值,最后再经过 最小二乘多项式拟合算法可计算出亚像元的边界位 置,计算结果经显示模块输出.

## 2 亚像元边缘检测算法

边缘是 CCD 图像的最基本特征,在 CCD 测量 系统中,图像边缘提取是测量的基础和关键.已证 明,对于图像的阶跃边缘其边缘点在灰度梯度最大 的地方<sup>[3-4]</sup>.而由于光的衍射、成像系统像差及调焦 误差以及 CCD 噪音的存在,边缘和噪音在空间域都 表现为灰度较大的起落,给边缘检测带来了困难.为 此本文对 CCD 输出信号利用高斯滤波除噪,利用边 缘自动检测算法将边缘准确地定位在一个 CCD 像 元上,并在此基础上,采用最小二乘法多项式拟合算 法使测量系统的分辨率定位在亚像元上.边缘检测 算法可利用空间域微分算子对灰度图像进行卷积实 现,实际数字图像处理中常用差分算子近似代替微 分算子<sup>[5]</sup>.

#### 2.1 边缘自动检测算法

常用的边缘检测算子有梯度算子、Sobel 算子、 Laplacian 算子、Kirsch 算子<sup>[5]</sup>等.由于梯度边缘检 测法不受施加运算方向限制,同时能获得边缘方向 信息,定位精度高,在FPGA 中易实现,且边缘增强 效果可以满足本系统的要求,但对嗓音较为敏感.因 而系统选用梯度算子作为图像边缘检测算子.设计 思想是:首先对经过高斯滤波器平滑的图像求梯度 处理,图像灰度梯度峰值的位置对应图像的边缘.

假设 CCD 输出含噪音的一维数字图像为f(x), x=0,1,2,...,n-1,图像边缘自动检测算法如图 2.



图 2 边缘检测算法

Fig. 2 Edge detection algorithm

#### 2.2 亚像元边缘检测算法

边缘检测算法只能将图像边缘位置精确到一个 像元级,为精确到亚像元级,可通过最小二乘多项式 拟合算法求出在边界点附近的二项式函数,用该连 续函数估计梯度,对该函数求导,即可计算出亚像元 边界点的位置.可选用三点、五点或七点以上做拟合 算法,这里选用三点,五点以上方法同理可得.首先 要求出亚像元边界点,其次利用边缘检测算法找到 边缘点坐标 x,最后再取与边缘点相邻两点的梯度 值R(x+w)、R(x-w).假设边缘点处梯度值为 R(x),取灰度图像三点为[x-w, R(x-w)]、[x,R(x)]、[x+w, R(x+w)],在取定的函数类  $\phi$ 中, 求  $p(i) \in \phi$ ,令拟合多项式为  $p(i) = ai^2 + bi + c$ ,使 误差  $r_i = p(i) - R(i)$ , (i = x - w, x, x + w)的平方 和最小,即

$$I = \sum_{i=x-w}^{x+w} r_i^2 = \sum_{i=x-w}^{x+w} [p(i) - R(i)]^2 \min$$
(1)

显然,要求得 a、b、c,就是求函数 I 分别对 a,b, c 的偏导数为零,数学转换后可转为如下正规方程 组求解,矩阵表示为

$$\begin{bmatrix} 3 & \sum_{i=x-w}^{x+w} i & \sum_{i=x-w}^{x+w} i^{2} \\ \sum_{i=x-w}^{x+w} i & \sum_{i=x-w}^{x+w} i^{2} & \sum_{i=x-w}^{x+w} i^{3} \\ \sum_{i=x-w}^{x+w} i^{2} & \sum_{i=x-w}^{x+w} i^{3} & \sum_{i=x-w}^{x+w} i^{4} \end{bmatrix} \begin{bmatrix} a \\ b \\ c \end{bmatrix} = \begin{bmatrix} \sum_{i=x-w}^{x+w} R(i) \\ \sum_{i=x-w}^{x+w} i R(i) \\ \sum_{i=x-w}^{x+w} i R(i) \\ \sum_{i=x-w}^{x+w} i^{2} R(i) \end{bmatrix} (2)$$

可求解出系数 a、b、c,从而得出二次方程,再对 该方程求导即可得亚像元边界点位置

$$X_{\text{edge}} = \{w[R(x+w)-R(x-w)] - 2x[R(x-w)+R(x+w)-2R(x)]\}$$
(3)  
$$2[2R(x)-R(x+w)-R(x-w)]$$

式中, w 为光敏像元间距.

#### 2.3 误差分析

根据误差理论,可得出检测误差  $dx_{edge}$ 的计算, 令  $R_1 = R(x+w), R_{-1} = R(x-w), R_0 = R(x)$ 由式 (3)计算求得

$$dx_{edge} = \frac{\partial x_{edge}}{\partial R_{-1}} dR_{-1} + \frac{\partial x_{edge}}{\partial R_0} dR_0 + \frac{\partial x_{edge}}{\partial R_1} dR_1 + \frac{\partial x_{edge}}{\partial w} dw = \left[ \frac{w}{(R_1 + R_{-1} - 2R_0)} \right] \cdot \left\{ \frac{[(R_1 - R_0) dR_{-1} + (R_{-1} - R_1) dR_0 + (R_0 - R_{-1}) dR_1 / (R_1 + R_{-1} - 2R_0) + (R_{-1} - R_1) dw / 2w \right\}.$$

因  $R_0 \ge R_1$  且  $R_0 \ge R_{-1}$ 则  $|R_1 + R_{-1} - 2R_0| \ge |R_1 - R_0| \times |R_{-1} - R_1| \times |R_0 - R_{-1}| dx_{edge}| \leqslant$   $\frac{w}{|R_1 + R_{-1} - 2R_0|} (|dR_1| + |dR_0| + |dR_{-1}|) + \frac{1}{2} |dw| \leqslant \frac{1}{2} (3w|dR_0| + |dw|).$ 可得出:由于 AD 转换有±1LSB 的量化误差,CCD 制造精度约有百 分之一像元间距,所以: $|dx_{edge}| \leqslant 1/2(3w \times 2/256 + w/100) = w/59.8.$ 由此可知,该算法的检测分辨率 达到约六十分之一像元宽度,即将 CCD 测量系统的 分辨率提高了六十倍.

## 3 基于 FPGA 亚像元检测算法的实现

采用了 Altera 公司的 Quartus II 7.2 开发工具 进行系统设计,VHDL 语言编程及图形化输入相结 合输入方式来实现各模块的设计.

## 3.1 高斯滤波的实现

高斯滤波器是一种线性滤波模板,模板的各位 权重是根据高斯分布函数确定的.基本结构是一个 分节延时线,它通过在一条有均匀间隔抽头的延迟 线上对抽头信号进行加权求和构成.数学表达式为

$$y(n) = \sum_{n=1}^{\infty} h(n)(n-m) \tag{4}$$

该单元可通过延迟单元模块、串并转换模块及乘加 模块来实现.

#### 3.2 边缘检测的实现

边缘检测的目的是找出图像灰度变化的阶跃点 ,即局部梯度最大的像元位置.为提高系统的处理速 度,采用四个比较器构成并行比较结构.五个 D 触 发器组成移位寄存器用以对输入数据进行串并转 换,经串并转换的数据进入并行比较结构,当一组数 据满足要求时,输出为高电平;再将该信号进行相应 的处理后进行锁存,并锁存该数据组中的中间三位 及其所对应的位置信息,锁存的数据即为图像边缘 及其相邻两像元的梯度值及像元位置,采用 VHDL 语言输入方式.

#### 3.3 最小二乘多项式插值的实现

插值细分是利用边缘检测模块所提供的边缘位 置及相邻两点的梯度值,依据式(3)求出图像边界的 精确位置.由于 VHDL 语言实现的除法只能精确到 整数位,因而在最后的计算中对分子进行1000倍 的扩大,所以只需对最终结果缩小1000倍就是图 像边界的精确位置.该程序采用了图形化输入方式, 如图3,图中所使用的乘法器、减法器、及除法器均 直接调用 Quartus II 中 LPM 库<sup>[6]</sup>获得.



图 3 插值细分原理



#### 3.4 系统功能仿真

通过 Quartus II 7.2 软件利用 VHDL 语言描述和编译之后,对该系统进行功能仿真,再进行针对器件的 RTL 级仿真,从而验证系统的最终可行性.

系统仿真结果如图 4,clk、en 及 clr 分别为输入 时钟、使能时钟及复位时钟,data\_in 为转换后的数 字信号,sig\_1为高斯滤波后信号,sig\_2为差分计算 后的信号,R<sub>2</sub>为边缘边缘检测所确定的边缘点的梯 度值,R<sub>1</sub>、R<sub>3</sub>为相邻两点的梯度值,position为未经 细分前的边缘位置.由图可知,所设计将高斯滤波、 边缘检测及细分集成于单片 FPGA 芯片实现了预 期的目的,可明显的得出边缘点的梯度及位置信息.

	70.0 ns			110.0 ns				150.0 ns				190.0 ns				230.0 ns				270.0 ns					
Name																									
clk	┢╴																								Ŀ
en																									
clr																									
data_in	40)	(80	<b>X</b> 32	50	(2)	(4)	6	(20)	(15)	22	40	<u> ×80</u>	<b>(</b> 32)	(50)	∦ 4	Xб	<u>χ</u> 20	χ15	χ 22	χ 40	<u>X 80</u>	<u>χ</u> 32	χ 50	<u> </u> χ22	X24
sig_1	$( \Box )$		<u>Þ</u> (1	<u>B</u> X2	<b>i</b> X 4	5/5	₿χ₄	₿X3	3 1				<u>5</u> /1	ĒX2	₽X4	চ্ য্য	3 \[4	ĒХЗ	4 / 1			5/1	<u>EX2</u>	<u>a</u> (4	\$_\6
sig_2		0						$\sum 2$	1 (1	<u>1</u>	ÞΥī	ĒΧī	Þ٧ī	Þ٧٩				$\sum 2$	1/1	<u>\$</u> \1	ÞΥī	4/1	ĒΧ		13
data_val																									
$R_1$							0								13					10				13	
$R_{2}$							0								21					19				21	
$R_{3}$							0								6		X			15				6	
positior							0						ÞС		15					19				25	



Fig. 4 Simulation result of the system

## 4 结论

为提高线阵 CCD 光电自准直测量精度,文章提 出基于最小二乘原则的多项式拟合亚像元细分算 法,使边缘检测分辨率达到了约六十分之一像元宽 度.该方法可较大地提高测量系统的的分辨率.并结 合 FPGA 芯片的特点及测量系统高速、小型化、可 靠性的要求,在单片 FPGA 器件上实现了高斯滤 波、边缘检测、亚像元细分等功能模块的设计.最后 指出,系统整体测量精度还与系统的标定精度以及 光学系统的像差等因素有关.

### 参考文献

[1] ZHANG Dong-mei. A method for improving measurement precision of CCD laser collimation system [J]. *Electronics Optics & Control*,2007,13(2):38-40 张东梅. 提高 CCD 激光自准直测量系统精度的一种方法[J]. 电光与控制,2007.13(2):38-40

[2] ZHANG Wen-ge. Discussion of line array CCD output signal process method[J]. Journal of Chang'an University, 2004, 21 (1):76-78.
张文革.线阵 CCD 输出信号的处理方法探讨[J].长安大学学

报,2004,**21**(1):76-78.

- [3] LI Jia-lie, DING Guo-qing. A way of improving CCD untouched measure precision [J]. Optics and Precision Engineering, 2002,10(3): 281-284.
  李佳列,丁国清.采用 CCD 的非接触测量中提高精度的一种方 法[J].光学精密工程,2002,10(3):281-284.
- [4] WU Xiao-bo. Image edge character analyzing[J]. Optics and

Precision Engineering, 1999, 7(1):59-63. 吴晓波.图像边缘特征分析[J].光学精密工程, 1999, 7(1):59-63.

 [5] ZHAO Rong-chun. Introduction of digital image process[M].
 Xi'an: Northwestern Polytechnical University Press, 1995. 84-88.

赵荣椿.数字图像处理导论[M].西安:西北工业大学出版社, 1995.84-88.

- [6] HOU Bo-heng, GU Xin. VHDL and design of digital circuits
  [M]. Xi'an: Xidian University Press, 2003.
  侯泊亨,顾新. VHDL 硬件描述语言与数字逻辑电路设计
  [M]. 西安:西安电子科技大学出版社, 2003.
- [7] CHEN Xue-fei, WEN De-sheng, ZHENG Pei-yun. Designing on driving schedule generator for array CCD and handware based on CPLD[J]. Acta Photonica Sinica, 2007, 36 (Sup1): 282-285.

陈学飞, 汶德胜, 郑培云. 基于 CPLD 的面阵 CCD 驱动时序发 生器设计及其硬件实现[J]. 光子学报, 2007, **36**(Sup1): 282-285.

[8] GAO Li-min,LUO Chang-zhou, CHEN Liang-yi. Development of photoelectronic autollimation theodolite[J]. Acta Photonica Sinica,2003,**32**(5):622-624.

高立民,罗长洲,陈良益.一种新型光电准直经纬仪[J].光子学 报.2003,**32**(5):622-624.

 [9] WEI Rui-bin, PAN Jian-shou, WANG bin, et al. CCD-based untouched object's size detecting system[J]. Acta Photonica Sinica, 2007, 36(Supl): 166-169.
 魏瑞斌,潘建寿,王宾,等.基于 CCD 的无接触式的物体测量

[J]. 光子学报,2007,36(Sup1):166-169.

## Realization of Measuring the Sub-pixel Edge System Based on FPGA

HU Xiao-dong<sup>1</sup>, MA Na<sup>1,2</sup>

(1 Xi'an Institute of Optics and Precision Mechanics of , Chinese Academy of Sciences , Xi'an 710119, China)
 (2 Graduate University of Chinese Academy of Sciences , Beijing 100049, China)

Abstract: A digital system of edge detecting based on a single FPGA is designed. By analyzing the signal of CCD output and the grads of grey scale breaks at the edge of picture the pixel edge of picture, the gauss filter is used to remove the noise, the pixel edge of picture is detected by the edge algorithm which can be used to detect the edge of picture automatically, and the least-squares polynomial fitting algorithm is used to detect the sub-pixel edge of picture. FPGA device is used as the core of the system and the carrier of digital circuit. The system is designed with VHDL and image input in Quartus II 7.2 software. It is proved that the resolution nearly achieves 1/60 pixel width and can be used in the development of photoelectrical autocollimation.

Key words: CCD; FPGA; Sub-pixel; Edge detection; VHDL



**HU Xiao-dong** is a professor at Xi' an Institute of Optics & Precision Mechanics, Chinese Academy of Sciences, and his research interests focus on photoelectricity information and signal processing, and computer control.