

用线性电压扫描的电容-时间瞬态 测定少子产生寿命*

张 秀 森

(杭州大学电子工程系, 杭州 310028)

摘要 本文建议用耗尽的线性扫描电压扫描 MOS 电容样品。扫描开始前 MOS 电容被置于强反型态, 以消除表面产生的影响。根据扫描所得的电容-时间瞬态曲线, 可确定样品中少子产生寿命。实验表明, 对于同一个 MOS 电容样品, 不同电压扫描率下得到的结果有很好的一致性, 且与饱和电容法的结果相符合。

关键词 半导体; MOS 电容; 少子产生寿命

一、引言

少数载流子的产生寿命是一个反映半导体表面空间电荷区载流子产生-复合特性的重要参数。迄今对少子产生寿命的测定已进行了广泛的研究^[1-9]。

最早由 Zerbst^[1] 建议的方法是把耗尽的阶跃电压加到 MOS 电容器的栅极上, 观察其瞬态电容向稳态弛豫的过程, 以确定少子产生寿命。Pierret^[2] 提出了用耗尽的线性扫描电压扫描 MOS 电容器样品, 根据不同的电压扫描率下的饱和电容数值, 求出少子产生寿命。近年来的研究工作多致力于产生寿命测量的精细化方面, 例如考虑到电场增强效应^[10,11], 对产生区模型进行改进^[12,13]等。此外也有一些产生寿命测量数据快速提取方面的工作^[5,14]。对于少子寿命甚长的 MOS 电容器样品, 由于少子产生率很低, 阶跃电压施加后深耗尽电容向稳态的弛豫过程将持续很长时间。在线性扫描电压扫描下的饱和电容法中也存在这个问题^[7], 深耗尽电容的饱和需要很长时间的扫描才能达到。因而对长寿命样品来说, 无论是阶跃电压法或是饱和电容法, 其测量过程都很费时间。在需要对许多样品进行测量时, 这个问题显得更为突出。仅仅加快提取数据的速度而不改变测量方法本身, 就不能解决问题。

我们曾建议用线性电压扫描下 MOS 电容深耗尽瞬态中的非饱和部分来确定少子产生寿命^[7]。实验表明, 这种方法是可行的, 并且特别适用于测量长少子寿命的样品。但在那里我们是把表面产生速度当作一个独立的待定参数来处理的。事实上, 一些作者^[10,12]已经指出过, 在从强反型开始的瞬态过程中, 由于高浓度的表面反型少数载流子的屏蔽,

1991.04.27 收到, 1991.07.23 定稿。

* 高纯硅与硅烷国家实验室资助课题

表面产生可以不计。这样的假设近年来已被许多作者所接受^[11,13,14]。在这个假设的基础上，我们在本文中建议了一种由从强反型开始的耗尽的线性电压扫描下的电容-时间($C-t$)瞬态曲线确定产生寿命的简便方法。

二、测量原理

考虑一个P型Si衬底的MOS电容器，Pierret^[2]已经证明，当加于其上的电压以扫描率 α 作耗尽的线性扫描时，其瞬态电容 C 随时间的变化由下述微分方程描写

$$\alpha = -\frac{qN_A \epsilon_0 \epsilon_{Si}}{C^3} \frac{dC}{dt} + \frac{q\epsilon_0 \epsilon_{Si} n_i}{2C_{ox} C_0 \tau_g} \left(\frac{C_0}{C} - 1 \right) \quad (1)$$

式中 q 为电子电荷， ϵ_0 为真空电容率， ϵ_{Si} 为硅的相对介电常数， n_i 为本征载流子浓度， C_{ox} 为氧化层电容， C 为高频MOS电容， C_0 为 C 在扫描开始前的值(均指单位面积)。由于假设电压扫描是从强反型开始的，在方程(1)中我们没有计及表面产生项， τ_g 即为少子产生寿命。

若记

$$K = \frac{2\alpha C_0 C_{ox}}{q\epsilon_0 \epsilon_{Si} n_i} \quad (2)$$

则方程(1)在整理后可写为

$$\frac{2N_A C_{ox} \tau_g}{n_i C_0} \frac{d}{dt} \left(\frac{C}{C_0} \right) = \left[1 - (1 + K\tau_g) \left(\frac{C}{C_0} \right) \right] \left(\frac{C}{C_0} \right)^2 \quad (3)$$

在初始条件 $C(0) = C_0$ 下，方程(3)的解为

$$\frac{n_i C_0}{2N_A C_{ox} \tau_g} t = 1 - \frac{C_0}{C} + (1 + K\tau_g) \ln \left[\frac{K\tau_g}{1 + K\tau_g - (C_0/C)} \right] \quad (4)$$

若记 $C = \gamma C_0$ 时的时间为 t_γ ，即 $C(t_\gamma) = \gamma C_0$ ，并记

$$P_\gamma = \frac{\alpha C_0^2 t_\gamma}{q N_A \epsilon_0 \epsilon_{Si}} \quad (5)$$

则有

$$P_\gamma = K\tau_g \left[1 - \frac{1}{\gamma} + (1 + K\tau_g) \times \ln \left(\frac{K\tau_g}{1 + K\tau_g - 1/\gamma} \right) \right] \quad (6)$$

若记

$$F(K\tau_g, \gamma) = K\tau_g \left[1 - \frac{1}{\gamma} + (1 + K\tau_g) \times \ln \left(\frac{K\tau_g}{1 + K\tau_g - 1/\gamma} \right) \right] \quad (7)$$

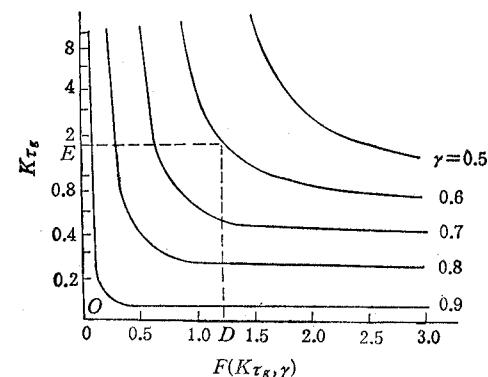


图1 $K\tau_g$ 与 $F(K\tau_g, \gamma)$ 的函数关系图

则有

$$P_\gamma = F(K\tau_g, \gamma) \quad (8)$$

以 γ 作为参变量,作出 $F(K\tau_g, \gamma)$ 与 $K\tau_g$ 的函数关系图,如图 1 所示。图 1 中的纵坐标为 $K\tau_g$,横坐标为 $F(K\tau_g, \gamma)$ 。

选定与图 1 中某条曲线相应的 γ 值,在实验 $C-t$ 曲线上求出 MOS 电容值由 C_0 变至 γC_0 的时间 t_r ,并由(5)式算出 P_r 。依据图 1 中与选定的 γ 值对应的那条曲线,由横坐标 $F(K\tau_g, \gamma) = P_r$ 的点(图 1 中的 D 点),查得纵坐标上的读数为 \overline{OE} 。即 $K\tau_g = \overline{OE}$,故有

$$\tau_g = \frac{q\epsilon_0\epsilon_{Si}n_i}{2\alpha C_0 C_{ox}} \overline{OE} \quad (9)$$

三、实验和结果

测试 $C-t$ 曲线的实验装置原理框图如图 2 所示。样品最初被置于强反型态,由超低频信号发生器提供的线性扫描电压加在 MOS 电容器的栅上。由 X-Y 记录仪记录从高频 $C-V$ 测试仪上输出的高频电容测量结果。MOS 电容器样品是在 $\langle 100 \rangle$ 晶向的 n 型硅材料上制作的,材料电阻率约为 $10\Omega \cdot \text{Cm}$ 。二氧化硅层厚度约为 1200 \AA 。实验中样品被置于暗盒中以避免光照。

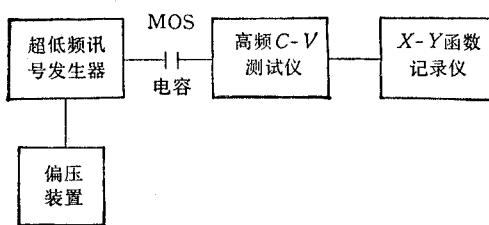


图 2 实验装置的原理框图

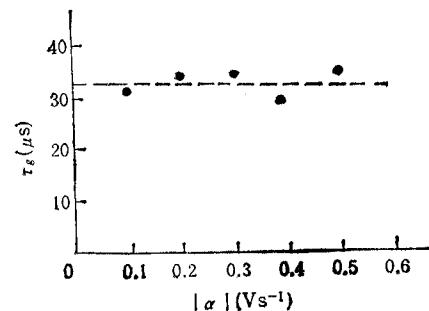


图 3 一个 MOS 电容样品的产生寿命测试结果

图 3 示出了一个 MOS 电容样品产生寿命的测量结果。图 3 的横坐标为电压扫描率。图 3 的结果表明,对于同一个 MOS 电容样品,不同电压扫描率下测得的结果基本一致。图 3 中虚线给出的为该样品用饱和电容法测得的结果。由图可见,本文方法与饱和电容法的结果也符合得很好。

曾经测量了产生寿命值从几个微秒到近二百微秒的数十个样品,结果表明,与图 3 样品相类似,每个样品在不同电压扫描率下的测量结果互相接近,且与饱和电容法的测量结果相符合。

四、讨论和结论

本文方法的实验装置与一般的饱和电容法的测量装置完全相同。所不同的是饱和电容法是利用电容饱和时的值与电压扫描率的关系来求得产生寿命,而本文方法则利用 $C-t$

瞬态的未饱和部分。这就使得本文方法在描画 $C-t$ 瞬态曲线方面要比饱和电容法省时，这在测量长产生寿命样品时优越性更为突出。另一方面与阶跃电压法不同，在这里我们不是观察阶跃后深耗尽电容在不变栅压下向稳态的弛豫过程，而是分析在耗尽的电压扫描下 MOS 电容进入深耗尽态的过程，正是借助于电压扫描，使 MOS 电容能很快地进入深耗尽态。而且，长产生寿命样品由于其少子产生率低，空间电荷区的展宽将比短产生寿命样品更快，从而更快地进入深耗尽态。因此这种方法特别适用于测量长产生寿命的样品。

与文献[7]的方法相比，本文方法要简单得多。这是因为在本文中我们不再把表面复合速度作为实验中的待定参数，而是简单地取其为零。这一假设的合理性已被许多作者所论证和接受。那么，分析一下文献[7]的实验结果，在那里，在强反型开始的扫描下测得的表面产生速度并不为零。我们认为这并不奇怪，这是因为 Zerbst 的产生区宽度模型过低地估计了体产生区宽度，因而使得一部分体产生被归结为表面产生的缘故。这也正好能解释为什么文献[7]的测量结果有体寿命短的样品表面产生速度大的依赖关系。

进一步地完善本方法应选用更精确的产生区宽度模型。当然，这将必然使数据处理复杂化。

参 考 文 献

- [1] M. Zerbst, *Z. angew. Phys.*, **22** (1966) 1, 30—33.
- [2] R. F. Pierret, *IEEE Trans. on ED*, **ED-19**(1972) 7, 869—873.
- [3] R. F. Pierret, *IEEE Trans. on ED*, **ED-22**(1975)9, 1051—1052.
- [4] 包宗明, 苏九令, 物理学报, **29**(1980)6, 693—697.
- [5] K. S. Rabbani, D. R. Lamb, *Solid-State Electronics*, **24**(1981) 6, 661—664.
- [6] 张秀森, 包宗明, 苏九令, 物理学报, **32**(1983)2, 239—246.
- [7] 张秀森, 贺国根, 半导体学报, **4**(1983) 5, 444—448.
- [8] D. K. Schroder, H. C. Nathanson, *Solid-State Electronics*, **13**(1970)5, 577—581.
- [9] D. K. Schroder, J. Guldberg, *Solid-State Electronics*, **14**(1971) 12, 1285—1297.
- [10] P. U. Calzolari, S. Graffi, C. Morandi, *Solid-State Electronics*, **17**(1974) 10, 1001—1011.
- [11] K. S. Rabbani, *Solid-State Electronics*, **30**(1987)6, 607—613.
- [12] P. G. C. Allman, *IEE Proc.-I*, **129**(1982)4, 121—124.
- [13] X. Zhang, *Solid-State Electronics*, **33**(1990)9, 1139—1142.
- [14] C. S. Yue, H. Vyas, M. Holt, J. Borowick, *Solid-State Electronics*, **28**(1985)4, 403—406.

DETERMINATION OF GENERATION LIFETIME FROM $C-t$ TRANSIENTS UNDER LINEAR VOLTAGE RAMP BIAS

Zhang Xiumiao

(Department of Electronic Engineering, Hangzhou University, Hangzhou 310008)

Abstract When a linear voltage ramp applied to the gate of an MOS device the $C-t$ transients are observed. Before the voltage ramp is applied the MOS capacitor is biased into strong inversion in order to eliminate the surface generation. From the $C-t$ transient curve obtained experimentally, the minority carrier generation lifetime in semiconductor can be determined. The experimental results show that for the same sample the lifetimes extracted from the $C-t$ curves obtained under different voltage sweep rates are consistent each other, and they are consistent with the lifetimes extracted from saturation capacitance method.

Key words Semiconductor; MOS capacitor; Minority lifetime