

# 高温 CMOS 数字集成电路的 瞬态特性分析\*

柯早明 柯晓黎\*\* 冯耀兰 童勤义

(东南大学微电子中心 南京 210018)

**摘要** 本文分析了高温 CMOS 倒相器和门电路的瞬态特性,建立了它们的上升时间,下降时间和延迟时间的计算公式。根据本文分析的结果,高温 CMOS 倒相器和门电路瞬态特性变差的原因是由于 MOST 阈值电压和载流子迁移率降低,以及 MOST 漏端  $pn$  结反向泄漏电流增大的缘故。本文给出的计算结果能较好地解释实验现象。

**关键词** CMOS 数字集成电路,瞬态特性,高温 CMOS

## 1 引言

众所周知,衡量数字集成电路的特性,除了直流传输特性和功耗指标外,另一个重要的指标就是它的瞬态特性。但是迄今为止,诸多高温 CMOS 集成电路的文献中很少讨论这个问题。在需要计算高温 CMOS 数字集成电路瞬态特性时,一般文献中仅考虑 MOS 晶体管参数的变化,给出一个估计值<sup>[1]</sup>。针对这个缺陷,本文讨论了高温 CMOS 倒相器和门电路瞬态特性的分析方法,建立了具有一定精度的理论模型。得到的结论能够解释实验现象。

## 2 高温 CMOS 倒相器瞬态特性等效电路

图 1(a) 是通常所用的  $p$  阱 CMOS 倒相器工艺剖面。从图中可见,高温 CMOS 倒相器由 MOST 和寄生  $pn$  结所组成。为了分析方便,称 NMOST 和 PMOST 组成的 CMOS 倒相器为本征 CMOS 倒相器。本征 CMOS 倒相器的瞬态特性等效电路如图 1(b) 所示,它的瞬态特性由 MOST 的伏安特性决定, MOST 伏安特性与温度的关系如下<sup>[1,2]</sup>:

1992-06-29 收到, 1993-09-06 定稿

\* 国家自然科学基金资助课题

\*\* 柯晓黎 在合肥市计划委员会工作, 邮政编码为 230061。

柯早明 男, 1954 年生, 工学博士, 主要从事于半导体器件物理的教学和研究。现在中国科技大学物理系工作, 邮政编码为 230026。

童勤义 男, 1940 年生, 教授, 博士生导师, 从事半导体和微电子学方面的研究。

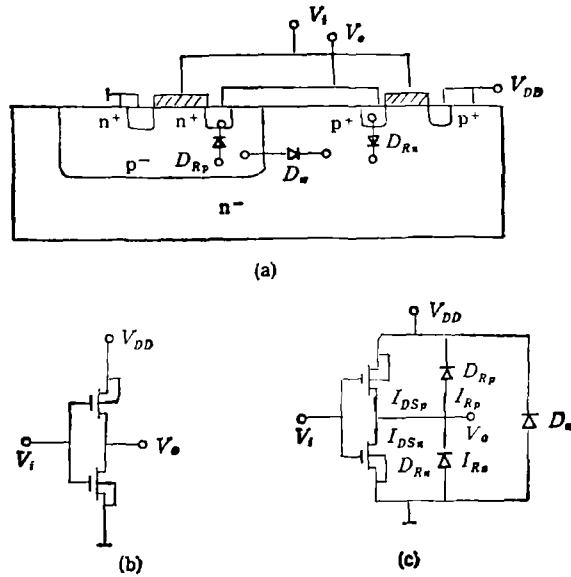


图 1

(a)  $p$ 阱 CMOS 工艺剖面, (b) 本征 CMOS 倒相器瞬态特性等效电路, (c) 高温 CMOS 倒相器瞬态特性等效电路

$$I_{DSp} = \begin{cases} -k_p(V_i - V_{Tp} - V_{DD})^2, & V_{DD} + V_{Tp} > V_i \geq V_o + V_{Tp}, \\ -k_p[2(V_i - V_{DD} - V_{Tp})(V_o - V_{DD}) - (V_o - V_{DD})^2], & V_i < V_o + V_{Tp}; \end{cases} \quad (1a)$$

$$I_{DSn} = \begin{cases} k_n(V_i - V_{Tn})^2, & V_{Tn} < V_i \leq V_o + V_{Tn}, \\ k_n[2(V_i - V_{Tn})V_o - V_o^2], & V_i > V_o + V_{Tn}. \end{cases} \quad (2a)$$

$$k_p = \frac{1}{2} \mu_p(T) C_{ox}(W/L)_p, \quad (3a)$$

$$k_n = \frac{1}{2} \mu_n(T) C_{ox}(W/L)_n, \quad (3b)$$

$$\mu_p(T) = \mu_p(T_1)(T_1/T)^{\nu_2}, \quad (4a)$$

$$\mu_n(T) = \mu_n(T_1)(T_1/T)^{\nu_2}, \quad (4b)$$

$$V_{Tn}(T) = V_{Tn}(T_1) + P_{on}(T - T_1), \quad (5a)$$

$$V_{Tp}(T) = V_{Tp}(T_1) + P_{op}(T - T_1). \quad (5b)$$

式中  $I_{DSp}$  为 PMOS 漏源电流,  $I_{DSn}$  为 NMOS 漏源电流;  $\mu_p(T)$  为表面空穴迁移率,  $\mu_n(T)$  为表面电子迁移率;  $C_{ox}$  为单位面积栅电容;  $T$  为绝对温度;  $V_{Tp}$  为 PMOS 阈值电压,  $V_{Tn}$  为 NMOS 阈值电压;  $V_i$  为输入电压,  $V_{DD}$  为电源电压,  $V_o$  为输出电压;  $P_{on} = dV_{Tn}/dT$ , 负值;  $P_{op} = dV_{Tp}/dT$ , 正值.  $P_{op}$  和  $P_{on}$  在很宽的温度范围内是一常数, 例如衬底掺杂是  $10^{15}\text{cm}^{-3}$ , 这个温度范围是  $25 \sim 260^\circ\text{C}$ ; 而在衬底掺杂是  $10^{16}\text{cm}^{-3}$  时, 温度范围的上界可达  $300^\circ\text{C}$  以上<sup>[3]</sup>.

影响高温 CMOS 倒相器电学特性的寄生  $pn$  结有 NMOS 和 PMOS 的漏端  $pn$  结, 以及  $p$ 阱与衬底之间的  $pn$  结(图 1(a)中的  $D_n$ ). 从图 1(a)中可见, 虽然阱与衬底之间

的  $pn$  结因结面积大而产生很大的泄漏电流,但由于它形成一个独立回路,所以并不影响输出特性。阱与衬底之间的  $pn$  结主要是增加了电路功耗,以及与别的寄生  $pn$  结组成了寄生可控硅,在高温下引起锁定效应<sup>[4]</sup>,因此下面的讨论中将不涉及阱与衬底间的  $pn$  结  $D_{\dots}$ 。

在温度低于  $150^{\circ}\text{C}$  时, MOST 漏端  $pn$  结泄漏电流主要是反向产生电流,其值很小,可以忽略。而温度高于  $150^{\circ}\text{C}$  后,  $pn$  结泄漏电流中反向扩散电流占主导地位。它随温度上升增加得很快,高温下的值很大,不能忽略。因此高温 CMOS 倒相器的瞬态特性等效电路如图 1(c) 所示。图中的寄生  $pn$  结泄漏电流  $I_R(T)$  的表达式是

$$I_R(T) = \begin{cases} 0, & T < 150^{\circ}\text{C}; \\ S_R J_R(T) \{1 - \exp[-q|N|/(kT)]\}, & T \geq 150^{\circ}\text{C}. \end{cases} \quad (6)$$

其中

$$J_R(T) = q \sqrt{D_r/\tau} (n_i^2/N_{\text{SUB}}).$$

式中  $q, D_r, \tau, n_i$  和  $N_{\text{SUB}}$  分别是电子电荷,少子扩散系数,少子寿命,本征载流子浓度和  $pn$  结低掺杂端浓度。 $S_R$  是结面积,与沟道宽度  $w$  成正比<sup>[4]</sup>。 $V$  是反向偏置电压。

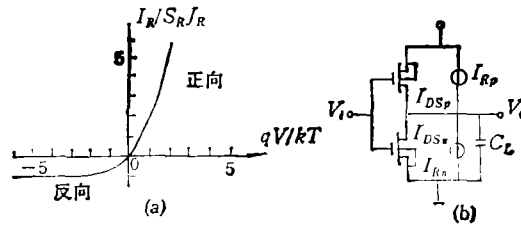


图 2

(a)  $I_R(T)/[S_R J_R(T)]$  与  $V$  的关系, (b) 高温 CMOS 倒相器瞬态特性等效电路

用(6)式和图 1(c) 计算高温 CMOS 倒相器瞬态特性时,将得到十分复杂的微分方程,因此有必要对(6)式作进一步简化。图 2(a) 是  $I_R(T)/[S_R J_R(T)]$  对  $qV/(kT)$  的曲线<sup>[5]</sup>,从图 2(a) 易见,  $q|V|/(kT) \geq 2$  时,  $I_R(T)$  基本上与  $V$  无关。而  $|V| = 2kT/q$ , 在  $300^{\circ}\text{C}$  时约为  $0.1\text{V}$ 。通常对于 CMOS 的负载电容  $C_L$  来说,充放电幅度均为几伏以上,比  $0.1\text{V}$  大得多,因此(6)式中取  $I_R(T) = S_R J_R$ , 误差是很小的。根据上述讨论,(6)式可简化成

$$I_R(T) = \begin{cases} 0, & T < 150^{\circ}\text{C}; \\ S_R J_R(T), & T \geq 150^{\circ}\text{C}. \end{cases} \quad (7)$$

(7)式表明寄生  $pn$  结的作用相当于一个恒流源,因而高温 CMOS 倒相器的瞬态特性等效电路简化成图 2(b), 图中  $I_{R_p} = S_{R_p} J_{R_p}$ ,  $I_{R_n} = S_{R_n} J_{R_n}$ 。下面根据(1)~(5)和(7)式以及图 2(b) 分析高温 CMOS 倒相器的瞬态特性。

### 3 CMOS 倒相器的开关时间

CMOS 倒相器的开关时间包括上升时间和下降时间,现按文献[1]所给的方法来定

义它们。令  $V_1$  是静态输出高电平的 90%,  $V_0$  是静态输出低电平, 上升时间和下降时间定义如下: (1) 上升时间  $t_r$  是输出电平从  $V_0$  上升到  $V_1$  所需要的时间。(2) 下降时间  $t_f$  是输出电平从  $V_1$  下降到  $V_0$  所需要的时间。

在高温下, 由于泄漏电流的影响, CMOS 倒相器的静态输出电平会随温度而变<sup>[4]</sup>, 因此  $V_0$ ,  $V_1$ ,  $t_r$  和  $t_f$  均是温度的函数。为了分析方便, 再作如下假设: (1) 输入是幅度从零至电源电压  $V_{DD}$  的阶跃波。(2) 不考虑 MOST 的内部电容。(3) 假设输出端的寄生电容和负载电容均与温度无关<sup>[4,5]</sup>, 因此输出端总电容是一不随温度而变的常量。

现根据上述定义和假定来计算瞬态特性。

### 3.1 下降时间表达式

下降时间内, 在输入波的作用下 PMOS 处于截止态, 根据图 2(b) 得到计算下降时间的等效电路如图 3 所示。按照基尔霍夫电流定律列出节点  $O$  的方程是

$$\left. \begin{aligned} I_{RS}(T) - I_{DSn}(T) - C_L dV_o/dT &= 0; \\ V_o(0^+) &= V_1, V_o(t_f) = V_0. \end{aligned} \right\} \quad (8)$$

式中

$$I_{RS}(T) = I_{Rp}(T) - I_{Rn}(T). \quad (9)$$

(8)式的解为

$$t_f = \frac{C_L(V_1 - V_{DD} + V_{Tn}(T))}{k_n(V_{DD} - V_{Tn})^2 - I_{RS}} + \frac{C_L}{2k_n(V_{DD} - V_{Tn})\sqrt{1 - \frac{I_{RS}}{I_{DSn}}}} \times \ln \frac{(V_{DD} - V_{Tn})\left[1 + \sqrt{1 - \frac{I_{RS}}{I_{DSn}}}\right] - V_0}{V_0 - (V_{DD} - V_{Tn})\left[1 - \sqrt{1 - \frac{I_{RS}}{I_{DSn}}}\right]}, \quad (10)$$

其中

$$I_{DSn} = k_n(V_{DD} - V_{Tn}(T)).$$

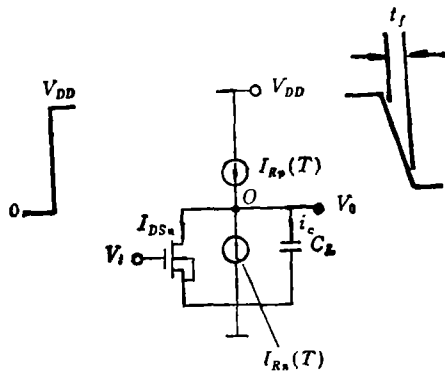


图 3 计算下降时间  $t_f$  的等效电路

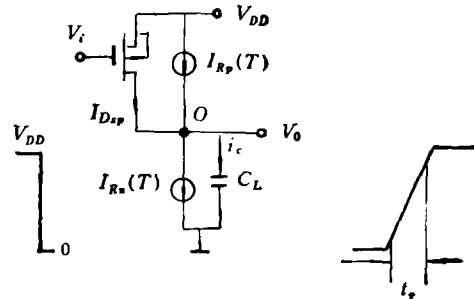


图 4 计算上升时间  $t_r$  的等效电路

### 3.2 上升时间 $t_r$ 的表达式

计算上升时间的等效电路如图 4 所示。求解  $t_r$  的微分方程是

$$\left. \begin{aligned} I_{RS}(T) - I_{DSp}(T) - C_L dV_o/dT = 0; \\ V_o(0^+) = 0, V_o(t_r) = V_1 \end{aligned} \right\} \quad (11)$$

解(11)式,可得  $t_r$  为

$$\begin{aligned} t_r = & \frac{-C_L(V_{Tp} + V_0)}{k_p(V_{DD} + V_{Tp})^2 + I_{RS}} + \frac{C_L}{2k_p(V_{DD} + V_{Tp})\sqrt{1 + \frac{I_{RS}}{I_{Dpsat}}}} \\ & \times \ln \frac{(V_{DD} + V_{Tp})\left(\sqrt{1 + \frac{I_{RS}}{I_{Dpsat}}}\right) - (V_{DD} - V_1)}{V_{DD} - V_1 - (V_{DD} + V_{Tp})\left(1 - \sqrt{1 + \frac{I_{RS}}{I_{Dpsat}}}\right)}, \end{aligned} \quad (12)$$

其中

$$I_{Dpsat} = k_p(V_{DD} + V_{Tp})^2.$$

#### 4 高温 CMOS 倒相器瞬态特性的分析

由于 MOST 的阈值电压和载流子迁移率以及泄漏电流都是温度的函数,因此  $t_f$  和  $t_r$  的表达式(10)式和(12)式是温度的复杂函数,很难看清它们的物理意义。下面先简化  $t_f$  和  $t_r$  的表达式,然后用简化的公式讨论高温 CMOS 倒相器的瞬态特性。

将  $\ln x$  的近似表达式  $2(x-1)/(x+1)$  代入(10)和(12)式,得到本征 CMOS 倒相器的下降时间  $t_{Fn}$  和上升时间  $t_{Rp}$  为

$$t_{Fn} = \frac{C_L(V_1 - V_0)}{k_n(V_{DD} - V_{Tn}(T))^2}, \quad (13)$$

$$t_{Rp} = \frac{C_L(V_1 - V_0)}{k_p(V_{DD} + V_{Tp}(T))^2}. \quad (14)$$

由于  $k_n(V_{DD} - V_{Tn})^2$  和  $k_p(V_{DD} + V_{Tp})^2$  在高温下是温度的减函数,因此(13)和(14)式表明了本征 CMOS 倒相器的上升和下降时间是温度的增函数。它们的一个重要特点是若 NMOS 和 PMOS 的参数相同,即在  $k_n = k_p$  和  $V_{Tn} = |V_{Tp}|$  时,上升时间等于下降时间。

同理可得  $I_{RS} \approx 0$  时,高温 CMOS 倒相器的下降时间和上升时间的近似值  $t_F$  和  $t_R$  是

$$t_F = \frac{t_{Fn}}{1 - \frac{I_{RS}}{I_{RDS}} \frac{1}{\beta_R} \frac{V_{DD}^2}{(V_{DD} - V_{Tn}(T))^2}}, \quad (15)$$

$$t_R = \frac{t_{Rp}}{1 - \frac{I_{RS}}{I_{RS}} \frac{V_{DD}^2}{(V_{DD} + V_{Tp}(T))^2}}, \quad (16)$$

式中

$$\begin{aligned} I_{RDS} &= k_p V_{DD}^2, \\ \beta_R &= \frac{k_n}{k_p} = \frac{\mu_n(T_1) \cdot (W/L)_n}{\mu_p(T_1) \cdot (W/L)_p}. \end{aligned} \quad (17)$$

由(15)和(17)式易见,在  $I_{RS} \approx 0$  时,上升时间和下降时间是不会相等的。其原因是若  $I_{RS} \approx 0$ ,  $I_{RS}$  的作用相当于一股附加的充放电电流。在  $I_{RS} > 0$  时,它起充电作用,从而缩短了电容的充电过程,延长了放电过程,所以下降时间增长,上升时间缩短。若  $I_{RS} < 0$ ,情况正好相反,  $I_{RS}$  起放电作用,因此下降时间缩短,上升时间增长。

为了衡量上升时间和下降时间随温度的变化,定义下降速率  $R_f$  和上升速率  $R_r$  如下:

$$R_f = t_f(T)/t_f(T_1), \quad (18)$$

$$R_r = t_r(T)/t_r(T_1), \quad (19)$$

式中  $t_f(T_1)$  和  $t_r(T_1)$  分别是  $T_1$  温度时的下降时间和上升时间。

现用实际例子来阐明  $R_f$  和  $R_r$  是如何反映下降时间和上升时间随温度变化的。表 1 是例子所用的参数,表 2 假定了不同的  $I_{RS}/I_{RDS}$  和  $V_{OL}$  值。 $R_f$  和  $R_r$  的计算结果绘在图 5 中。由图可见,在  $I_{RS} > 0$  时,下降速率大于上升速率。根据下降速率和上升速率的定义可知,它们实际上是归一化的下降时间和上升时间。因此图 5 表明了,在  $I_{RS} > 0$

表 1 CMOS1 的参数

参数		$V_T(27^\circ\text{C})$ (V)	$dV_T/dT$ (mV/°C)	泄漏电流
MOST	PMOS	-1.5	3.5	$2I_{Rn}$
	NMOS	1.5	-3.5	$I_{Rp}$

表 2 CMOS1 的  $I_{RS}/I_{RDS}$  和  $V_{OL}$

数值		温度 °C						
		27	100	150	200	250	270	300
条件 1	$I_{RS}/I_{RDS}$	0	0	0.01	0.07	0.15	0.22	0.33
	$V_{OL}$ (V)	0	0	0.03	0.22	0.46	0.84	1.28
条件 2	$I_{RS}/I_{RDS}$	0	0	0.01	0.02	0.04	0.06	0.08
	$V_{OL}$ (V)	0	0	0.03	0.06	0.11	0.18	0.23

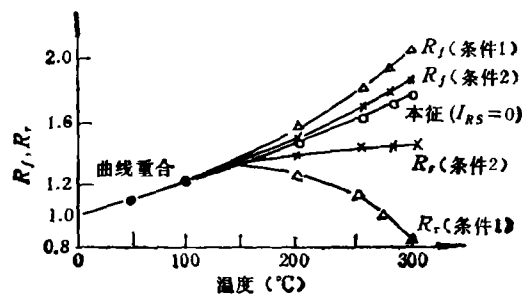


图 5  $R_f$  和  $R_r$  与温度的关系

时,高温下的下降时间长于上升时间。从图 5 还可见到若泄漏电流很大,上升时间增长到一个峰值后迅速下降,其高温下上升时间将比本征 CMOS 倒相器的上升时间短得多。

### 5 高温 CMOS 倒相器的传输延迟时间

与在室温下相同,也用传输延迟时间  $t_{pd}$  来描述高温 CMOS 倒相器的瞬态特性。传输延迟时间的定义式<sup>[6]</sup>是

$$t_{pd}(T) = [t_f(T) + t_r(T)]/2. \tag{20}$$

将  $t_f$  和  $t_r$  的精确表达式(10)和(12)式代入(20)式可得到传输延迟时间的表达式,但这样得到的结果太复杂,不利于讨论  $t_{pd}$  的特性,为此将近似公式(15)和(16)式代入(20)式,得到

$$t_{pd}(T) = \frac{1}{2} \left[ \frac{t_{Fn}}{1 - \frac{I_{RS}}{I_{RDS}} \cdot \frac{1}{\beta_R} \cdot \frac{V_{DD}^2}{(V_{DD} - V_{Tn})^2}} + \frac{t_{Rp}}{1 + \frac{I_{RS}}{I_{RDS}} \cdot \frac{V_{DD}^2}{(V_{DD} - V_{Tp})^2}} \right]. \tag{21}$$

在 CMOS 倒相器的传输延迟时间最短时,有  $t_f = t_r$ <sup>[6]</sup>, 代入(21)式后,得到最短传输延迟时间必须满足的条件是

$$\beta_{Rop} = (V_{DD} + V_{Tp})^2 / (V_{DD} - V_{Tn})^2 + 2(I_{RS}/I_{RDS}) \cdot V_{DD} / (V_{DD} - V_{Tn}), \tag{22}$$

式中  $\beta_{Rop}$  表示最短传输延迟时间下的  $\beta_R$ 。根据(22)式得到如下结论:

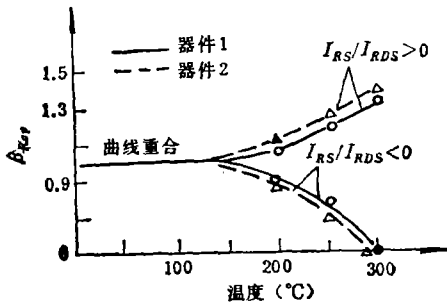


图 6  $\beta_{Rop}$  与温度的关系

温度的关系,例子所用的参数见表 3,表中仅给出了  $I_{RS}/I_{RDS}$  的绝对值。图 6 分别绘出

(1) 温度低于 150°C,或者是本征 CMOS 倒相器,  $I_{RS} = 0$ , 因此得到

$$\beta_{Rop} = (V_{DD} + V_{Tp})^2 / (V_{DD} - V_{Tn})^2. \tag{23}$$

(23) 式与室温下 CMOS 倒相器在最短传输延迟时间时必须满足的条件相同,这里不再讨论。

(2) 对于温度很高的非本征 CMOS 倒相器,  $I_{RS} \neq 0$ , (22)式表明了  $\beta_{Rop}$  应当是温度的复杂函数。图 6 是两个例子的  $\beta_{Rop}$  与

表 3 CMOS 的参数和  $|I_{RS}|/|I_{RDS}|$  的值

器件名称	参数值	参数	$V_{Tn}(27^\circ\text{C})$ (V)	$V_{Tp}(27^\circ\text{C})$ (V)	$P_{Dn}$ (mV/°C)	$P_{Dp}$ (mV/°C)	$ I_{RS} / I_{RDS} $						
							25°C	100°C	150°C	200°C	250°C	270°C	300°C
器件 1	-1.5	1.5	3.5	-3.5	0	0	0.01	0.03	0.07	0.1	0.15		
器件 2	-1.5	1.5	2	-2	0	0	0.01	0.03	0.07	0.1	0.15		

了这两个倒相器在  $I_{RS}/I_{RDS} > 0$  和  $I_{RS}/I_{RDS} < 0$  两种情况下的  $\beta_{Rop}$  的计算结果。从图 6 可见, 虽然无法找到一个使全温区  $t_{pd}$  都为最小的  $\beta_{Rop}$ , 但从  $\beta_{Rop}$  的变化趋势可知: 在  $I_{RS} > 0$  时, 取  $\beta_R > 1$ ;  $I_{RS} < 0$  时, 取  $\beta_R < 1$ , 在高温下可以得到较短的传输延迟时间。

## 6 CMOS 门电路的瞬态特性分析

CMOS 门电路可以等效成倒相器来分析。现以两输入端“与非”门为例来介绍高温 CMOS 门电路的瞬态特性分析。图 7(a) 是它的电路, 为简单起见, 假设所有的 PMOS 和 NMOS 的参数分别相同。其瞬态特性的等效电路如图 7(b) 所示, 图中 CMOS 倒相器的参数是

$$k_p = k_{p1}(T) + k_{p2}(T) - 2k_{p1}(T_1)(T_1/T)^{3/2}, \quad (24)$$

$$k_n = k_{n1}(T)k_{n2}(T)/(k_{n1}(T) + k_{n2}(T)) - (1/2)k_{n1}(T_1)(T_1/T)^{3/2}. \quad (25)$$

等效二极管  $D_{Rp}$  和  $D_{Rn}$  的泄漏电流分别是

$$I_{Rn}(T) = I_{Rn1}(T) = I_{Rn2}(T) = I_{Rn3}(T), \quad (26)$$

$$I_{Rp}(T) = I_{Rp1}(T) + I_{Rp2}(T) = 2I_{Rp1}(T). \quad (27)$$

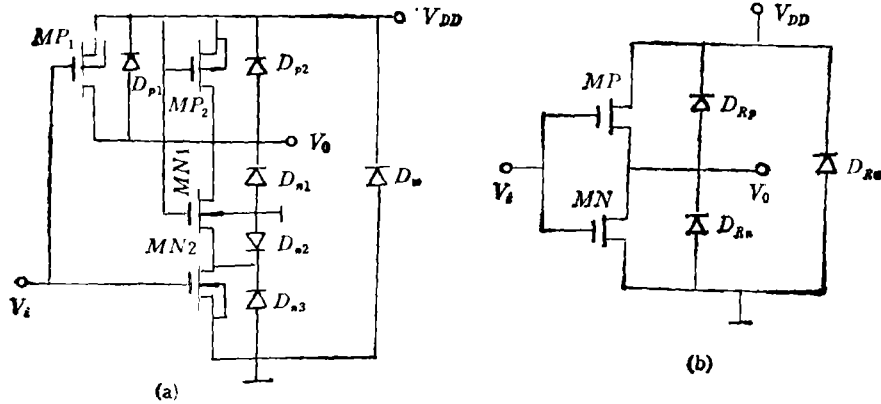


图 7

(a) 两输入端“与非”门, (b) 等效 CMOS 倒相器

在“与非”门输入不同电平时, 可得到导电因子不同的等效本征 CMOS 倒相器, 但等效二极管的泄漏电流  $I_{Rp}$  和  $I_{Rn}$  却是不变的, 如(26)和(27)式所示, 因此 CMOS “与非”门出现的应当是  $I_{RS} > 0$  的情况。图 7(b) 的分析方法与前面介绍的相同, 这里不再重复。“或非”门的分析方法与此类似。

## 7 计算结果

文献 [1] 给出了 CMOS 倒相器的开关时间随温度变化的实验结果。表 4 是器件参



数, 表 5 是实验结果与本文提出的模型计算值的对比。表 5 清楚地表明了计算值和实验值是符合的。

表 4 CMOS 倒相器的参数<sup>[1]</sup>

MOST 的类型	参数	$V_T(27^\circ\text{C})$ (V)	$dV_T/dT$ (mV/°C)	$W/L$	导电因子	泄漏电流
	数值					
PMOS		-1.5	3.5	$\frac{200}{6}$	$k_p$	$2I_{R_n}$
NMOS		1.5	-3.5	$\frac{100}{6}$	$k_n \approx k_p$	$I_{R_n}$

表 5 表 4 器件的计算值与实验值的对比

$R_f$ 和 $R_r$	参数	$C_L$ <sup>[2]</sup> (pF)	$V_1$ <sup>[2]</sup> (V)	$V_0$ <sup>[2]</sup> (V)	$I_{RS} \neq 0$ 计算值	$I_{RS} \neq 0$ 实验值 <sup>[2]</sup>	$I_{RS} = 0$ 计算值
	数值						
$R_f = \frac{i_f(250^\circ\text{C})}{i_f(27^\circ\text{C})}$		114 276	4.5	0.5	1.85	1.87	1.71
$R_r = \frac{i_r(250^\circ\text{C})}{i_r(27^\circ\text{C})}$		114 276	4.5	0.11	1.57	1.47	1.70
$R_{pd} = \frac{i_{pd}(250^\circ\text{C})}{i_{pd}(27^\circ\text{C})}$		114 274			1.72	1.67	1.71

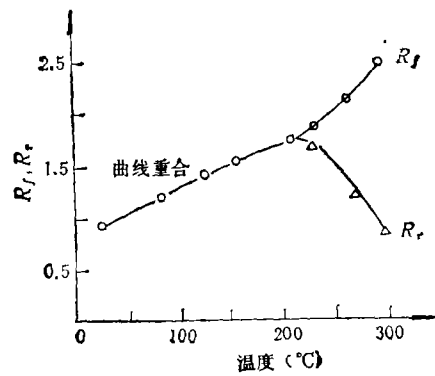


图 8 四输入端 CMOS “与非”门 CO34 的实验结果

$R_f = i_f(T)/i_f(27^\circ\text{C})$ ,  $R_r = i_r(T)/i_r(27^\circ\text{C})$ , 负载电容为 15pF

图 8 是一个四输入端“与非”门的实验结果。根据第 6 节分析可知,“与非”门出现的是  $I_{RS} > 0$  的情况, 因此图 8 的结果与图 5 有相同的变化趋势。应注意的是, 由于泄漏电流的影响,  $R_r$  在 225°C 出现峰值。图 8 的结果说明了前面分析是正确的。

## 8. 结 束 语

本文给出了高温 CMOS 倒相器上升、下降和延迟时间的解析公式, 计算了高温 CMOS 倒相器的最短延迟时间, 提出了高温 CMOS 门电路的分析方法。分析结果表明, 高温 CMOS 门电路和倒相器的瞬态特性取决于 MOST 的阈值电压、表面迁移率和漏端  $pn$  结的泄漏电流。文中给出的模型计算值能够较好地解释实验结果, 这说明了本文建立的模型是正确的。

## 参 考 文 献

- [1] Shoucair F S, *et al.* IEEE Trans. on CHMT, 1984, CHMT-7(1): 146—153.
- [2] 张廷庆, 等. 半导体集成电路. 上海: 上海科技出版社, 1986, 第 165, 166, 168 页.
- [3] Shoucair F S, *et al.* Microelectronics & Reliability, 1984, 24(3): 465—510.
- [4] Shoucair F S, *et al.* IEEE Trans. on ED, 1988, ED-35(11): 2424—2426.
- [5] 施 敏. 半导体器件物理. 北京: 电子工业出版社, 1987, 第 60 页.
- [6] 童勤义. 超大规模集成物理学导论. 北京: 电子工业出版社, 1988, 第 260 页.

## TRANSIENT CHARACTERISTIC ANALYSIS OF HIGH TEMPERATURE CMOS DIGITAL INTEGRATED CIRCUITS

Ke Daoming Feng Yaolan Tong Qinyi

(Microelectronics Center, Southeast University, Nanjing 210018)

Ke Xiaoli

(The Planning Committee of Hefei City, Hefei 230061)

**Abstract** This paper analyzes transient characteristics of high temperature CMOS inverter and gate circuits, and gives computational formulas of their rise time, fall time and delay time. It may be concluded that the transient characteristics of high temperature CMOS inverter and gate circuits deteriorate due to reduction of carrier mobility and threshold voltages of MOST's and increase of leakage currents of MOST's drain terminal  $pn$  junction. The calculation results can explain experimental phenomena.

**Key words** CMOS digital integrated circuits, Transient characteristics, High temperature CMOS