

ZigBee 网络节点基带处理器的设计与实现

施汝杰, 高佩君, 田佳音, 闵昊

(复旦大学专用集成电路和系统国家重点实验室, 上海 201203)

摘要:设计一款新型符合 ZigBee 协议的无线传感器网络节点基带处理器。提出一种 O-QPSK 非相干解调的同步相关解码方式, 了解调电路的结构冗余问题, 降低了数字接收机的信噪比。设计收发控制器完成发送与接收流程的管理, 通过模式切换和软件平台的优化降低了整个节点芯片的工作功耗和面积。通过 Altera Stratix S80 FPGA 平台进行测试验证, 结果符合设计要求。

关键词: ZigBee 协议; 无线传感器网络; 基带处理器

Design and Implementation of Baseband-processor for ZigBee Network Node

SHI Ru-jie, GAO Pei-jun, TIAN Jia-yin, MIN Hao

(State Key Laboratory of ASIC & System, Fudan University, Shanghai 201203)

【Abstract】 This paper presents a new baseband-processor for Wireless Sensor Network(WSN) node based on ZigBee protocol. A dedicated demodulation architecture based on a non-coherent receiver algorithm is proposed to enhance the receive sensitivity and reduce the circuit redundancy. A new transceiver control unit is designed to manage the whole transmit and receive process. Other techniques, such as operation mode switch, power management, software platform optimization etc. are also implemented to reduce the power consumption as well as chip area. The design is implemented and verified in Altera Stratix S80 FPGA platform. Test results prove its expected functionality and its low power consumption.

【Key words】 ZigBee protocol; Wireless Sensor Network(WSN); baseband-processor

1 概述

随着无线通信技术、智能传感器技术以及分布式计算机技术的高速发展, 无线传感器网络(Wireless Sensor Network, WSN)技术逐渐成熟^[1-2]。其特点之一是采用电池供电, 如何使有限能量尽可能长时间地维持网络的正常运转成为关键。为了满足 WSN 低功耗、低成本的设计目标, ZigBee 联盟推出了针对 WSN 的 ZigBee 协议。

ZigBee 协议的物理层(PHY)和媒体接入层(MAC)由 IEEE 802.15.4^[3]工作组制定, 定义了 900 MHz 和 2.4 GHz 两个频段, 由于 2.4 GHz 在中国属于免费频段, 因此本文的工作也基于这个频率展开。协议在 2.405 GHz ~ 2.480 GHz 的范围内共定义了 16 个频道, 信道间隔为 5 MHz, 调制方式为 O-QPSK, 其数据传输速率为 250 Kb/s, 采用了基于伪随机噪声(PN)码的直接序列扩频(DSSS)技术, 扩频增益为 8。

对于无线传感器网络节点的设计已有文献提出, 文献[4]完成了节点模拟射频前端的设计, 但缺乏 MCU 控制和软件支持, 文献[5]用事件处理器设计实现了无线传感器网络节点的处理芯片, 但并不符合 ZigBee 协议的基带通讯准则。本文以 ZigBee 协议为基础, 设计了符合 IEEE 802.15.4 协议 PHY 层和 MAC 底层要求的 WSN 节点信号基带处理器。工作模式

切换、事件中断唤醒等方式有效降低了工作状态的功耗; 同时, 解调模块采用了新的非相干同步相关解调算法, 进一步提高了解调模块的信号接收灵敏度, 降低了电路开销。

2 系统设计

2.1 基带设计结构

无线传感器网络节点基带由 3 部分组成, 分别是微控制器(MCU)、收发机控制器(TCU)和调制解调模块。图 1 为整个基带处理器的模块设计结构。

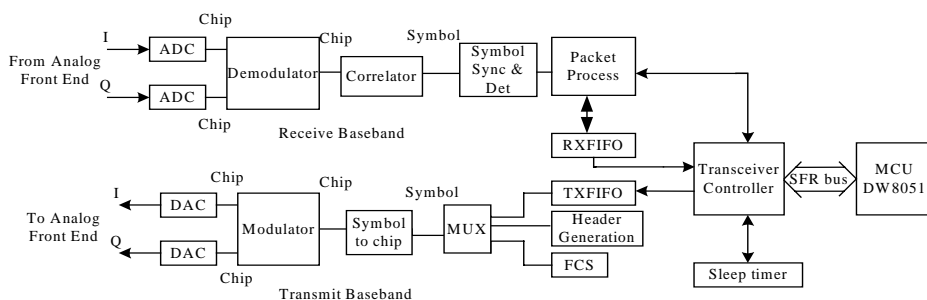


图 1 WSN 节点基带处理器结构

MCU 通过特殊功能寄存器(SFR)总线发送命令串, 控制收发机的工作状态, 包括接收、发送、闲置和睡眠等。TCU

作者简介:施汝杰(1983 -), 男, 硕士研究生, 主研方向: 无线传感器网络; 高佩君, 博士研究生; 田佳音, 硕士研究生; 闵昊, 教授

收稿日期: 2007-10-15 **E-mail:** shirujie@fudan.edu.cn

接收 MCU 发送的指令,在工作模式间进行切换,并协调基带数字信号处理模块的收发工作。在发送链路中,帧数据处理模块将对存于发送缓存(TXFIFO)中的数据进行处理,添加帧头,帧同步字节以及计算 CRC 校验位,在接收到 TCU 的发送指令后,将数据送入数字信号处理(DSP)模块,由 DSP 模块实现 DSSS 和 O-QPSK 调制,将 250 Kb/s 的数据流转换为 2 Mchip/s 的片码序列,送入模数转换器。接收链路中,DSP 模块接收从模数转换器送入的信号,对信号进行 O-QPSK 解调和片码相关处理,将经过调制的片码序列解码为 250 Kb/s 的数据码流,由帧数据处理模块实现帧同步及 CRC 校验,若校验通过,将数据存入接收缓存(RXFIFO),并中断提示 MCU 接收完成。

在设计中,为了使软件程序能够更方便地被开发和移植,MCU 采用了 Synopsys 的 DesignWare 8051 IP 核。该 MCU 兼容业界标准 8051 结构,有 128 Byte SRAM、64 KB RAM 和 ROM,并有计时计数器及 RS232 串口接口等周边模块,易于实现软件的 C-51 开发,它通过 SFR 总线控制各周边模块,以命令串方式访问并改写收发控制器的状态寄存器,实现对基带工作模式的控制。

2.2 基带调制解调

IEEE 802.15.4 协议使用了带 Sine 成形的 O-QPSK 调制方式。DSSS 扩频是通过将每 4 bit 数据映射为一个 Symbol 来选择 16 个正交的 PN 序列完成,每个 PN 序列由 32 个片码组成。片码速率为 2 Mb/s,由此得到的数据率为 250 Kb/s。每个 32 位码被分成 I-Q 两路 16 位字码。

有多种接收机结构可以实现对 O-QPSK 调制类型的解调^[6],但通常要采用电路代价较大(增大电路面积和门数)的波形成形匹配滤波器和载波恢复电路的相干解调方式,信号必须通过 16 路并行 32 位片码相关器。

为了解调电路尽可能精简和有效,本文提出了一种基于非相干接收解调算法和特定相关同步模块的电路结构。该方法利用了半波 Sine 成形 O-QPSK 信号的相位连续性。根据接收信号的相位变化可以推出发射片码及它们的时钟同步信息。特别是电路跟随输入信号向量的旋转方向,它的变化可表示为

$$\Delta\theta = \frac{dI}{dt} \times \text{sgn}(Q) - \frac{dQ}{dt} \times \text{sgn}(I) \quad (1)$$

相位增量信号($\Delta\theta$)可以被用于重构发射片码,而它的过零点可以作为时序参考(最小的 2 个过 0 点间的周期即半个片码周期)。相比传统的通过扩频码相关接收信号的方法,本文提出的方法可以直接产生一组新的用于 $\Delta\theta$ 信号的编码(见表 1)。

可以发现它们保留了原扩频码的特性,可以从一组编码通过旋转和反向得到。这种特性可以使得相关模块的设计更为简单,可以通过如图 2 所示的一个 16 组编码的位相关器实现,每组编码通过位旋转即可得到,在一个片码周期内(32 个片码)线性的与片码进行相关运算。相关运算结果最大的编码被选出,并输出相应的 4 位解码后数据。在每帧数据的帧头部分,相关器也可以被用来得到时序和相位参考信息,并传递给后续的处理模块。通过 Matlab 的误码率(BER)模型仿真验证,数字接收信道可以解调最小信噪比为 0.5 dB 的输入信号,达到并超过了协议^[3]中的标准,进一步减少对前端模拟电路的灵敏度的要求。与传统的并行相关方法相比,本文的解码方法使硬件消耗也得到有效地降低。

表 1 相位增量信号编码

Data Symbols	Chip values (c0, c1, ..., c31)
0000	00111111000100001010001100100110
0010	0110001111100010000101000110010
0100	00100110001111110001000010100011
0110	00110010011000111111000100001010
1000	10100011001001100011111100010000
1010	00001010001100100110001111110001
1100	00010000101000110010011000111111
1110	11110001000010100011001001100011
0001	11000000111011110101110011011001
0011	10011100000011101111010111001101
0101	11011001110000001110111101011100
0111	1100101100111000000111011110101
1001	01011100110110011100000011101111
1011	11110101110011011001110000001110
1101	1110111010111001101100111000000
1111	00001110111101011100110110011100

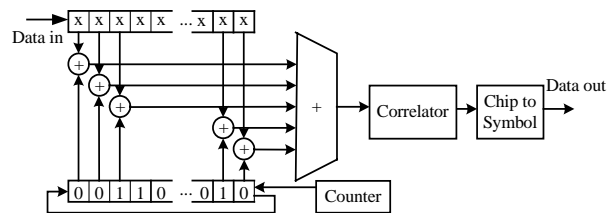


图 2 ZigBee 片码解码电路

2.3 低功耗模式管理

在 WSN 节点电路中,MCU 及模拟前端电路的功耗约占系统总功耗的 80%。而系统进行收发工作时,降低这部分电路的电流会影响电路功能,因此,通过程序控制 TCU 对 MCU 及模拟前端电路的工作模式进行切换是比较合理的降低功耗的方法。

有多种途径可以实现 TCU 工作状态间的切换:通过命令协处理器发送指令给 TCU,或者产生了内部事件,如接收模式中检测到 SFD 位等。电路状态切换流程如图 3 所示。

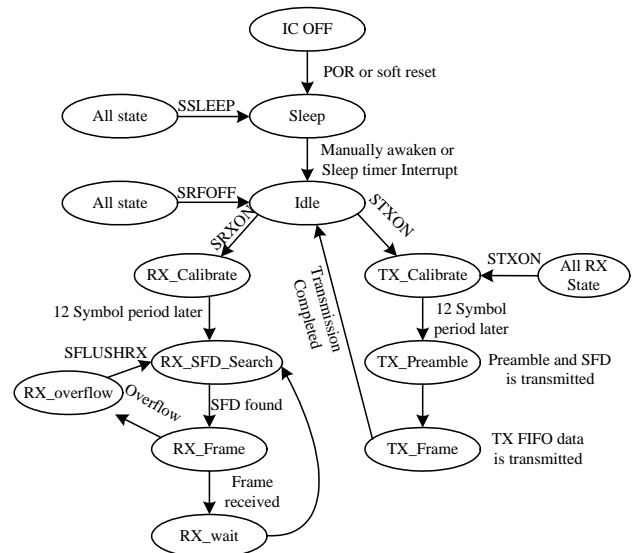


图 3 处理器模式切换流程

在正常工作状态下,电路处于闲置(IDLE)状态,该状态下数字电路正常工作,利用使能信号,关闭模拟前端,此时可以实现对各个寄存器、存储器的访问操作。电路根据 MCU 命令进入发送接收(TX, RX)状态,该状态下各访问操作被禁

止,模拟前端上电工作,信号处理基带在 TCU 的控制下按流程发送或接收数据。收发流程结束 TCU 产生中断告知 MCU,通过程序使 MCU 及基带电路进入睡眠状态,并关断模拟前端电源,整个电路进入低功耗模式。数字电路的睡眠状态是通过时钟门控将除计时器外的所有数字模块时钟关断实现的,这样彻底停止了模块空闲时钟的冗余翻转,降低时钟瞬时负载电容。

根据协议要求,通信通常仅在竞争访问周期的一个时间片内完成^[3],通过有效的程序设计,可以使整个节点 90%以上处于睡眠模式,进一步延长了节点电池的使用寿命。

2.4 软件平台设计

本设计用标准 C 语言来生成有效的 8051 程序码,C 语言应用较为广泛,对于简单的程序易于开发,也可使 ZigBee 协议栈的移植更方便快捷。

在测试中,C 程序经 C51-编译器(如 Keil-C51)编译为 MCU 可识别的机器码,输出为标准 Intel-hex 格式,写入外部 ROM。设计中 8051 MCU 的程序取自外部 ROM,系统上电复位后,从 0x0000 地址开始,逐条执行指令。

本文采用特殊功能寄存器(SFR)的控制管理机制,模块各个主要功能通过特殊功能寄存器实现。SFR 寄存器主要分为命令寄存器和状态寄存器。访问命令寄存器可以改变工作模式,状态寄存器用于存取当前工作状态。部分寄存器功能如表 2 所示。

表 2 控制寄存器表(部分)

寄存器名	地址	类型	功能
SRESET	D1	命令	基带复位命令
SSLEEP	D2	命令	进入睡眠状态命令
SRFOFF	D3	命令	关闭模拟前端命令,控制器回到闲置状态
SRXON	D4	命令	接收命令,也是接收模拟前端的开关
STXON	D5	命令	发送命令,也是发送模拟前端的开关
SNOOP	D9	命令	不操作,可用于控制器延时
TXFIFO	A9	状态	发送 FIFO 写入口,可写不可读
RXFIFO	AB	状态	接收 FIFO 读出口,可读不可写
RXLENGTH	96	状态	接收帧数据长度
TXLENGTH	97	状态	发送帧数据长度
SYNC_WORD	9A	状态	SFD 同步字节内容

在程序设计中,要实现对应功能需要将各寄存器地址用宏定义加入头文件中,在主程序中用#include 引用。对比传统针对底层硬件的机器码或汇编码开发方式,本文采用的基于特殊寄存器的高级语言设计方法易于实现对硬件功能的管理,可大大缩短上层软件的开发周期。

3 电路验证与实现

本文的硬件实现采用 Verilog HDL 硬件语言描述,在 Altera Stratix-S80 平台上得到完整的功能验证,图 4 为基带发射信号 chip 码经 ADC 采样模块得到的测试结果。其中,D0 为复位触发信号,D5 为 Chip 码 5 位精度的 MSB 位。信号的带宽为 1.5 MHz,在直流处没有能量,是完整的正交信号。该信号处理基带实现了完整的 ZigBee 协议 MAC 层和 PHY 层,包括 MCU 程序控制、工作模式切换、直接序列扩频及相关解调、O-QPSK 调制解调、帧同步和 CRC 校验。电路最终规模约为 18 000 门,逻辑单元 8 024 个,芯片管脚数

为 51 个,系统时钟工作在 16 MHz,图 5 为系统测试实拍。

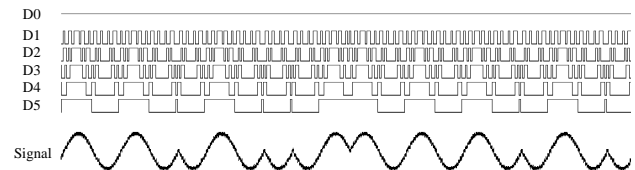


图 4 O-QPSK 调制波形

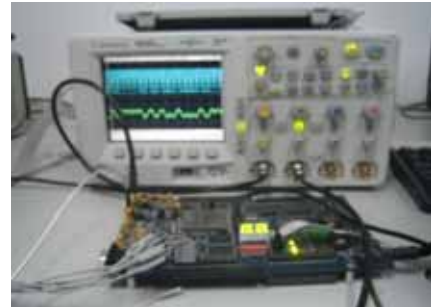


图 5 FPGA 的实现

4 结束语

随着 ZigBee 技术进一步的推广和应用,无线传感器网络节点单芯片实现日渐成为必然的趋势。本文对基于 IEEE802.15.4 协议的 WSN 节点基带处理器做了积极的探索和设计,然而仍留下许多值得改进之处,今后的工作可从以下 2 个方面展开:

(1)无线传感器网络节点的标准协议为 ZigBee 协议,而作为其底层协议的 IEEE802.15.4 协议中,尚有许多功能未完成,例如信道接收能量强度检索、干净信道分配等,可以在后续设计中逐步加入。

(2)作为相当重要的无线传感器网络节点指标之一的功耗,还有很多想法有待实现,比如双晶振的引入、主芯片进入睡眠状态后由副晶振提供时钟用于唤醒等可以进一步降低节点的功耗。

参考文献

- [1] 彭刚,曹元大,钟伟军,等.无线传感器网络的数据汇聚机制[J].计算机工程,2006,32(6):115-116.
- [2] 汪学清,杨永田.无线传感器网络中连通问题的研究[J].计算机工程,2006,32(9):36-37.
- [3] The Institute of Electrical and Electronics Engineers, Inc. IEEE Standard 802.15.4-2003 Wireless Medium Access Control(MAC) and Physical Layer (PHY) Specifications for Low-Rate Wireless Personal Area Networks (LR-WPANs)[S]. 2003.
- [4] Kluge W, Poegel F, Roler H. A Fully Integrated 2.4-GHz IEEE 802.15.4 Compliant Transceiver for ZigBee Applications[J]. IEEE Journal of Solid-state Circuits, 2006, 41(12): 2767-2775.
- [5] Xu Yongjun, Liu Lingyi, Shen Peifu, et al. Low Power Processor Design for Wireless Sensor Network Applications[J]. IEEE Journal of Solid-state Circuits, 2005, 8(5): 921.
- [6] Pasupathy S. Minimum Shift Keying: A Spectrally Efficient Modulation[J]. IEEE Communication Magazine, 1979, 17(4): 14-22.