

多通道 GPS 卫星信号仿真器设计与实现

范志良, 刘光斌

FAN Zhi-liang, LIU Guang-bin

第二炮兵工程学院, 西安 710025

The Second Artillery Engineering College, Xi'an 710025, China

E-mail: fanzhiliang2006@126.com

FAN Zhi-liang, LIU Guang-bin. Design and implementation of multi-channel GPS signal simulator. Computer Engineering and Applications, 2009, 45(18): 78-80.

Abstract: A hardware scheme of a multi-channel GPS signal simulator based on DSP and FPGA is proposed in this paper. The basic framework of hardware system is introduced compendiously, and the structure of software and the program flows based on the hardware are presented in detail. The feasibility of this scheme is verified finally. The results are suggested that this simulator with dynamic capability is programmable, flexible and verisimilar, which can provide strong support to the detection of the capability of the GPS receiver.

Key words: Global Positioning System(GPS); Digital Signal Processing(DSP); Field Programmable Gate Array(FPGA); simulator

摘要: 立足于 GPS 卫星信号仿真技术, 提出了基于 DSP+FPGA 的多通道 GPS 卫星信号仿真器硬件设计方案, 概略介绍了硬件系统的基本架构, 详细给出了基于此上的软件结构和程序流程, 最后通过实验验证了该方案的可行性。实验结果表明, 该方案设计的 GPS 仿真器信号逼真度高、可编程性强、使用灵活, 并具有一定的动态性能, 为 GPS 接收机的性能检测提供了有益的支持。

关键词: 全球定位系统; 数字信号处理; 现场可编程门阵列; 信号仿真器

DOI: 10.3778/j.issn.1002-8331.2009.18.025 **文章编号:** 1002-8331(2009)18-0078-03 **文献标识码:** A **中图分类号:** TP273

1 引言

GPS 卫星导航系统在通讯、交通运输、军事等领域中体现出来的优越性, 使得各国都在高动态 GPS 接收机的研发上投入了大量的人力物力。为了保证接收机的测量精度和稳定性, 必须在各种条件下对其性能进行测试。然而, 在实际的各种环境中(特别是高动态情况下)对其进行测试, 则要付出巨大的经济代价, 这也是不现实的。因此 GPS 卫星信号仿真技术和仿真器的研发备受青睐。

国外 GPS 卫星仿真器的研究起步较早, 已有比较完整的仿真软件和工业成品。Corbell 于 2002 年开发了基于真实卫星位置和用户轨道的模拟器; Burns 于 2002 年发表了 GPS 卫星信号模拟方法一文, 考虑了 L1 波段上的 C/A 码、导航电文、大气层延时、射频干扰等; LeiDong 利用 MATLAB 产生了 GPS 中频信号, 考虑了时钟偏差、电离层对流层延时、多普勒效应等^[1-4]。但以上成品优缺点都很鲜明, 优点是信号逼真性强, 缺点是计算量大, 实时性差。相比之下, 国内这方面研究起步较晚, 自主产权产品的研发也比较薄弱, 目前国内在这一领域的研究处于领先地位的有北京航空航天大学以计算机主机为依托的卫星信号仿真器^[5-6]和航天某所的基于录播式的信号模拟器, 但前者实时性较差, 后者造价昂贵、不可编程、不能实现高动态等要求。而本文提出的设计方案成本低、同时可以实现用户任意位

置、时刻、轨迹等设置, 具有一定的动态性能。

2 GPS 仿真器的硬件部分设计

GPS 卫星信号仿真器以 DSP 芯片为中心, 辅以 FPGA 芯片实现数字信号处理功能, 二者共同构成 GPS 卫星信号仿真器硬件设计的核心。针对核心硬件配置外围存储器、USB 控制、时钟和 D/A 转换电路, 整个系统的硬件设计框图如图 1 所示。

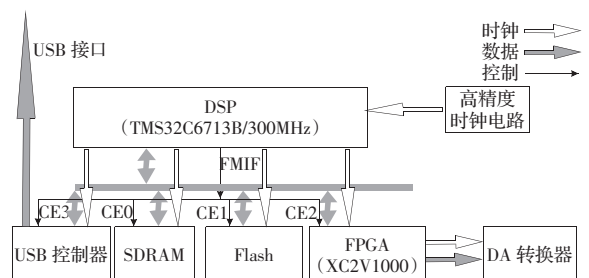


图1 硬件设计方案原理框图

2.1 DSP 部分电路的设计

DSP 芯片采用 TI 公司的 67 系列数字信号处理器 TMS320C6713B, 电源部分采用 TI 公司提供的电源解决方案。

作者简介: 范志良 (1983-), 男, 硕士研究生, 研究方向为信号检测与估计; 刘光斌 (1963-), 男, 教授, 博士生导师, 研究方向为系统可靠性与电磁环境控制、智能仪器仪表、信号检测与估计、先进控制理论及应用等。

收稿日期: 2008-03-27 **修回日期:** 2008-07-03

其时钟由一颗定制高精度晶振及其外围电路提供,并由 DSP 内部自带的锁相环进行倍频。

仿真器将 USB 控制器、SDRAM、Flash 和 FPGA 芯片分别设置为 DSP 芯片的 4 个 EMIF 外设,配以高精度时钟电路,使 DSP 与 FPGA 之间的通信问题转化为 DSP 对其 EMIF 外设的访问,从而达到提高系统实时性的目的。

2.2 FPGA 部分电路的设计

FPGA 芯片选用 Vertex II 系列 XC2V1000,并利用 Xilinx 公司提供的 XC18V04 配置芯片来实现对 FPGA 芯片的控制。

DSP 与 FPGA 之间的通信设计,为了最大限度加大系统的实时性,本设计将 FPGA 芯片直接设置为 DSP 的一个外设(EMIF)接入整个系统,使 DSP 对 FPGA 操作的实质变为 DSP 对存储器操作,设计细节遵循 EMIF 总线设计规则。为了保持 FPGA 与 DSP 之间的同步,时钟直接由 DSP 内部的锁相环提供。

2.3 高速数模转化电路

高速数模转换是将数字中频信号转换为模拟中频信号,其 C/A 码的码速率为 1.023 Mc/s,中频载波频率应高于 1.023 MHz,信号有效带宽 2.046 MHz。因此,依据奈奎斯特采样定律,采样频率最低应达到 C/A 码的码速率的 4 倍。本文采用 I、Q 两路输出,可降低对信号采样频率,故对调制信号的采样至少应该为 C/A 码码速率的 2 倍。为了保证模拟中频信号的完整性,以及简化射频电路锁相环的设计,将中频载波频率设为 2.42 MHz,采样频率定为 50 MHz。选用最大采样频率为 160 Mc/s 的 AD9777 完成高速数模转换,同时为了系统之间的同步,其采样时钟由 FPGA 来提供。

2.4 射频模块设计

射频模块将由 D/A 输出的 2.42 MHz 中频信号上移至 GPS 射频信号 1 575.42 MHz,通过天线发射或信号线直接接出;为了适应在不同环境信号能正常被接收,在射频模块设计中加入了增益的衰减控制,最大衰减量可达-63.5 dBm,步进为-0.5 dBm。

3 GPS 仿真器的软件部分设计

3.1 DSP 部分的软件设计

本设计以 DSP 作为仿真器的计算和控制核心,实现仿真器的板级控制、GPS 中频信号模型中的参数计算以及其他复杂运算。DSP 的 EMIF 空间划分为 4 个子空间,分别配置为 SDRAM (扩展 DSP 的 RAM)、Flash ROM(用于固化程序及存放预报星历等,仿真器初始化时直接加载到 DSP 的 RAM 中)、FPGA(实现 DDS 等一些简单重复运算)、USB 接口(用于从主机获得更新的星历参数、模拟轨迹数据等)。

DSP 软件流程如图 2 所示。

以仿真器上电为开始,DSP 首先完成仿真器硬件相关寄存器的初始化配置,如 EMIF 寄存器、外部中断寄存器和 EDMA 寄存器等;初始化 USB 控制器、FPGA、时钟锁相环路等外设;从上位机加载用户信息,如仿真开始时刻、仿真时间长度、接收机的运动轨迹参数或轨迹信息,建立仿真器的时间轴;从 Flash ROM 加载各卫星预报星历参数,并更改相关参数,生成导航电文,存入 RAM 中以备后续直接调用。

DSP 根据上位机传递的参数信息,开始计算 GPS 信号模型参数的计算。在 DSP 进入循环计算之前,完成可见星的判断并按仰角排序,选取最优的多颗卫星,并计算这几颗星的信息,如卫星号、载波频率字、码频率字、码初相和电文初相等,将它们

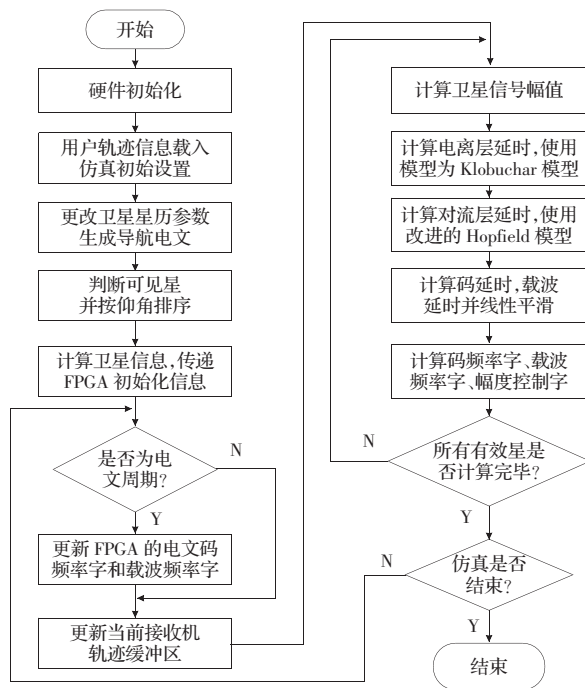


图 2 DSP 软件流程图

传递给 FPGA 进行各通道初始化配置。在 DSP 的主循环体中,每个周期内 DSP 计算需完成各卫星的信号幅值、电离层和对流层延时、多普勒效应等,从而计算出各自到用户的伪距,进而得出各自的码频率字、载波频率字和增益控制字;同时 DSP 每 1 ms 处理由 FPGA 给出的外部中断,每 20 ms 更新一次 FPGA 中的导航电文、码频率字、载波频率字和增益控制字等,并接受由 FPGA 返回的码相位字和载波相位字,用于校正 DSP 中生成的码频率字、载波频率字。

3.2 FPGA 部分的软件设计

FPGA 作为仿真器的另一核心部件,主要完成与 DSP 的通信、信号的合成和 D/A 的控制。它主要包含 5 个功能:中断时钟控制模块、DSP 接口模块、多个通道 GPS 信号产生器、多路信号合成模块以及 DAC 的控制模块。中断时钟控制模块产生 1 ms 的标准脉冲,用于控制 DSP 的中断;DSP 接口模块中,完成导航电文、三个控制字的接受与两个相位字的发送;DAC 控制模块中,完成 DAC 工作模式的控制与相关初始设置;多路信号合成模块中,利用两个求和器实现各通道的增益控制实现和信号的 I、Q 两路合成。

在各通道的 GPS 信号产生器中完成三项功能:利用码频率字和载波频率字,完成码相位和载波相位的合成;利用事先固化在 FPGA 中的 C/A 码对导航电文进行调制;通过相位字查找正余弦表,产生单颗星的中频信号。其单个通道的功能结构图如图 3 所示。

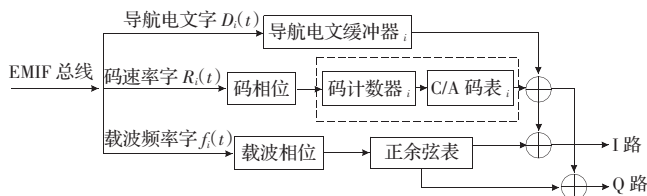


图 3 FPGA 单通道信号发生器

根据上述的 FPGA 单通道信号发生器的结构图,利用 Verilog 硬件描述语言生成了 FPGA 内部的单通道模块原理图如图 4 所示。

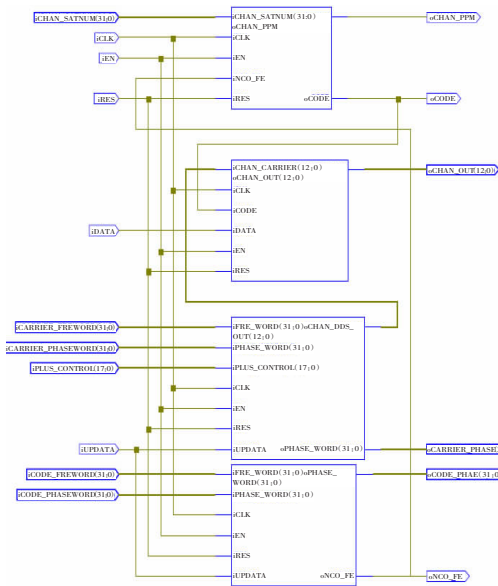


图4 单通道模块的内部原理图

该模块的输入有通道的置位信号、时钟、1 ms 的脉冲、通道的握手信号、通道的初始码相位字和电文初始相位字、1 bit 的导航电文以及各 32 bit 的码频率字、码相位字、载波频率字和载波相位字；其输出为各 13 bit 的 I、Q 两路输出信号、各 32 bit 的码相位字和频率相位字以及通道上 C/A 码周期脉冲。该模块由 4 个子模块组成(从左到右):码 NCO 生成模块(用于生成码 NCO 和码相位字)、C/A 码生成模块(用于产生 C/A 码和 1ms 的同步脉冲)、载波 NCO 模块(用于生成 I、Q 两路的载波 NCO 和相位字)、信号调制模块(将载有导航电文的载波信号用 C/A 码进行调制)。

其他通道的处理方式与上述的模块的处理方式完全一致,它们之间是并行的,其总的功能结构图如图 5 所示。

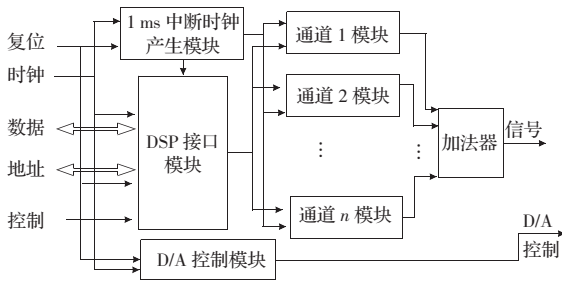


图5 FPGA 功能结构图

4 实验论证

利用成熟的商业 GNSS 接收机对本文设计的 GPS 仿真器的输出信号进行验证。

实验 1 将仿真器初始时间设为 2010 年 6 月 3 日 2 时 7 分 32 秒,位置设为 $N35^{\circ}00'00'', E152^{\circ}00'00'', H314$ m(在 WGS-84 坐标系 XYZ 下的坐标为: -4 618 419.894 m, 2 455 657.417 m, 3 638 047.012 m),接收机定位结果如图 6 所示。

实验 2 将仿真器初始化信息中加入速度信息,设置用户接收机在 WGS-84 坐标系下的速度分别为:100 m/s, 300 m/s, 700 m/s, 初始时间、位置设置同实验 1,接收机定位结果如图 7 所示。

由实验 1 结果可见,用户的初始位置、仿真时间等都可以任意设置,接收机接收到的结果(在 XYZ 坐标下为:

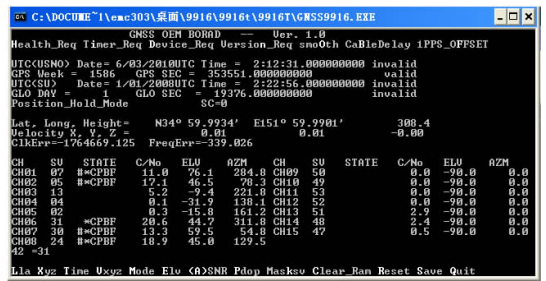


图6 接收机定位结果 1

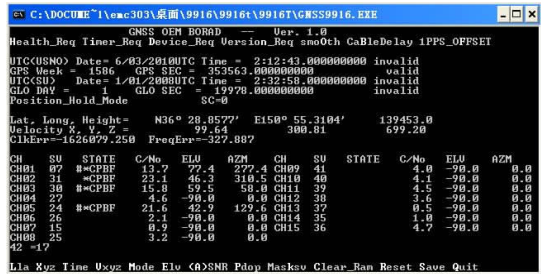


图7 接收机定位结果 2

-4 618 414.953 m, 2 455 671.850 m, 3 638 033.803 m)在 XYZ 上的相对误差都在 $10^{-5} \sim 10^{-6}$ 之间,符合精度要求;实验 2 的结果说明,本仿真器具有一定动态性能,精度也在允许的范围之内。

5 结束语

在对 GPS 仿真技术理论的理解基础之上,提出基于 DSP+FPGA 的硬件设计方案,概略地介绍了硬件系统的基本架构,并详细给出了基于此上的软件结构和程序流程,最后通过实验验证了该方案的可行性。此外,该方案设计中的用户轨迹除了可以通过导入的轨迹参数来计算轨迹外,也可以直接由上位机导入已有的轨迹文件。因此这样的设计可以更大限度的满足不同用户的要求。

由于 RAM 芯片存储容量的有限,该方案的仿真时间长度最大为 1 小时。通过改进仿真器,由上位机实时将仿真轨迹通过 USB 接口传输到仿真器,实现了无限时仿真。该方案在仿真理论上,可以达到高动态的性能,但由于目前国内还没有比较成熟的高动态接收机来验证,很难验证其高动态性能,故在此文中也只能称该仿真器具有一定的动态性能。

参考文献:

- [1] Billing I C.STR4760 Multi-channel GPS/SBAS simulator product specification[S].SPIRENT Communications,2000-12-11:1-28.
- [2] Crampton P G.Product specification for STR4762 remote control upgrade option for SPIRENT communications multi-channel navigation simulators[S].SPIRENT Communications,2000-11-27:1-12.
- [3] Phillips G.STR4761 Ethernet-based aiding and data capture option for the SPIRENT range of satellite navigation simulators[S].SPIRENT Communications,2000-12-01:1-13.
- [4] Dong Lei.IF GPS signal simulation development and verification[D].the University of Calgary,2003.
- [5] 赵军详,张其善,常青,等.高动态 GPS 卫星信号模拟器关键技术分析及应用[J].电讯技术,2003(4):49-54.
- [6] 陆娟,常青,张其善,等.十二通道 GPS 信号发生器方案研制[J].北京航空航天大学学报,2003,29(4):331-334.
- [7] 石阳,刘光斌.基于 FPGA 技术的 GPS 卫星数字中频信号模拟器设计[J].航天控制,2007,25(108):75-77.