

低轨道卫星 CDMA 系统发信机的 FPGA 实现

赵国栋 陈晓挺 刘会杰 杨根庆
(中国科学院微小卫星联合重点实验室 上海 200050)

摘要: 该文研究了低轨道(LEO)卫星 CDMA 系统发信机的数字部分,介绍了其结构、算法原理及其具体实现。重点介绍了发信机数字信号处理部分在 FPGA 的实现,主要包括信息数据流的处理及编码、交织、成型滤波、CIC 插值滤波和数字上变频等。在设计上采用了基于多相滤波结构和分布式算法(DA)的成型滤波器以及高效 CIC 插值滤波器,节省了系统的硬件资源,提高了系统的性能。

关键词: 低轨道卫星; CDMA; FPGA; 成型滤波; CIC 插值滤波

中图分类号: TN927

文献标识码: A

文章编号: 1009-5896(2008)04-0768-04

Implementation of LEO CDMA Satellite Transmitter Dased on FPGA

Zhao Guo-dong Chen Xiao-ting Liu Hui-jie Yang Gen-qing
(Micro-satellite State Key Joint Laboratory, Chinese Academy of Science, Shanghai 200050, China)

Abstract: In this paper, digital part of LEO CDMA satellite transmitter is researched, and its structure, algorithm and implementation are introduced. The emphasis is pressed upon implementation of signal processing part of the digital transmitter, especially upon the processing of data stream, the shaping filtering, interpolating CIC filtering, and digital up-converting, etc. This method uses the shaping filter based on polyphase filter and Distribute Arithmetic(DA) and efficient CIC interpolating filter, and with this method the performance of the transmitter and the usage of resource have been remarkably improved.

Key words: LEO satellite; CDMA; FPGA; Shaping filter; Interpolating CIC filtering

1 引言

低轨道 (LEO) 卫星移动通信系统具有传输延时短、路径损耗小的优点,并能通过多个卫星组成的星座实现真正意义上的全球覆盖,可保证高的通信概率,实现通信终端的手持化和个人通信全球化,已经成为全球通信领域的一个发展热点。在国际上,美国的铱星系统(66颗星)、GLOBALSTAR (52颗星)、ORBCOMM 等系统已完成从单星到星座系统的发展,并提供语音、数据通信等领域的服务^[1];俄罗斯研制的新一代低轨通信卫星星座“信使”系统已应用于军事领域;欧洲以及日本等国家也在积极研制自己的低轨卫星平台或星座。在国内,我国政府十分重视低轨小卫星及其应用发展,在国家“十五”规划中把小卫星及其应用列为我国高技术领域未来重点发展的20个专项之一,并在“863”计划下设立了专家组,开展小卫星的研究。目前,中国空间技术研究院研制的“实践5号”科学实验小卫星已经得到成功应用;清华大学和英国萨利大学合作成功发射了“清华1号”小卫星;哈尔滨工业大学正在开展光学成像小卫星系统“探索1号”的实施工作。

上海微小卫星工程中心实施的中科院特别支持的重大创新项目“xx”小卫星也已经研制和发射成功,该项目重点

解决低轨道小卫星扩频通信、星上计算机及一体化设计等关键技术,并进行以存储转发通信为主要应用目标的低轨小卫星数据通信实验^[1]。本文正是在此背景下,对低轨道卫星的 CDMA 系统发信机中的数字信号处理部分进行了研究和实现,具有一定的实际意义和参考价值。

在低轨道卫星 CDMA 通信系统中,用户台(手持终端)与地面站之间的通信包括两个链路:一是“用户链路”,即卫星与用户台之间的链路,包括上行和下行两个子链路;二是“馈电链路”,即卫星与“信关站”之间的链路,同样也包括上行和下行两个子链路。“信关站”到卫星的上行链路和卫星到用户台的下行链路构成前向链路,用户到卫星的上行链路和卫星到地面站的下行链路构成反向链路。本文对前向链路的下行链路的数字发信机进行了讨论。

2 下行发信机组成及数学模型

低轨道卫星 CDMA 系统的下行发信机组成框图如图 1 所示。

卫星接收地面站的数据,经下变频、解扩、解调后经星上管理单元组帧后有 $N-1$ 路业务数据和 1 路导频数据。业务数据经编码和交织后与不同的正交 Walsh 码进行信道正交化扩频,导频数据不进行编码交织直接与 Walsh 码进行正交信道化扩频。正交信道化扩频后的多路信号相加后再与 1,

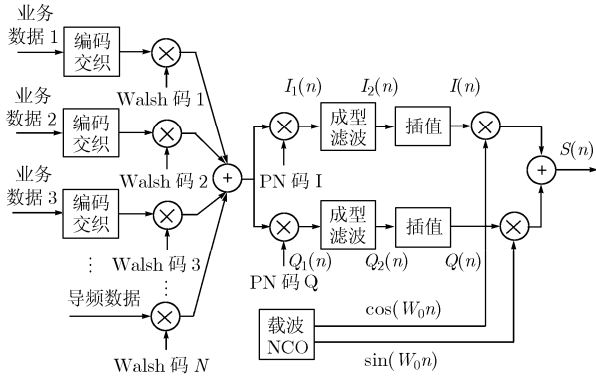


图 1 下行发信机组成框图

Q 两路不同的 PN 码进行扰码扩频, 然后经成型滤波、CIC 插值滤波后与载波 NCO 产生的余弦波和正弦波相乘进行数字上变频并通过 DA 变换后输出。

假设经过编码、交织后的业务数据为 $d_i(n), i = 1, \dots, N - 1$, 导频数据为 $p(n)$, 正交 Walsh 码为 $W_j, j = 1, 2, \dots, N$, 成型滤波器的冲激响应为 $h(n)$, CIC 插值滤波器的冲激响应为 $c(n)$, 则

$$\begin{aligned} S(n) &= \cos(W_0 n)I(n) + \sin(W_0 n)Q(n) \\ &= \cos(W_0 n)[c(n) * I_2(n)] + \sin(W_0 n)[c(n) * Q_2(n)] \\ &= \cos(W_0 n)[c(n) * h(n) * I_1(n)] + \sin(W_0 n) \\ &\quad \cdot [c(n) * h(n) * Q_1(n)] \end{aligned} \quad (1)$$

其中 (* 表示卷积),

$$I_1(n) = \text{PN}_I \left\{ \sum_j W_j \left[\sum_i d_i(n) + p(n) \right] \right\} \quad (2)$$

$$Q_1(n) = \text{PN}_Q \left\{ \sum_j W_j \left[\sum_i d_i(n) + p(n) \right] \right\} \quad (3)$$

3 下行发信机的 FPGA 实现

3.1 编码、交织及扩频的实现

在本文的低轨道卫星 CDMA 系统中, 业务数据基本信息速率为 9.6kbps(可变速率为 4.8kbps, 2.4kbps), 导频数据基本信息速率为 2.4kbps; 编码采用卷积编码(编码率 $r=1/2$, 约束长度 $K=9$); 编码后的每 384 个符号进入块交织器进行块交织; 信道化扩频码采用同步互相关特性非常好的正交 Walsh 序列, 码速率为 1.2288MHz; 扰码扩频码采用周期为 1024 的扩展 m 序列(采用在 m 序列全 ‘1’ 状态后增加一位 ‘0’ 状态的方法), 码速率为 1.2288MHz。在 FPGA 实现时, 编码器采用移位寄存器结构, 针对所采用器件存储器资源较为丰富而逻辑单元较为缺乏的特点, 交织器和扩频码产生器分别采用基于 RAM 和 ROM 的结构, 节省了 FPGA 的逻辑资源, 同时也简化了系统的结构, 提高了系统的稳定性。另外, 由于 Walsh 序列的非同步互相关特性很差, 只能用于本文的同步 CDMA 系统中。在发射端, 进行信道正交化扩频的 Walsh 序列应与扰码扩频的 PN 码扩展 m 序列在起始相对对齐, 这样, 在接收端便于实现扩频码的同步和解扩。

3.2 成型滤波器的实现

低轨道卫星系统采用 CDMA 扩频技术是因为它具有很强的抗干扰性能和较好的保密性, 为了避免码间干扰, 必须对扩频信号进行脉冲成型。脉冲成型滤波器采用根升余弦滤波器, 在 Matlab 中计算出所需成型滤波器的系数, 考虑到系统资源和逼近程度, 采用成型系数为 0.4 长度为 40 的 FIR 滤波器, 其系数精度选为 13bit。由于在成型之前需要进行 4 倍内插, 为了减小滤波器的运算量, 采用基于内插的高效多相滤波结构。

设 FIR 滤波器的转移函数^[2]为

$$H(z) = \sum_{n=0}^{N-1} h(n) \cdot z^{-n} \quad (4)$$

其中 N 为滤波器长度, 将滤波器的 N 个系数分为 M 组, 且 N 为 M 的整数倍, $N/M=D, D$ 为整数, 则

$$H(z) = \sum_{k=0}^{M-1} z^{-k} E_k(z^M) \quad (5)$$

其中 $E_k(z^M) = \sum_{n=0}^{D-1} h(nM+k)(z^M)^{-n}, k = 0, \dots, M-1$, $E_k(z^M)$ 称为 $H(z)$ 的多相分量, 式(5)称为 $H(z)$ 的多相滤波表示。

利用多相滤波结构(如图 2 所示), 将内插器放在滤波器之后, 计算较复杂的滤波结构在提速之前进行, 大大降低了数字滤波的实时性要求。

在本设计中, $N=40$, 取 $M=4$, 将原有的 40 个滤波器系数分成 4 组, 则由多相滤波的公式推导得

$$E_k(n) = h(4n+k), 0 \leq n \leq 9, 0 \leq k \leq 3$$

在实现时运算的过程如图 3 所示。对于各分支滤波器的实现, 基于本文中所选的 FPGA 器件存储资源相对较多的特点, 采用分布式算法(DA)来完成。对于后面的插值和延迟单元, 用一个选择速率为 4 倍输入速率的多路选择器来实现, 选择顺序依次为 $k=3, k=2, k=1, k=0$ 循环进行, 输出数据速率为输入数据速率的 4 倍。

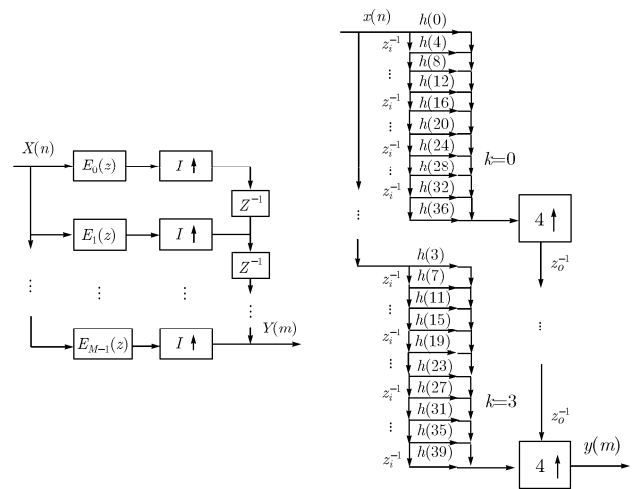


图 2 多相滤波结构

图 3 本设计中多相滤波器的实现

对于每一滤波器支路,建立一个基于 ROM 的查找表,查找表中存放滤波器系数与相应输入数据比特位所有可能的组合值,通过输入数据的比特位来进行查表并将查表值进行累加即完成了滤波操作。实现框图如图 4 所示。其中, H 为分支滤波器阶数, B 为滤波器系数位宽,本设计中: $H=10$, $B=13$, 查找表的大小为 2^H 。

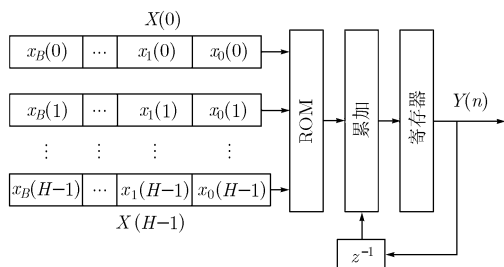


图4 DA算法的分支滤波器实现框图

3.3 CIC 插值滤波器的实现

积分梳状(CIC)滤波器的冲激响应^[2]具有如下形式:

$$h(n) = \begin{cases} 1, & 0 \leq n \leq D-1 \\ 0, & \text{其他} \end{cases} \quad (6)$$

其中 D 为滤波器阶数,也是抽取或内插因子。CIC 滤波器的 Z 变换为

$$H(z) = \sum_{n=0}^{D-1} h(n)z^{-n} = \frac{1-z^{-D}}{1-z^{-1}} = \frac{1}{1-z^{-1}} \cdot (1-z^{-D}) = H_1(z)H_2(z) \quad (7)$$

CIC 滤波器由积分器 $H_1(z)$ 和梳状滤波器 $H_2(z)$ 级联组成。由于单级 CIC 滤波器的旁瓣电平较大,只比主瓣低 13.46dB,因此本系统中采用四级级联 CIC 内插滤波器,实现 8 倍内插,如图 5 所示。

可以看出,CIC 插值滤波器无需乘法器,只需要加法、减法和延时单元就可以实现。由于 CIC 滤波器级联时处理增益也会增大,设计时要保证每一级的运算精度,否则会引起溢出错误。其最大增长位宽可由公式(8)计算:

$$b_{\text{grow}} = \log_2(D)^Q \quad (8)$$

其中 D 为式(6)中的滤波器阶数,也代表总内插因子, Q 为级联级数。在本设计中, $D=8$, $Q=4$, 输入数据位宽为 $b_{\text{in}} = 15$, 为了不引起错误,滤波器内部运算所采用的内部位宽为

$$B = b_{\text{in}} + b_{\text{grow}} = 15 + 4 \log_2 8 = 27$$

3.4 载波 NCO 的实现

在本设计中,载波 NCO 就是要产生一个周期为 $2 \times 1.2288\text{MHz}$ 的理想正弦或余弦载波样本。在实现时,采用高速时钟进行相位累加并通过 ROM 查找表的结构来实现载波样本的产生,如图 6 所示。其中,累加器的高位输出频率为 $f_{\text{out}} = Af_{\text{CLK}}/2^E$ 。 A 为相位累加增量, E 为累加器的位宽

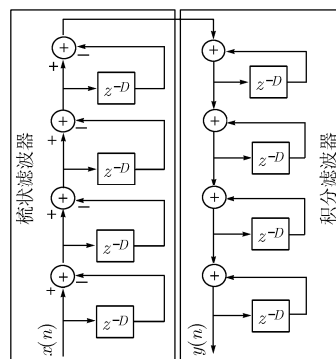


图5 四级级联 CIC 插值滤波器实现框图

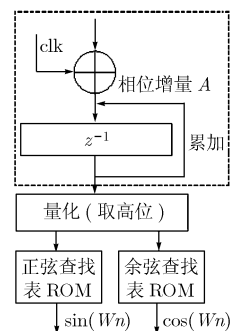


图6 载波 NCO 的实现框图

($E=28$), $f_{\text{CLK}} = 32 \times 1.2288\text{MHz}$, ROM 查找表中分别存放对应载波的余弦、正弦的离散值,取累加器输出的高 7 位作为正、余弦 ROM 查找表的寻址地址。NCO 产生的余弦、正弦载波分别与 I、Q 两路数据相乘,完成频谱的搬移,然后相加,完成信号的合并。合并后的信号经 DA 变换后输出,完成低轨道卫星 CDMA 系统发信机数字部分的功能。

4 仿真及测试结果

在本设计中,采用 Altera 公司的仿真软件 Quartus II 4.1 对低轨道卫星 CDMA 系统发信机的数字部分进行了仿真,所选用的 FPGA 器件为 Stratix II 系列的 EP2S60F1024C4 ES。将波形仿真文件导出并用 Matlab 对其频谱进行分析,得到的结果如图 7-图 9 所示。

将仿真调试好的程序下载到 FPGA 芯片中进行测试,用频谱分析仪对 DA 输出的扩频信号进行测试,得到的频谱和星座图如图 10 所示。由图 10 可见,DA 输出的发射信号频

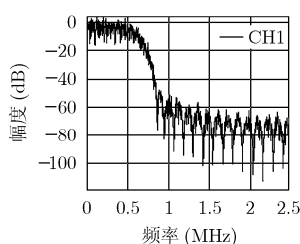


图7 成型滤波后的信号频谱

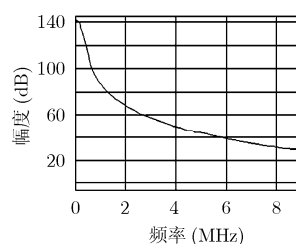


图8 CIC 滤波后的信号频谱

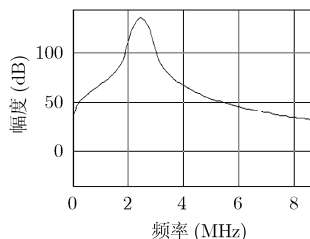


图9 数字上变频后的信号频谱

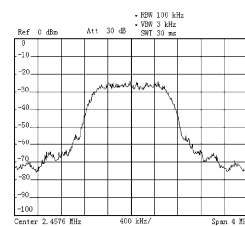


图10 频谱仪测得的 DA 输出的信号频率

谱旁瓣抑制达到 40dB 以上,达到了令人满意的结果。通过信号分析仪测得发射调制质量 EVM 为 3.861%,完全达到了设计指标 EVM 小于 10%的要求。从系统占用资源来看,采用软件 Quartus II 4.1 编译得到的结果:逻辑资源利用率为 7%,存储资源利用率为 14%,由此可见,本设计充分利用了系统的存储资源从而节省了逻辑资源,为单片 FPGA 集成实现更复杂的逻辑功能提供了良好的条件。

5 结束语

本文对低轨道卫星 CDMA 系统前向链路下行发信机的数字部分的 FPGA 实现进行了讨论,重点对基于内插理论的成型滤波器和 CIC 插值滤波器的实现进行了研究。针对所选器件存储资源较充足的特点,提出了基于 RAM 和 ROM 的实现结构,充分利用了存储资源,节省了系统的逻辑资源,并使整个系统稳定性得到了提高。本文所设计的低轨道卫星

CDMA 系统前向链路下行发信机的数字部分已经得到验证和使用,其性能指标均达到了设计要求。

参考文献

- [1] 余金培,李国通,梁旭文,杨根庆.现代通信小卫星技术的发展与对策.电子学报,2001,(29)3:100-105.
- [2] 杨小牛,楼才义,徐建良.软件无线电原理与应用.北京:电子工业出版社,2001:28-45.

赵国栋:男,1977年生,博士生,从事卫星移动通信、数字信号处理研究.

陈晓挺:男,1981年生,博士生,从事卫星移动通信、软件无线电技术研究.

刘会杰:男,1972年生,研究员,从事卫星移动通信、系统理论与通信系统设计研究.

杨根庆:男,1952年生,研究员,博士生导师,主要从事小卫星技术研究.