

基于 PCI 总线的实时图像传输

李 桦*

(中国科学院上海技术物理研究所, 上海, 200083)

总线对于任何计算机系统而言, 都是一个非常重要的部件。就其功能而言, 总线是计算机各模块间进行信息传输的通道, 包括通道控制、仲裁方法和传输方式等内容。I/O 总线以机械形式、电气特性和通信协议等方面在插件板级之间建立了一个标准, 以规定 CPU 和磁盘驱动器、显示器和打印机等外设间的数据传输。

计算机总线分为系统总线、外部总线和内部总线三部分。外部总线又称 I/O 总线, 和内部总线合称局部总线。PCI 总线 (Peripheral Component Interconnect, 周边部件相互连接) 是外部总线。计算机总线从性能上分为高端总线和低端总线。高端总线是指支持 32 位、64 位处理器的总线, 侧重于提高处理能力; 低端总线一般支持 8 位、16 位处理器, 其重点是 I/O 处理, 组合灵活。按总线技术方面划分, 可分为传统总线和现代总线, 传统总线依赖 CPU 处理芯片, 有的总线实际上就是 CPU 处理器引脚的延伸; 而现代总线对 CPU 的依赖在减弱, PCI 总线可以不依赖任何 CPU, 而且有很好的兼容性。现代总线的高级特征还体现在支持高速缓存存储器或隐含存储器 (Cache) 的相关性、支持多处理机以及可以自动配置等方面。低端传统总线有: IBM-PC/XT、ISA、STD 等; 高端现代总线有: PCI 总线、MCA、VL-BUS、EISA 总线等。

1 PCI 总线的产生

总线是解决信息传送问题的工具。图形用户接口 GUI (graphical user interface) 迅速发展, 图形界面操作系统 (如 Windows) 需要大容量的存储器, 它们既刺激了 RAM 芯片的生产, 更对总线提出了高性能的要求, 举例如下: 在多媒体视频图像的显示中, 设分辨率为 640×480 , 每秒 30 帧, 显示深度为 24 位, 则有: 多媒体显示卡的数据吞吐量 = $640 \times 480 \times 30 \times 3 = 27.648 \text{ MB/s}$ 。又如, 高速光纤网 100 MB/s 的传输率, 需要的总线吞吐量为: FDDI 的吞吐量 = $100 \text{ MB/s} = 12.5 \text{ MB/s}$ 。可见 100 MB/s 光纤网传输视频动态图像必须借助压缩技术。

外围设备数据吞吐量与总线传输率之间的比例关系没有严格规定。一般来说, 一条总线可能挂接 3 ~ 5 个高速外设, 因而总线的最大传输率应为高速外设的 3 ~ 5 倍, 由此可计算出多媒体视频播放卡对总线最大传输率的需求为: $27.648 \times (3 \sim 5) = (82.944 \sim 138.24) \text{ MB/s}$ 。在 100 M FDDI 光纤高速网络中, 对总线最大传输率的需求为: $\text{FDDI} = 12.5 \times (3 \sim 5) = 37.5 \sim 62.5 \text{ MB/s}$ 。

IBM ISA 总线的最大传输率为 8 MB/s, EISA 总线为 33 MB/s, 远不能满足图形操作系统和高速网络的要求。而

* 98 级硕士研究生

PCI 总线的传输率为 133 MB/s (64 位时为 266 MB/s), VL-BUS 为 266 MB/s, 这类总线可以满足以上要求。

由于 IBM PC 机系统的开放性, 全世界 PC 机的制造商纷纷向 IBM PC 标准靠拢。同时 Intel 和 Microsoft 迅速发展壮大, 对 IBM 构成威胁。IBM 将计算机总线由 ISA 总线升级到 MCA 总线, 并于 1987 年 4 月在 PS/2 机上推出。MCA 是 32 位总线, 传输率为 40 MB/s, 可共享资源, 具有多重处理能力, 但 IBM 未将 MCA 总线技术标准公布。为打破 IBM 的垄断, 1988 年 9 月, Compaq、AST、Epson、HP、Olivetti、NEC 等 9 家公司联合推出了 EISA 总线。它与 ISA 总线 100% 兼容, 为 32 位总线, 支持多处理器结构, 具有较强的 I/O 扩展能力和负载能力, 传输率为 33 MB/s。适用于网络服务器、高速图像处理、多媒体等领域。接着 Intel 公司联合 IBM、Compaq、AST、HP、DEC 等 100 多家公司共谋计算机总线发展大业。1991 年下半年, Intel 公司首先提出 PCI 总线的概念, 并成立了 PCI 集团 PCISIG (Peripheral Component Interconnect Special Interest Group), 负责规范 PCI 总线。局部总线特别是 PCI 总线的发展, 打破了 PC 数据传送的瓶颈。它将外设从 I/O 总线上移下来, 使它们更接近系统处理器, 大大提高了外设与处理器的传送速度。

VL-BUS (或称 VESA 总线) 的性能也十分优越, 但它没有 PCI 总线普及。原因是 VL-BUS 为 i486 芯片专用, 不支持 586 CPU, 中间还须增加桥接电路; 其次, 它是非多路复用, 信号庞杂; 此外还有 5 V ~ 3.3 V 信号环境等问题。

2 各种流行总线的性能比较

表 1 列出了目前流行总线各方面的性能, 以资比较。

3 PCI 总线接口的两种实现方法

由于 PCI 执行协议比较复杂, 给设计者带来了一定的困难。为解决这一问题, 许多元器件制造商纷纷推出 PCI 协议控制芯片或软件包。实现通用 PCI 接口大体有两种方式: 使用可编程逻辑器件或专用芯片, 二者各有优缺点, 现用户多数使用专用芯片进行设计。

3.1 专用芯片实现通用 PCI 总线接口

有多家 ASIC 厂商提供专用芯片, 如 AMCC 公司的 S5920 和 S5930 ~ S5933 系列, PLX 公司的 9030、9050、9060、9080 系列等。专用芯片可以实现完整的 PCI 主控模块和目标模块接口功能, 将复杂的 PCI 总线接口转换为相对简单的用户接口。厂商对 PCI 总线接口进行了严格的测试, 用户只要设计转换后的总线接口即可。这样, 用户可以集中精力于应用设计, 而不是调试 PCI 总线接口, 明显的缩短了开发时间。它的缺点是用户可能只用到了部分的 PCI 接口功能, 这样造成了一定的逻辑资源浪费, 对于大批量生产的产品不易降低成本。

3.2 可编程逻辑器件实现通用 PCI 接口

采用复杂可编程逻辑器件 (CPLD), EPLD 或现场可编程门阵列 (FPGA) 的优点在于其灵活的可编程性。首先 PCI 接口可以依据插卡功能进行最优化, 而不必实现所有的 PCI 功能, 这样可以节约系统的逻辑资源。其次可以将 PCI 插卡上的其它用户逻辑与 PCI 接口逻辑集成在一块芯片上, 实现紧凑的系统设计。再者当系统升级时, 只需对可编程器件重新进行逻辑设计, 而无需更新 PCB 版图。

表 1 各种流行计算机总线性能比较表

名称	PC-XT	ISA (PC-AT)	EISA	STD	VISA (VL-BUS)	MCA	PCI	H1
适用机型	8086 个人 计算机	80286, 386, 486 系列 个人 计算机	IBM 系列 386, 486, 586 计算机	Z80, V20, V40, IBM- PC 系列机	i486, PC-AT 兼容个人 计算机	IBM 公司 个人机与 工作站	P5 个人机, Power PC Alpha 工作站	日立 工作站
最大传输率	4 MB/s	16 MB/s	33 MB/s	2 MB/s	266 MB/s	40 MB/s	133 MB/s	133 MB/s
总线宽度	8 位	16 位	32 位	8 位	32 位	32 位	32 位	32 位
工作频率	4 MHz	8 MHz	8.33 MHz	2 MHz	66 MHz	10 MHz	0-33 MHz	20-33.3 MHz
同步方式			同步			异步	同步	
仲裁方式	集中	集中	集中	集中	集中			
逻辑时序	边缘敏感	边缘敏感		边缘敏感	电平敏感		边缘敏感	电平敏感
地址宽度	20	24	32	20			32/64	
负载能力	8	8	6	无限制	6	无限制	3	7
信号线数			143		90	109	49	137
64 位扩展	不可	不可	无规定	不可	可	可	可	无规定
自动配置	无	无		无			可	可
并发工作					可		可	可
猝发方式					可		可	
引脚使用	非多路 复用	非多路 复用	非多路 复用	非多路 复用	非多路 复用		多路 复用	

许多可编程逻辑器件生产厂商都提供经过严格测试的 PCI 接口功能模块, 由用户进行简单的组合逻辑即可。如 Xilinx 的 LogiCore, Altera 的 AMPP (Altera Mega-function Partners Program) 等等。这些功能模块价格昂贵, 通常为几千至几万美元。如果产品批量很大, 采用现成的模块可以缩短设计周期, 成本亦随之降低。否则必须由用户自己进行设计, 难度大。

4 S5933 功能简介

S5933 是应用微电路公司 (AMCC) 推出的一种 PCI 接口控制器, 它实现了 PCI 总线规范的一个子集, 其功能简述如下:

- S5933 通过 FIFO 支持总线主控能力 (仅对存储器映射的目标支持 DMA 传输), 传输开始于双字边界, 地址线性增长。

- S5933 支持线性增长和高速缓存增长两种猝发方式。对于由基地址定义的存储器和 I/O 空间允许猝发传送, 对 FIFO 和 Pass-Thru 数据寄存器支持猝发传送。对于配置空间和操作寄存器不允许猝发传送。

- S5933 在用户接口侧只支持单功能终端设备, 不支持桥路设备。

- 作为主控时, 不支持高速缓存线写命令, 作为目标时, 不监视 Cache 状态。

- 作为主控时, 不能锁定目标, 作为目标时, 在某一时刻能被一个主控锁定。

- 不监视或产生特殊周期。
- 不支持快速背对背传送, 不支持地址 / 数据分步及对调色板的监视。

S5933 的内部结构如图 1 所示, 它支

持 3 个物理总线接口: PCI 总线、扩充 (Add-on) 总线以及一个可选的非易失性存储器 (nv-RAM) 总线。nv-RAM 用于映射 PCI 配置空间及终端设备的初始化

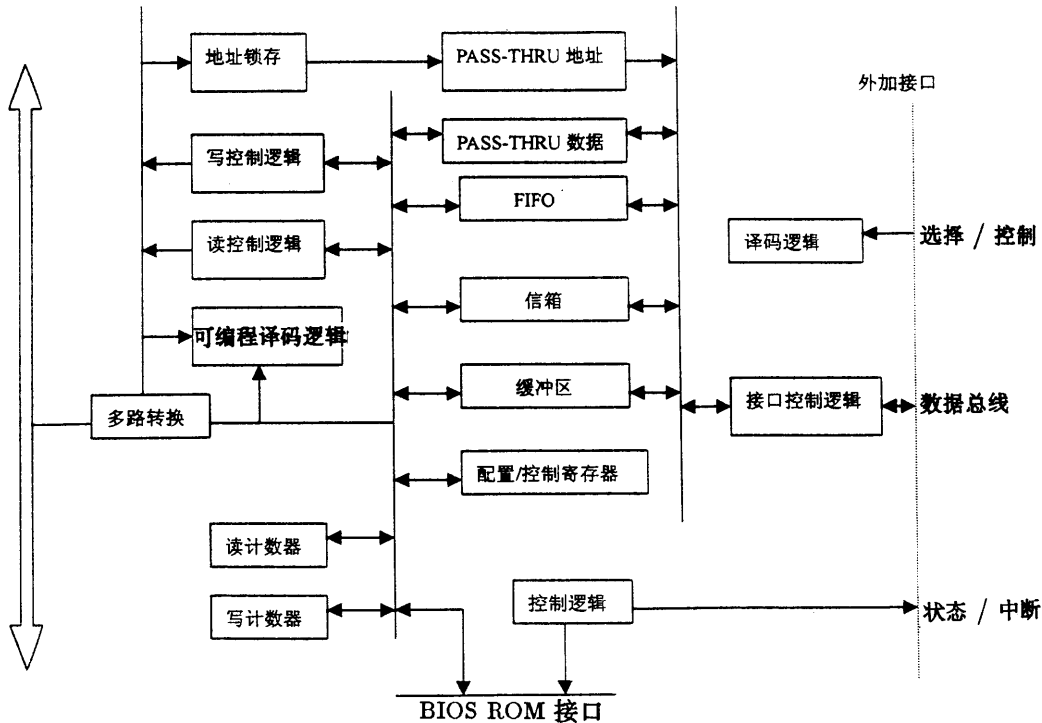


图 1

代码; Add-on 总线可以和微处理器、微控制器或其它的逻辑器件相连。PCI 总线和 Add-on 总线之间的数据传输可以以邮箱寄存器 (Mailbox)、FIFO 寄存器和直通 (Pass-Thru) 寄存器三种方式进行。

S5933 PCI 总线接口控制器实现了 PCI 总线规范的大部分功能, 在最低级别, 可作为一个简单的 PCI 总线从设备接口, 在高层应用中, 可充当系统主设备接口。它为数据传送提供了功能强大、灵活多样的传输策略。扩展总线一侧既可以工作于同步方式, 也可以工作于异步方式, 并支持字节、字和双字多种数据宽度。为了方便主机在 PCI 总线一侧和终端设备在扩展总线一侧对其进行操作, 它还提供了两组操

作寄存器, 因而 S5933 功能强大, 使用灵活。随着工业控制、信息产业和数据通讯的发展, 基于 PCI 总线的外围设备将得到日益广泛的应用。

5 CPLD 和 FPGA 简介

采用 Xilinx 公司的 CPLD 或 FPGA 用来完成 PCI 总线接口的逻辑控制, 产生相应的状态信号和控制信号。近年来迅速发展的可编程专用集成电路 (ASIC) 包括复杂可编程逻辑器件 (CPLD) 和现场可编程门阵列 (FPGA) 等器件。其中 CPLD 是将多个可编程阵列逻辑 (PAL) 器件集

成一个芯片,具有类似 PAL 的结构;而 FPGA 具有类似门阵列或类似 ASIC 的结构。在门级按可编程结构实现算法的细粒度 FPGA 构成一类可编程计算逻辑阵列。

由 PAL 构造的 CPLD 设计强调效率问题,知识简单地扩展基本的 PAL 结构,而保持其速度和使用方便。从概念上讲,CPLD 是由多个类似 PAL 的功能块组成,具有很长的固定于芯片上的布线资源,通过位于中心的开关矩阵互连起来。与 FPGA 相比,CPLD 不采用分段互连方式,因而具有较大的时间可预测性,产品可以给出引脚到引脚的最大延迟时间。此外,CPLD 具有很宽的输入结构,适合与实现高级的有限状态机。具有 ISP 性能的 CPLD,可以直接在系统内对其进行编程,因而类似于一问世就具有 ISP 性能的 SRAM 查找表类型的 FPGA。CPLD 的主要缺点是功耗比较大,15000 门以上的 CPLD 功耗要大于 FPGA、门阵列和分立器件。

Xilinx 的 XC9500 系列是采用创新的 FastFLASH 工艺制造的 CPLD,具有特殊的系统内编程能力,系统内编程/擦除的次数可高达上万次。它的扩展 IEEE-1149.1 边界扫描(JTAG)指令集允许器件编程模式的变更扩展和实现系统内的诊断。对于 CPLD 器件常有的引脚锁定功能带来的问题,XC9500 系列 CPLD 以丰富的布线资源、宽的功能快扇入和灵活的乘积项分配等为其特点来保证引脚锁定的实现。此系列的适配器软件也优化初始的布局,使设计的引脚锁定能力最大化。

FPGA 的结构类似于掩膜可编程门阵列(MPGA),由逻辑功能块排成阵列组成,并由可编程的内部连线连接这些逻辑功能块来实现不同的设计。FPGA 可以达到比 PLD 更高的集成度,但具有复杂的布

线结构和逻辑实现。PLD 与 FPGA 的主要区别是,PLD 通过修改具有固定内连电路的逻辑功能来进行编程,而 FPGA 是通过修改一根或多根分隔宏单元的基本功能块的内连线的布线来进行编程。FPGA 是由掩膜可编程门阵列和可编程逻辑器件二者演变而来,既有门阵列的高逻辑密度和通用性,又有可编程逻辑器件的用户可编程性。使用 FPGA,在实现小型化、集成化和高可靠性的同时减少了风险,降低了成本,缩短了周期。

Xilinx 提供基于静态存储器单元的 FPGA,其逻辑功能块的构造属于 SRAM-查找表类型(另一种是反熔丝的多路开关类型,现多向 SRAM 型转化)。它们允许内连的模式在器件被制造以后再被加载和修改,因此具有可再编程和 ISP 的性能。但是,由于决定器件逻辑功能和互连关系的配置程序是存储在静态存储器中的,掉电时内容会丢失,因此每次加电时要把配置程序加载进芯片中。如果采用 Xilinx 的 XC4000 系列,当采用两个四输入查找表,再接到一个三输入查找表的多成分构造来实现逻辑单元,两种查找表之间采用非可编程的固定连接,尽管这样不具有灵活性,但由于不存在改变查找表形式的可编程连接而使速度显著加快。

参考文献

- [1] PCI PRODUCTS DATA BOOK AMCC, 1998.
- [2] 陈利学,微机总线与接口设计,电子科技大学出版社,1998.6.
- [3] 孟宪元,可编程 ASIC 集成数字电路,电子工业出版社,1998.8.
- [4] <http://www.amcc.com>.
- [5] <http://www.plxtech.com>.
- [6] 班荣峰,基于专用控制芯片 S5933 的 PCI 总线接口设计,电子技术应用,1998.11.

- [7] 寇小明, S5933 PCI 总线控制器及其应用, 电子技术应用, 1998.12.
- [8] 李琼, 66M Hz PCI 总线实现技术, 电子计算机与外部设备, 1998.6.
- [9] 马卫国, 通用高速 PCI 总线目标模块的设计, 电子技术应用, 1999.1.
- [10] 曾繁泰, PCI 总线与多媒体计算机, 电子工业出版社, 1998.8.
- [11] 王小军, VHDL 语言简明教程, 机械工业出版社, 1998.7.

· 国外专利介绍 ·

可将光动力疗法能量发射 到扩散的异常细胞的 内部双光子激发装置

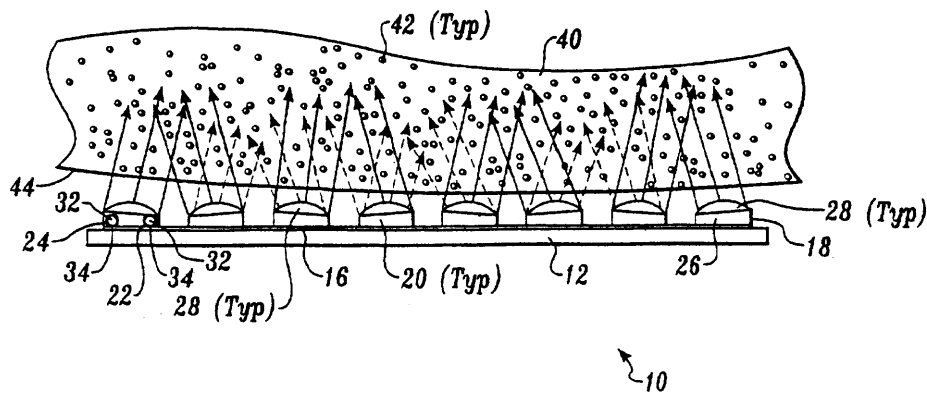
美国专利 US5957960

(1999 年 9 月 28 日公布)

本专利提供一种内部双光子激发装置, 它由许多个可发射长波光的光源组成, 这些光源被排

列成一个中间留有一定间隔的列阵, 该列阵固定在一块包括许多传导轨迹的支承板上。理想的做法是, 将许多个这样的列阵固定在一块柔性的薄板上, 这样可以使其与正在被治疗的器官的外层表面相符合。由于这些光源发射的光均处于红外或者近红外波段, 所以它们能够透射到被治疗部位的内部组织。业已证明, 通过这种治疗, 可以使已经吸收诸如补骨脂素之类光反应剂的细胞增加对双光子吸收的似然性, 从而激发光反应剂去摧毁肿瘤中的癌细胞。

本专利文献共 9 页, 其中包含 3 张插图。



高 编译

· 简 讯 ·

新型红外辐射计和分光辐射计

美国 HGH 系统公司已经建立了红外辐射计 (RAD) 和分光辐射计 (SPR) 的生产流水线, 生产这两种仪器, 用来对光谱带宽处于 $1.5 \mu\text{m} \sim 14.5 \mu\text{m}$ 的红外辐射进行光谱测量。为现场实际工作条件而设计的这些辐射计和分光辐射

计, 能够对飞机、船只、导弹、陆地车辆和各种烟火假目标的辐射特征进行分析。这些仪器也可用于实验室, 对各种材料的光谱发射、透射、反射进行分析研究。

这些仪器还具有宽范围的红外光具 (从 2.5 mrad 一直到 20° 视场角) 和数据采集及处理软件。

□ 树 译