

ARM 与 DSP 双核视频交通检测系统通信接口设计

吴 骏, 杨兆选

(天津大学电信学院, 天津 300072)

摘 要: 研究了基于 ARM 微处理器 S3C2410A 与 TMS320C6211 DSP 双核体系结构的嵌入式交通信息视频检测系统的设计方案, 设计了 ARM 和 DSP 系统单元间通信接口的硬件连接方案和驱动程序。ARM 系统单元采用 ARM-Linux 嵌入式操作系统, 通过 DSP 的 HPI 接口与 DSP 系统单元进行通信, 将其看作一个字符型外部设备进行读写操作。系统具有性能高、功耗和成本低、稳定性和实时性好、可扩展性强等优点。

关键词: 视频检测; 智能交通系统; TMS320C6211; S3C2410A; 通信接口

Design of Communication Interface in A Dual-cored Traffic Surveillance System Based on ARM and DSP

WU Jun, YANG Zhaoxuan

(School of Electronic Information Engineering, Tianjin University, Tianjin 300072)

【Abstract】 This paper presents a new design of dual-cored embedded video vehicular detection based on ARM processor S3C2410A and TMS320C6211 DSP. It lays emphasis on the design of communication interface between ARM and DSP units, including hardware implementation and software program. Exploiting ARM-Linux as embedded operating system, ARM unit communicates with DSP unit in real time through the host port interface (HPI) of DSP. ARM regards the HPI as a character device to do operations such as reading and writing on it. This system has advantages of high performance, low cost, low power consumption, good stability and expandability.

【Key words】 Video detection; Intelligent transportation system; TMS320C6211; S3C2410A; Communication interface

交通信息视频检测系统是通过图像分析的方式获取交通信息数据的设备^[1], 它是智能交通系统(Intelligent Transportation Systems, ITS)^[2]的重要组成部分。此系统在道路上方架设摄像机作为传感器, 将路面交通图像传到交通信息视频检测器, 对图像进行实时分析, 提取出车辆运行交通信息数据(包括车流量、车速度、车辆密度、车头距等), 通过一定的通信链路发给交通信息控制中心。此类系统具有准确度高、寿命长、易维护等优点。本文提出一种新型的基于 ARM 与 DSP 体系结构的双核嵌入式交通信息视频检测系统设计方案, 并以 ARM 和 DSP 系统单元间的通信接口设计为重点, 介绍了系统的硬件和软件设计。

1 系统结构设计

目前交通信息视频检测系统一般视频前端(如 CCD 信号采集、压缩、通信等)较为复杂, 而且稳定性不高、价格昂贵、实时性不够; 需要专人管理, 操作较为繁琐。

本设计采用 ARM 与 DSP 的双核结构, 通过两个系统单元间通信接口的硬件连接方案和驱动程序的设计, 将 32 位嵌入式微处理器 ARM 与数字信号处理器 DSP 相结合, 体现了双微处理器系统的优势。ARM 系统单元采用 ARM-Linux 嵌入式实时操作系统, 实现整个系统的协调控制和网络功能, DSP 系统单元实现检测算法并与 ARM 微处理器交换数据。

该系统中, ARM 和 DSP 之间数据交换的速度决定了整个系统的运行速度和性能。硬件设计方面, ARM 系统单元通过 DSP 的 HPI 接口与 DSP 系统单元相连, 充分利用了 DSP 的带宽资源, 减少了总线上的冲突, 减轻了 EMIF 总线的压力。接口无需加入共享存储器模块, 节约了开发的成本, 降

低了开发的难度。软件设计方面, ARM 系统单元将 HPI 接口看作一个字符型外部设备进行读写操作。在 ARM-Linux 下开发 HPI 接口驱动程序, 实现 ARM 和 DSP 系统单元间的通信。

2 ARM 与 DSP 通信接口的硬件设计

2.1 系统整体设计方案

系统结构如图 1 所示, 由 ARM 系统单元和 DSP 系统单元两部分构成, ARM 和 DSP 之间可以相互中断, 实现握手。

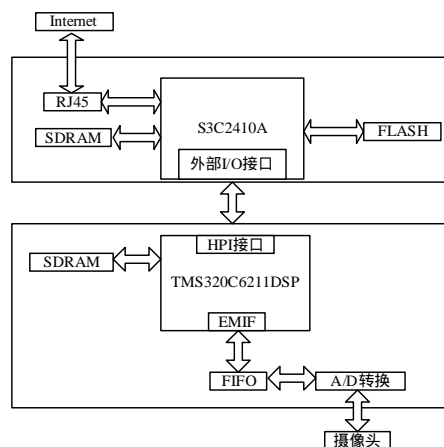


图 1 嵌入式交通信息视频检测系统结构

ARM 系统单元完成控制 DSP 系统单元, 从中取出检测数

作者简介: 吴 骏(1978 -), 男, 博士生, 主研方向: 数字音、视频信息处理与传输技术; 杨兆选, 教授、博导

收稿日期: 2006-03-23 **E-mail:** zhenkongwujun@163.com

据并发送到远程主机的功能。本设计选用 Samsung 公司的 ARM CPU S3C2410A 处理器作为 ARM 系统单元的主芯片,其主频为 200MHz~266MHz,处理速度为 1.1MIPS/MHz^[3],它性能出色,片内外资源丰富,视频处理功能优秀,功耗低。ARM 系统单元在系统上电时对 DSP 系统单元进行初始化配置,并加载检测程序及参数,对数据 I/O 传输进行操作。ARM 发起它和 DSP 之间的数据交换,作为主机通过 HPI 接口访问 DSP 的整个存储空间。ARM 给 DSP 发送数据时,通过 HPI 接口将要发送的数据直接写入 DSP 的某个存储区域内。当全部数据发送完成,ARM 通过 HPI 接口给 DSP 发送中断请求信号,DSP 响应此中断请求,到约定好的 DSP 存储区域内取数据并作相应处理。

DSP 系统单元完成前端的图像采集和交通检测算法处理。本系统选用 TI 公司的 TMS320C6211 DSP 作为 DSP 视频检测单元的主芯片,其工作频率可达 167MHz,处理速度为 1333MIPS^[4]。C6211 DSP 已经应用于视频检测卡中,可以做到以视频图像帧速率检测信息^[5]。如图 1 所示,数字视频数据存入视频缓冲器 FIFO 中,存满一行后向 DSP 发出中断请求信号;DSP 中断 CPU,通过 EMIF 口将数字视频数据传输到内部存储器 SRAM 中,完成数字视频图像的采集,再通过 EDMA 将该数据转入片外 SDRAM,同时完成 YUV 变量分离,合成一帧完整的数字图像数据;然后产生中断通知算法处理程序对图像进行处理,结果存储在 DSP 地址空间约定好的缓冲区里,同时产生中断通知 ARM 来取走检测结果,以作后续处理。

2.2 通信接口的硬件连接方案

ARM 系统单元与 DSP 系统单元的硬件连接如图 2 所示。HPI 接口采用异步从模式,ARM 作为主机,DSP 工作在从模式下。C6211 的 HPI16 接口通过 16 根数据线 HD0~HD15 和 10 根控制线与外部主机连接。HPI 口有 3 个寄存器:HPI 控制寄存器(HPIC),HPI 数据锁存器(HPID),HPI 地址寄存器(HPIA)。主机通过访问 HPI 的控制寄存器,可以读写 DSP 的所有或部分片内 RAM。除了对主机发中断(通过置 HPIC 寄存器的 HINT 位,可以使 HINT 有效)或清除主机发来的中断(通过清 HPIC 寄存器的 DSPINT 标志)需要 DSP 干涉外,C6211 几乎不用进行其它操作,片内的 DMA 通道自动辅助完成 RAM 区与 HPI 数据寄存器的数据传输。

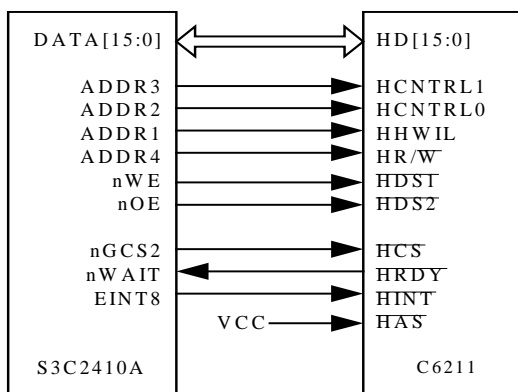


图 2 S3C2410A 与 TMS320C6211 的硬件连接

将 S3C2410A 的两根地址线 ADDR2、ADDR3 分别接到 C6211 的 HCNTL0、HCNTL1,用以完成对 HPI 接口不同寄存器的访问。C6211 的芯片结构决定了它与主机间所有的数据交换都是 32 位,而 HPI 端口为 16 位,所以每次数据访问

都需要进行 2 次存取,由 HPI 自动将 HD[15:0] 上连续的两个 16 位数据合成 32 位,也可以用其进行反向分解。DSP 的 HHWIL 信号表明并区分 HD[15:0] 上传输的是 32 位数据中的高 16 位还是低 16 位,与主机的地址线 ADDR1 相连接。

把 C6211 映射到 S3C2410A 的存储空间组 BANK2,将 BANK2 的片选信号 nGCS2 与 HPI 接口的片选信号 HCS 相连接,只要对 BANK2 进行操作,就可以产生 DSP 的片选信号。HPI 口的 HDS1 和 HDS2 是数据选通信号,所有的地址线和控制线都在它们的下降沿采样,用 S3C2410A 的读/写信号 nOE 和 nWE 分别接到 HDS1 和 HDS2 完成此功能。由于 S3C2410A 没有 HR/W 信号,因此选用 ADDR4 来代替该信号和 HPI 口的 HR/W 相接,对地址的 ADDR4 位为 1 或 0 的地址进行操作就会产生高或低电平来选择 HPI 口处于写还是读状态。

HRDY 是 HPI 准备好端,低电平表示 HPI 已准备好执行一次数据传送;高电平表示 HPI 正忙于完成当前事务。所有读写操作都必须在 HRDY 信号有效时进行,HRDY 信号接到 S3C2410A 的 nWAIT(等待信号)上,这样在 DSP 没有准备好数据的时候可以延长 ARM 的读写周期,使 ARM 处于等待 DSP 就绪的状态。HINT 信号是 HPI 口的中断信号,将其接到 S3C2410A 上的外部中断引脚 EINT8,既可以由 EINT8 产生信号中断 DSP,也可以在 EINT8 侦听来自 DSP 的中断信号。HAS 是地址选通信号,此信号用于主机的数据线和地址线复用的情况,当不用时此信号应接高电平。

将 C6211 的引导模式设置为 HPI boot 模式,在复位后由主机通过 HPI 口对 DSP 进行初始化操作,包括初始化 CPU 和 EMIF 及向 DSP 加载程序和数据。这些操作都由主机端程序实现。

3 ARM 与 DSP 通信接口的软件设计

在 ARM 与 DSP 硬件连接设计好的基础上,需要通过正确的编程才能实现预想的时序。对 HPI 接口进行读/写操作时将 HPI 接口看作一个外部设备,将完成读/写操作的程序看成在 ARM-Linux 下面的一个字符型驱动程序进行开发。

S3C2410A 与 C6211 之间的 HPI 接口读/写程序主要由两部分组成:

(1) ARM 的初始化

ARM 处理器先要完成自身工作模式等一系列的初始化,才能正常进行 HPI 接口的读/写。部分汇编源代码如下所示:

```
MRC p15,0,r1,c1,c0,0
AND r1,r1,#0xEFFB
MCR p15,0,r1,c1,c0,0 //关掉 ARM 中的 Cache
MOV r1, # BWSCON
LDR r2, =0x2211210
STR r2, [r1] //设置存储器空间 BANK2 的工作模式为 32 位
MOV r1, # BANKCON2
LDR r2, =0x6B40
STR r2, [r1]
```

//配置外部 I/O 接口 BANK2 的读写时序各控制线之间的时序关系

(2) HPI 接口读写程序

首先对 C6211 的 HPI 接口寄存器的地址进行宏定义。本设计中 HPI 口将占用外部 I/O 接口 BANK2 的地址。由于使用 ADDR4 来模拟 HPI16 接口的 HR/W,因此对同一个寄存器分别进行读/写操作时,在这里看来是对不同的地址进行相应的操作。源代码如下所示:

```

#define HPI_BASE 0x10000000
#define VPint *(volatile unsigned int *)
/*定义 HPIC 寄存器*/
#define HPICW (VPint (HPI_BASE+0x0))
#define HPICR (VPint (HPI_BASE+0x10))
/*定义 HPIA 寄存器*/
#define HPIAW (VPint (HPI_BASE+0x08))
#define HPIAR (VPint (HPI_BASE+0x18))
/*定义 HPID 寄存器*/
#define HPIDW (VPint (HPI_BASE+0x04))
#define HPIDR (VPint (HPI_BASE+0x14))

```

在定义宏后,通过 HPI 驱动程序就可以将 DSP 中的数据通过 HPI 口读出来,并送到开辟的用户缓冲区中,再通过网络发送到用户端去。HPI 驱动程序中读数据部分的关键源代码如下:

```

...
for(i=0;i<hpiSize;i++)
{
    HPICW=0x00000000; //初始化 HPI 口的控制寄存器
    HPIAW=0x80000000; //初始化 HPI 口的地址寄存器,读 DSP
//中地址为 0x80000000 的存储单元的数据
    hpiBaseAddr[i]=HPIDR;
    //通过 HPI 口读出编码数据,并送到数组 hpiBaseAddr[ ]中暂存
}
CpLen= hpiSize;
if(copy_to_user(buffer,(__u8 *)&hpi->hpiBaseAddr[j]), CpLen))
    return -EFAULT;
//将暂存在数组 hpiBaseAddr[ ]中的数据拷贝到用户缓冲区进
//行保存
return CpLen;
...
HPI 驱动程序中写数据部分的关键源代码如下:
...
CpLen= hpiSize;
if(copy_from_user(buffer,(__u8 *)&hpi->hpiBaseAddr[j]),
CpLen))
    return -EFAULT;
//将用户缓冲区中保存的数据拷贝到数组 hpiBaseAddr[ ]中
for(i=0;i<hpiSize;i++)
{
    HPICW=0x00000000; //初始化 HPI 口的控制寄存器
    HPIAW=0x80000000;
    //初始化 HPI 口的地址寄存器,向 DSP 中地址为 0x80000000
//的存储单元写数据

```

(上接第 254 页)

两种并行模型的优缺点的基础上,设计并实现了一种适应信号处理系统需求的混合并行、多层次互联、标准化、模块化、可扩展、可重构的高性能通用并行信号处理模块。实际中,使用该处理模块,配合相应的 I/O 模块,构建了多个相控阵雷达、合成孔径雷达、图像处理等信号处理系统,获得了广泛的应用,验证了该处理模块的高性能、通用性。

参考文献

1 白军元,贺占庄. 高速通用 DSP 的并行技术[J]. 微电子学与计算

```

HPIDR =hpiBaseAddr[i];
//将数组 hpiBaseAddr[ ]的编码数据通过 HPI 口写到 DSP 中
}
return CpLen;
...

```

4 结论

本系统具有以下优点:

(1)采用 RM9S3C2410A 处理器,主频最高可达 266MHz,性能高,功耗低,成本低。

(2)基于 RM-Linux 嵌入式操作系统进行开发,稳定性好。

(3)是指令精简的专用系统,采用 DSP 芯片完成数字信号处理,执行速度快,本系统处理一帧图像的平均最大执行时间为 28ms,小于采集一幅图像所用的时间 40ms;HPI 口的工作频率约为 42MHz,最大数据传输速度可达 84Mbps,所以完全能够满足实时性要求。

(4)在不同的外部条件下,采用本系统对多段不同道路场景的录像进行实验分析,结果表明其检测精度均不低于 90%。

(5)支持基于 TCP/IP 的网络互联,实现交通现场和交通控制中心的通信。以太网接口数据传输的速率快,数据带宽可达 10Mbps。

(6)可以作为一个通用的视频检测的硬件平台,实现多种检测算法;具有很好的可扩展性,容易在此基础上进行二次开发。

实验和应用结果表明,该系统能够实时地计算交通信息参数,并实现图像和数据的网络传输,具有强大的视频处理能力和网络功能。本设计还可以在 IP 语音、信号与频谱分析、数据通信等领域应用于对数据量处理要求较高的网络系统。

参考文献

- 1 王夏黎,周明全,耿国华,等. 交通流视频检测系统的设计与实现[J]. 计算机应用与软件, 2004, 21(9): 68-71.
- 2 杨琪,王笑京,齐彤岩. 智能交通系统标准体系研究[J]. 公路交通科技, 2004, 21(7): 91-94.
- 3 Samsung Electronics. S3C2410A-200MHz & 266MHz 32-Bit RISC Microprocessor User's Manual. Revision 1.0[Z]. 2004.
- 4 TI Corp.. TMS320C6000 Peripherals Reference Guide[Z]. 2000: 40-731.
- 5 Yang Zhaoxuan, Lin Tao, Li Xiangping, et al. Digital Signal Processing Based Real Time Vehicular Detection System[J]. Transactions of Tianjin University, 2005, 11(2): 119-124.

机, 2003, 20(4): 32-34.

2 Culler D E. 并行计算机体系结构: 硬件/软件结合的设计与分析[M]. 李晓明,译. 北京: 机械工业出版社, 2002.

3 袁俊泉,皇甫堪. 基于 DSP 与 FPGA 的实时数字信号处理系统设计[J]. 系统工程与电子技术, 2004, 26(11): 1561-1563.

4 Analog Device Inc.. ADSP-TS201 TigerSHARC Processor Hardware Reference[Z]. 2004-11.

5 Xilinx Inc.. Virtex II Pro Platform FPGA User Guide[Z]. 2004-02.