

基于模块电路结构的 BP 神经网络及其应用研究¹

任鲁涌 董传岱 于振生*

(山东工程学院信息与电气系 淄博 255012)

*(天津大学电子系 天津 300072)

摘 要 本文采用一种简化的 BP(Back Propagation) 神经网络硬件模块实现方法。该方法利用全电流模式电路组成神经元模块,再用若干模块构成简化的 BP 神经网络。所提出的模块结构网络系统具有在线学习和在线权值存储能力,且可应用于实现编、解码和二维图像识别。文中提供了 PSPICE 和高级语言计算机仿真结果。

关键词 神经网络, 模块结构, 编解码, 二维图像识别
中图分类号 TN-052

1 引言

人工神经网络有两种实现方法:软件和硬件实现方法。目前研究课题主要集中在软件实现,如网络模型的建立,算法的改进等。硬件实现仍处于初期探索阶段,大多数硬件系统仅组建出网络结构但无异于电路实现的算法控制部分,无异于 VLSI 实现的网络构造方法,且权值在片保存方法也是悬而未决的问题^[1,2]。

本文针对以上问题进行了探讨,采用了简化的 BP 神经网络全电流模式的硬件实现方法,并设计出一种具有在线学习和在线权值存储功能的 5 个神经元组成的简化 BP 神经网络的实例。实现编、解码功能。文中介绍该系统用前向传播电路模块、学习过程电路模块和权值存储电路模块实现简化 BP 神经网络的方法,讨论在实现编、解码和二维图像识别中的应用,提供了 PSPICE 和高级语言对网络应用仿真结果。关于文中各硬件模块电路的内部电路和工艺参数、测试曲线,可参阅文献 [3]。

2 电流模式简化的 BP 人工神经网络模块实现方法

电流模式简化的 BP 人工神经网络模块 (ANN) 实现框图如图 1 所示。图中共分三部分:前向传播模块、学习模块和权值存储模块。其中 CCM-I 是 I 型电流-电流乘法器, CCM-II 是 II 型电流-电流乘法器, CA 是非线性 S 型函数电路, CM 是电流分配器电路。

2.1 前向传播模块

前向传播模块的实现由突触电路 (CCM-I) 和 S 型函数电路 (CA) 组成神经元电路,将多个神经元电路分层排列成各层,用电流分配器 (CM) 将每层神经元的输出传送到它的下层输入。权值存储电路 C_w 设计在 CCM-I 中的管栅极端。前向传播信号的过程是由突触模块加权求和的电流信号经过 S 型函数电路处理,最后输出电流信号。

2.2 学习模块

学习模块是根据简化的 BP 算法^[3]设计的,用 CCM-I, CA, CCM-II, CM 构成的。对输出层神经元的实际输出电流信号 I_{yok} 与理想电流信号 I_{tk} 接在一起形成误差信号 $I_{ek} = (I_{tk} - I_{yok})$ 。

¹ 1998-03-23 收到, 1999-01-04 定稿
国家自然科学基金资助项目 (69376017)

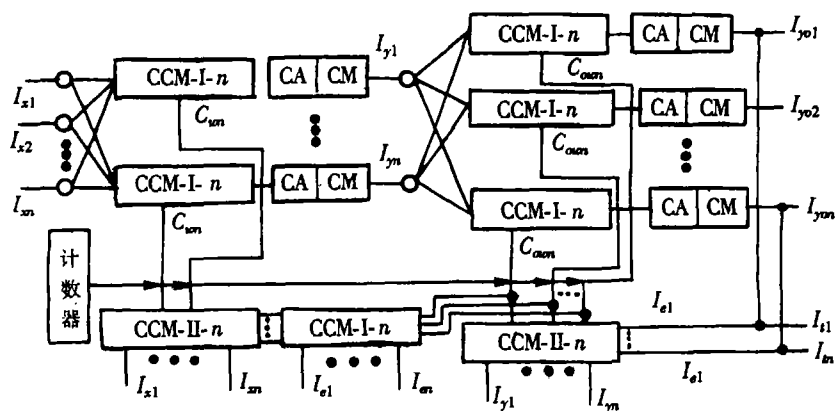


图1 电流模式简化的 BP ANN 模块结构

该 I_{ek} 与输入信号 I_{yj} 作用到 CCM-II 的两个输入端，其输出描述乘积项 $I_{ek} \times I_{yj} = (I_{tk} - I_{yok}) \times I_{yj}$ ，用以修正输出神经元的权值电容 C_{wok} 。对于隐含层的神经元权值电容的修改是由输出神经元的权值电容 C_{wok} 的电压和误差信号 I_{ek} 分别接入 CCM-I 电路的两个输入端，其输出以电流形式描述乘积项 $W_{kj} \times (I_{tk} - I_{yok})$ ， K 个 CCM-I 电路的输出接在一起，即为隐含层的误差求和，将 I_{ek} 与隐含层神经元的输入信号 I_{xi} 分别接于 CCM-II 的两个输入端，其输出描述乘积项 $I_{ek} \times I_{xi}$ ，用以修正隐含层神经元的权值电容 C_{wj} 。

2.3 权值存储模块

本文设计的在片权值存储电路，包括突触刷新控制电路和一个转换电路，每个突触有一个刷新控制电路，多个突触刷新控制电路共用一个转换电路，如图 2 所示。图中，在学习过程中， Φ_1 开启， Φ_2 关闭，此时， C_w 与学习电路接通，由 CCM-II 产生的输出电流对 C_w 充放电，使权值得到自学习。学习过程结束后， Φ_1 关闭， Φ_2 开启，此时， C_w 与转换电路接通，进入权值刷新阶段。其刷新过程是：权存储电容 C_w 上电压（即突触权值）经过 A/D 转换后，与一系列均匀间隔的参考电压比较，再经 D/A 转换变成相近的高电位分离值写回到权存储电容 C_w 上，这样每个权电容 C_w 上电压可各自保持在学习后 C_w 权电压值的精度范围内，使权值得到刷新。保持突触权值在片长期存储，必须对突触权值周期性刷新。因此 Φ_2 控制信号由外加循环移位计数器模块产生，计数器的输出顺序地选中每个突触使其 C_w 与转换电路相通，突触权值可顺序地被存储刷新。计数器的输出脉冲周期应满足在片权值周期刷新。因此，有如下关系：

$$T < \Delta/\gamma, \quad t < T/N,$$

式中 ΔW 是权值允许的变化量， T 为每个权值刷新周期， γ 为电容的漏电率， N 为在片突触的总数目， t 为一个权值刷新所需的时间。

这里将转换电路中 A/D、D/A 环节作为转换器，如图 3(a) 所示。要保证突触权值经刷新后，其权值在所期望的精度范围内，需由 A/D、D/A 转换对的位数和电压 V_a^+ , V_a^- , V_b^+ , V_b^- 值决定。故 D/A 转换对的位数和电压 V_a^+ , V_a^- , V_b^+ , V_b^- 值根据电路要求决定。A/D、D/A 转换的传输特性，如图 3(b) 所示。

权值存储模块很好地解决了权值在片长期存储问题，且电路实现简单。

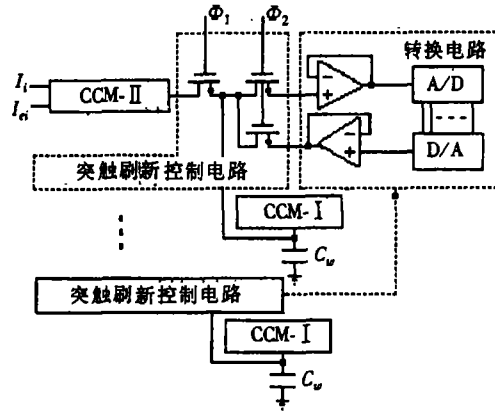


图 2 权值存储模块结构

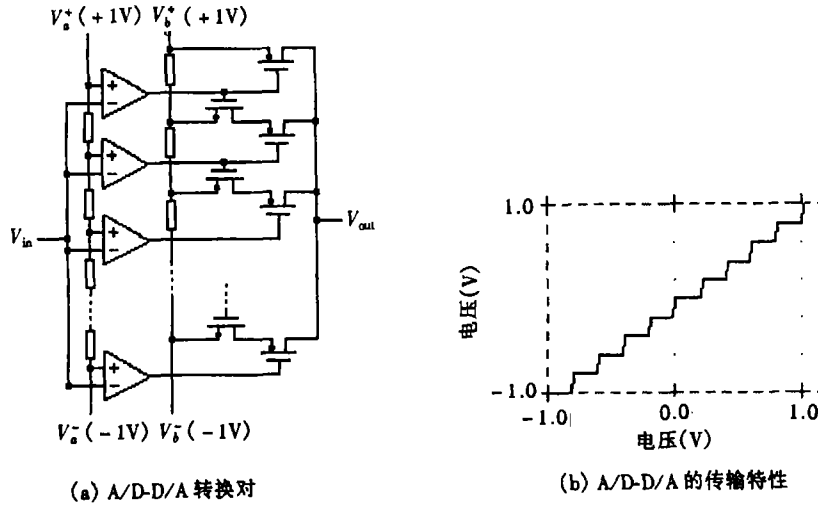


图 3 A/D-D/A 转换对及传输特性

3 BP 神经网络应用

3.1 编、解码功能

基于本文提出的模块结构，组成了包含 5 个神经元的人工神经网络系统芯片，其中有 2 个输入神经元，1 个隐含层神经元和 2 个输出神经元，电路结构如图 4 所示。电路在设计中用 $3\mu\text{m}$ P 阱 CMOS 工艺，共 196 个晶体管，每个晶体管给出具体几何尺寸，工艺参数，设计中考虑了全电流模式损耗大等问题。图中隐含层输出层的权值分别为 W_{11} , W_{12} , 和 W_{21} , W_{22} 。根据简化的 BP 学习算法^[3]，对输出层权值的修正关系为

$$W_{21} = (I_{t1} - I_{o1}) \times I_y = I_{e1} I_y, \tag{1}$$

$$W_{22} = (I_{t2} - I_{o2}) \times I_y = I_{e2} I_y. \tag{2}$$

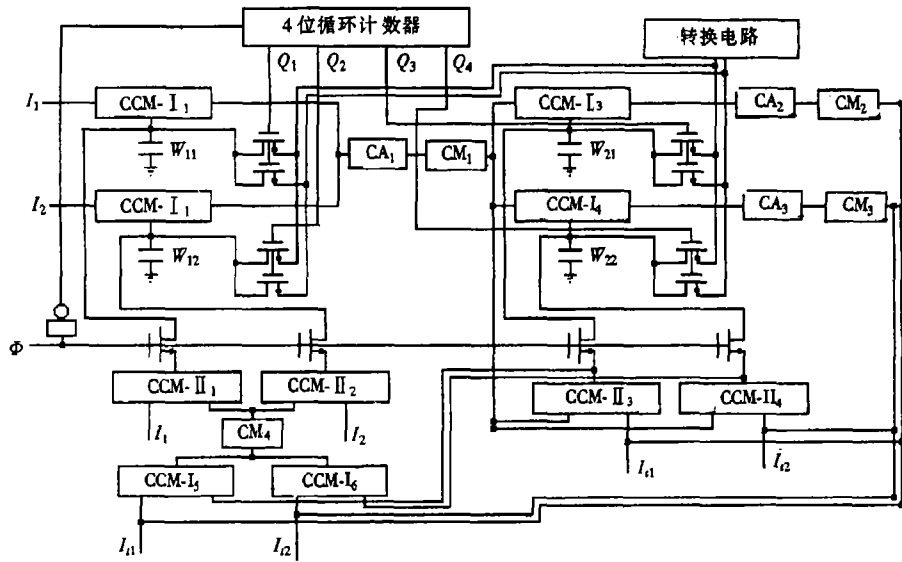


图 4 编解码功能电路结构图

隐含层的权值的修正关系为

$$W_{11} = (I_{e1}W_{21} + I_{e2}W_{22})I_1, \tag{3}$$

$$W_{12} = (I_{e1}W_{21} + I_{e2}W_{22})I_2. \tag{4}$$

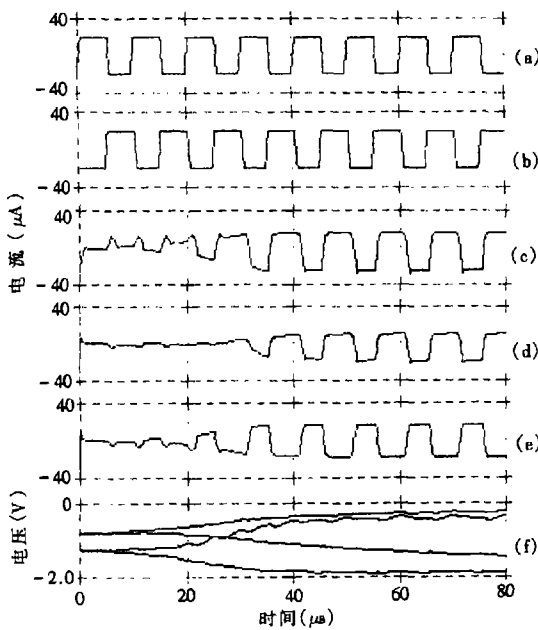


图 5 编解码 ANN 电路仿真结果

输出层两个 CCM-II 的输出分别以电流形式描述 ((1), (2) 式), 实现对权值 W_{21} 、 W_{22} 的修改。隐含层的两个 CCM-I 的输出分别以电流形式描述乘积 $I_{e1}W_{21}$ 、 $I_{e2}W_{22}$, 此电流求和后输入到两个 CCM-II, 它的输出分别以电流形式描述 ((3), (4) 式), 实现误差反传和修正权值 W_{11} 、 W_{12} 。当实际输出与理想输出一致时, 表明训练结束。学习过程中, Φ 接 +5V 电源, 经反相器四位循环移位计数器禁止工作, 此时 $W_{11} - W_{22}$ 与学习电路接通, 由 CCM-II 产生的输出电流对 $W_{11} - W_{22}$ 充放电, 使权值得到学习; 学习结束后, Φ 接 -5V 电源, 四位循环移位计数器工作, 顺序选中每个突触使 $W_{11} - W_{22}$

分别与转换电路接通, 进入权值刷新阶段。该电路能实现从学习、编码到解码的全过程, 其结果如图 5 所示。图 5(a)、图 5(b) 所示为两输入信号波形, 图 5(c) 所示为中间神经元的输出波形, 图 5(d)、图 5(e) 所示为学习过程的两输出信号波形, 图 5(f) 所示为学习过程的突触权值变化波形。由输出信号波形和突触权值变化波形可见, $40\mu\text{s}$ 后输出值与期望输出一致, 且权值也趋于稳定, 表明具有编解码功能, 并能实现在片学习和权值在片存储。

3.2 二维图像模式识别

本文采用输入数据为 15×15 的矩阵, 构成一个二维图像, 为实现该图像识别, 需要 225 个输入神经元和 225 个输出神经元, 经优化选取中间隐含层为 10 个神经元。考虑到神经元数目比较大, 因此, 采用 C 语言编程实现对系统的仿真, 各模块用宏模型代替, 取用的宏模型参数应逼真本文提出的各模块结构的端口特性, 以保证仿真的结果与硬件结果一致。在误差容限 0.001 时, 若同时学习 2 幅二维图像组成的样本, 大约用 1h 学习结束; 当识别 2 幅带有 20% 和 35% 干扰信号破坏的二维图像样本时, 前者一次能够正确识别, 后者经两次识别得到正确结果, 如图 6 所示。

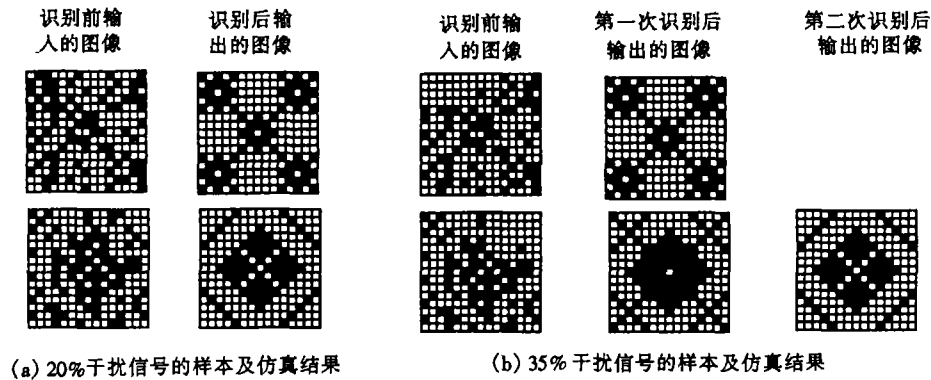


图 6 识别带有干扰信号的样本及仿真结果

识别结果表明, 用本文提出的简化 BP 神经网络模块结构组成的大系统具有良好的并行性和学习功能, 使其在解决模式识别问题不拘泥于传统选取特征参数, 而是通过对综合的输入模式进行训练和识别, 且对非平衡环境具有良好的容错能力以及弹性应变能力。

4 结 论

本文以电流模式电路模块为基础, 提出了一个具有自学习和在线权值存储功能简化的 BP 神经网络的电路模块结构。并应用于编解码和模式识别中, 经计算机仿真结果, 验证本文提出的方法具有一定的实用性、可行性。

参 考 文 献

- [1] Bibyk S, et al. Current-mode neural network building blocks for analog MOS VLSI. IEEE ISCAS, Helsinki: 1990, 3283-3285.
- [2] Mead C. Analog VLSI and Neural Networks. Reading, Massachusetts: Addison Wesley, 1989.
- [3] 庞维珍, 任鲁涌, 等. 在片学习及权值刷新神经网络硬件实现方法的研究. 天津大学学报. 1996, 29(6): 821-827.

- [4] Salam F, Choi M. An all-MOS analog feedforward neural circuit with learning. IEEE ISCAS, Helsinki: 1990, 2508-2511.

A MODULAR STRUCTURE BASED BP NEURAL NETWORK AND ITS APPLICATION

Ren Luyong Dong Chuandai Yu Zhensheng*

(Dept. of Information and Electrical Engineering, Shandong Engineering Institute, Zibo 255012)

*(Dept. of Electronic Eng., Tianjin University, Tianjin 300072)

Abstract This paper presents a hardware implementation approach for realizing simple BP (Backward Propagation) neural network. The full current-mode analog circuits are used to form neuron modules, and a simple BP network is build using basic modules. This network has the property of on-chip learning and on-chip weight storing, and it can be used for coding, decoding and two-dimensional image recognition. Simuiation results with PSPICE and high-level languages are given.

Key words Neural network, Modular structure, Coding and decoding, Two-dimensional image recognition

任鲁涌: 男, 1963年生, 硕士, 讲师, 主要研究方向为人工神经网络的硬、软件实现方法及其在图像处理、模式识别中的应用, 发表论文 12 篇。

董传岱: 男, 1957年生, 副教授, 从事电子线路 CAD/CAM 领域的教学及科学研究, 主要研究方向为大規模集成电路布图。

于振生: 男, 1952年生, 副教授, 从事微机应用、智能 CAD/CAM 领域的教学及科学研究, 近年的主要研究方向为人工神经网络的硬、软件实现方法及其在图像处理中的应用。