

用 DSP 实现相参处理器 I/Q 通道幅相误差自动校正¹

张兴敢 朱兆达

(南京航空航天大学电子工程系 南京 210016)

摘要 本文介绍 I/Q 通道误差自动校正的实现方法。校正网络由组合逻辑组成, 可以校正同相支路和正交支路的幅相误差和直流偏移。校正系数由 DSP 根据相参测试信号算出。当幅度误差为 0.1dB, 相位误差为 5° 时, 产生的相对镜像电平为 -27dB。经过误差自动校正后, 相对镜像电平下降到 -52dB。

关键词 数字信号处理器, 相参信号处理, 误差校正

中图分类号 TN911.72

1 引言

现代雷达、声纳均采用相参数字信号处理。相参检波器将中频信号转换成由同相分量 (I) 和正交分量 (Q) 组成的零中频信号。通过两个 A/D 变换器将零中频信号转换成 I、Q 两路数字信号。如果 I 通道和 Q 通道的增益不相等, 或两个通道的相位差不是 90°, 就会在信号负频率上产生镜像分量。此外, I、Q 通道的混频器和 A/D 变换器还会产生直流偏移。这些误差可以用校正电路进行实时校正。校正系数由 DSP 根据测试信号计算出来。信号经过自校电路之后的剩余误差取决于测试信号的信噪比。测试信号是雷达系统自身产生的, 信噪比能够满足校正电路的需要。I、Q 通道之间的增益和相位不平衡是相对稳定的。因此, 只要在整个系统每次启动 (接通电源或系统复位) 的时候, 相参检波器输入中频测试信号, 输出零中频数字信号给 DSP 算出校正系数, 传送并寄存于校正电路中, 然后就可去掉测试信号, 进行实时误差自校, 不影响雷达系统的正常工作。

试验结果显示在增益不平衡为 0.1dB 相位误差为 5° 的情况下, 相对镜像电平为 -27dB^[1]。校正后残留的相对镜像电平为 -52dB。硬件实现比较简单且校正网络只有一个时钟的延迟。

2 分析

图 1 所示为包含增益相位误差的正交相参处理器的框图。图中, δ 为增益不平衡误差, ϕ 为相位误差, f_0 为载波频率, f 为信号频率。相参处理器的输出信号 $y_1(t)$ 的复数形式为

$$y_1(t) = I_1(t) + jQ_1(t), \quad (1)$$

式中 $I_1(t)$ 和 $Q_1(t)$ 分别为 I、Q 通道的输出信号, 可表示为

$$I_1(t) = (1 + \delta)A \cos(2\pi ft + \theta), \quad (2)$$

$$Q_1(t) = A \sin(2\pi ft + \phi + \theta), \quad (3)$$

式中 θ 是随机相位。定义增益、相位误差校正之后的零中频信号为 $I(t)$ 和 $Q(t)$, 根据 Gram-Schmidt 正交化方法, 可得^[2]

¹ 1998-04-09 收到, 1998-11-08 定稿

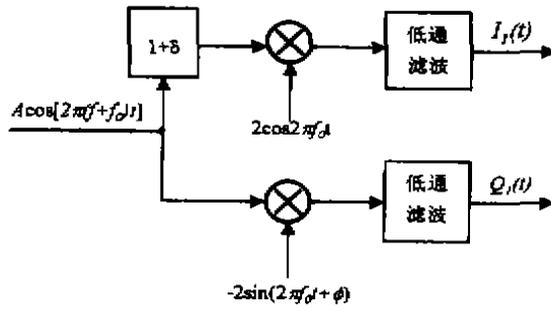


图 1 非理想相参处理器框图

$$\begin{bmatrix} I(t) \\ Q(t) \end{bmatrix} = \begin{bmatrix} E & 0 \\ P & 1 \end{bmatrix} \begin{bmatrix} I_1(t) \\ Q_1(t) \end{bmatrix}, \quad (4)$$

其中 E 和 P 是校正系数, 根据 (2)、(3)、(4) 式, E 和 P 为

$$E = \cos \phi / (1 + \delta), \quad (5)$$

$$P = -\sin \phi / (1 + \delta). \quad (6)$$

根据 (1)、(2)、(3) 式, $y_1(t)$ 可以表示为

$$y_1(t) = \frac{A}{2}(1 + \delta - \cos \phi + j \sin \phi)e^{j(2\pi ft + \theta)} + \frac{A}{2}(1 + \delta + \cos \phi + j \sin \phi)e^{-j(2\pi ft + \theta)}. \quad (7)$$

因此, 信号分量 $Y(f)$ 和镜像分量 $Y(-f)$ 分别为

$$Y(f) = (A/2)(1 + \delta - \cos \phi + j \sin \phi), \quad (8)$$

$$Y(-f) = (A/2)(1 + \delta + \cos \phi + j \sin \phi). \quad (9)$$

由 (5)、(6)、(8)、(9) 式, E 和 P 可化简为

$$E = -2\text{Re} \left[\frac{Y(-f)}{Y^*(f) + Y(-f)} \right] + 1, \quad (10)$$

$$P = -2\text{Im} \left[\frac{Y(-f)}{Y^*(f) + Y(-f)} \right]. \quad (11)$$

由 (2)、(3)、(4)、(5)、(6) 式, 可得

$$I(t) = A \cos \phi \cos 2\pi ft, \quad (12)$$

$$Q(t) = A \cos \phi \sin 2\pi ft, \quad (13)$$

信号 $I(t)$ 和 $Q(t)$ 为等幅正交信号, 上式中有一个幅度比例因子 $\cos \phi$. 一般, 相位误差小于 0.1rad , $\cos \phi$ 近似等于 1.

3 幅相误差校正的实现

在雷达系统接通电源或系统复位的时候, 相参处理器输入调制频率为 f_T 的中频测试信号, 根据零中频信号计算校正系数 E 、 P . 计算出校正系数后, 相参处理器不再输入测试信号, 接收回波, 进入正常工作状态, 增益、相位自动校正的同时, 还可校正混频器、A/D 变换器产生的直流偏移.

为了减小 E 、 P 的计算误差, 检测信号频率 f_T 应满足

$$f_T = M f_s / N, \quad (14)$$

其中 f_s 为 A/D 的采样速率, N 为 DFT 的样本数, M 为小于 N 的正整数. 加大测试信号的幅度可减小量化噪声的影响, 但不能超过 A/D 变换器的转换范围.

实验中, 中频频率为 30MHz, 采样率 f_s 为 1MSPS, 测试信号频率 f_T 为 90kHz, DFT 的样本数 N 为 100, M 为 9. 假设校正前相参处理器输出零中频信号经 A/D 变换的数字信号 $y_1(k)$ 为

$$y_1(t) = I_1(t) + jQ_1(t). \tag{15}$$

$y_1(k)$ 的 DFT 变换是

$$Y_1(k) = \frac{1}{100} \sum_{n=0}^{99} y_1(k) e^{-j2\pi kn/100}. \tag{16}$$

$Y_1(0)$ 是通道的直流偏移, $Y_1(9)$ 是测试信号分量, $Y_1(91)$ 是测试信号镜像分量. 设 a 和 b 分别是 I 通道和 Q 通道的直流偏移, 则 a 、 b 的估计值为

$$a = \text{Re}[Y_1(0)], \tag{17}$$

$$b = \text{Im}[Y_1(0)]. \tag{18}$$

由 (10) 和 (11) 式得

$$E = -2\text{Re} \left[\frac{Y(91)}{Y^*(9) + Y(91)} \right] + 1, \tag{19}$$

$$P = -2\text{Im} \left[\frac{Y(91)}{Y^*(9) + Y(91)} \right]. \tag{20}$$

图 2 为相参处理器增益、相位误差和直流偏移校正电路框图. 其中 $I_a(t)$ 和 $Q_a(t)$ 是相参处理器输出的零中频模拟信号. $I(n)$ 和 $Q(n)$ 是误差校正后的数字信号输出. 校正系数 E 和 P 用 70H 表示 "1". 当雷达系统打开电源或复位时, DSP 首先将寄存器 $-a$ 、 $-b$ 和 P 清零, 送 70H("1") 到寄存器 E , 中频测试信号送给相参处理器中的输入端, 然后, DSP 经过

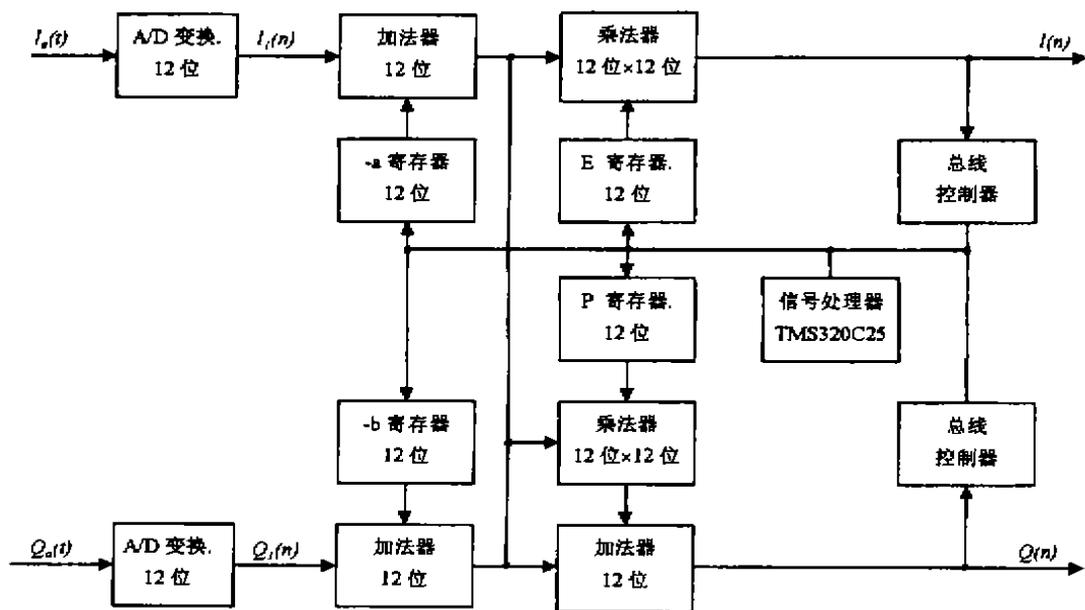


图 2 相参处理器误差校正电路框图

总线控制器读取 $I_1(n)$ 和 $Q_1(n)$ 的 200 个数据, 计算出校正系数, 最后 DSP 把校正系数分别送到寄存器 $-a$, $-b$, E 和 P , 并关闭测试信号。

4 实验结果和结论

上述相参处理器增益、相位误差自动校正电路已经实验验证。实验时 A/D 变换器的采样速率为 2MSPS, 输入信号的频带宽度为 1.5MHz, 实验结果表明, 当增益不平衡为 0.1dB 相位误差为 5° 的情况下, 在上述频带内输入信号校正后剩余镜像电平为 -52dB , 如果不加校正, 镜像电平为 -27dB 。增益、相位误差和直流漂移校正电路为组合逻辑, 硬件简单, 工作于实时状态。

参 考 文 献

- [1] Sinsky A I, Wang P C P. Error analysis of a quadrature coherent detector processor. IEEE Trans. on AES 1974, AES-10(11): 880-883.
- [2] Curchhill F E *et al.* The correction of I and Q errors in a coherent processor. IEEE Trans. on AES 1981, AES-17(1): 131-137.

IMPLEMENTATION OF THE CORRECTOR OF ERRORS IN I & Q CHANNELS WITH DSP

Zhang Xinggan Zhu Zhaoda

(Dept. of Electron. Eng., Nanjing Univ. of Aeronautics & Astronautics, Nanjing 210016)

Abstract This paper describes the implementation of the corrector of I & Q errors in coherent processor. The correcting network consists of combination logic circuit and it can correct the gain and phase imbalances and the bias errors of the in-phase and quadrature channels in coherent signal processing. The correcting coefficients are computed with DSP using a test signal. The image level without correction is about -27dB if the errors of gain and phase in the coherent processor are 0.1dB and 5° respectively. The experimental results show that the image level is reduced to -52dB from -27dB after correcting the errors.

Key words DSP, Coherent signal processing, Correcting errors

张兴敢: 男, 1956 年生, 副研究员, 从事雷达系统、雷达成像、信号处理及 DSP 应用的教学和研究工作。

朱兆达: 男, 1939 年生, 教授, 博士生导师, 从事雷达系统、雷达成像、信号处理及目标识别的教学和研究工作。