

一种用于 DVB-C 的全数字 QAM 解调器结构¹

林银芳 邓 洋 赵民建 王 匡

(浙江大学信息学院 杭州 310027)

摘 要 该文提出了一种适用于数字有线电视的全数字 QAM 解调器结构,对解调器的载波恢复、符号同步、自动增益控制和自适应均衡等进行研究分析,通过仿真给出了相应的参数,最后给出整个解调器在 AWGN 信道条件下的误码性能。从仿真结果可以看出,该文提出的解调器具有较好的性能,且易于全数字实现。

关键词 DVB-C, QAM, 全数字解调器

中图分类号 TN85

1 引言

正交幅度调制 (Quadrature Amplitude Modulation, QAM) 是一种高效的数字调制方式,已广泛应用于各种通信系统中,数字有线视频广播 (Digital Video Broadcasting for Cable, DVB-C) 就采用 QAM 调制,其已调信号可以表示为

$$S(t) = \sum_k x_k g(t - kT_s) \cos \omega_c t - \sum_k y_k g(t - kT_s) \sin \omega_c t \quad (1)$$

传统的 QAM 解调器,载波信号的频谱搬移是在模拟域上实现,解调器中模拟电路较多,调试繁琐,并且性能不理想。一般的数字化 QAM 解调器^[1],高频调谐器的输出信号先经一个混频器降至中频,由 A/D 采样后再进行后端处理。这种解调器的载波恢复是数字化实现的,而符号同步是由后端的数字同步环路反馈调整 A/D 采样时钟来实现。这种方法的优点是对 QAM 信号直接进行中频采样,数字域上进行下变频、匹配滤波、载波恢复等处理,可避免传统的 QAM 解调器过多的模拟处理环节和 I, Q 幅度失衡等问题。但是,这种解调器仍然存在模拟环路, A/D 采样时钟仍需要在数字处理部分产生误差信号反馈到压控振荡器 (Voltage Control Oscillator, VCO) 或压控晶体振荡器 (Voltage Control X-tal Oscillator, VCXO) 来进行调整,从而限制了解调器所能工作的符号率范围。并且该解调器仍存在一级模拟混频,会给调试带来不便。

我们提出的解调器,载波恢复,符号同步等环节均在数字域上实现。采样时钟振荡于固定频率,不需要进行反馈控制,高频调谐后的信号直接经由 A/D 采样(欠采样),这样实现了解调器的全数字化,从而使调试更加方便,有利于系统性能提高。本文第 2 节介绍了该解调器各模块的基本原理。第 3 节重点分析了各模块环路参数,对解调器进行仿真,给出了该解调器的误比特率曲线。

2 QAM 解调器结构

该文提出的解调器结构如图 1 所示。高频调谐后的信号经 A/D 采样,接着用数字控制振荡器 (Numeric Control Oscillator, NCO)、抗混叠滤波器组进行数字下变频,并对输出信号进行匹配滤波,经过符号同步、相位解旋环路,对同步处理后输出的基带信号进行自动增益控制 (Automatic Gain Control, AGC) 和自适应均衡处理,并由此提取载波误差信号,经环路滤波反馈至载波控制(同步)NCO。

¹ 2001-11-08 收到, 2002-05-13 改回

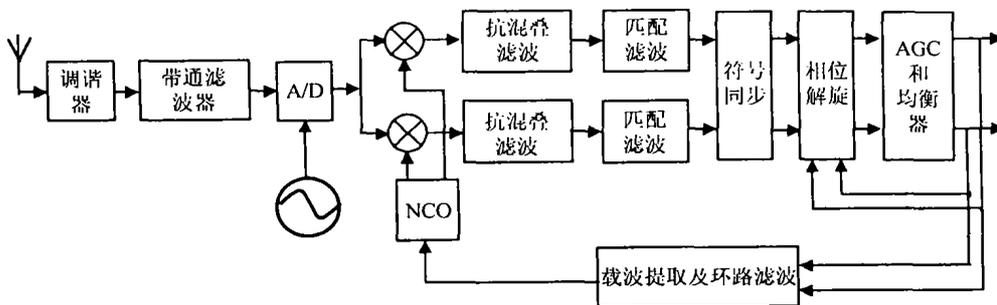


图 1 QAM 接收机结构图

2.1 载波恢复算法 该 QAM 解调器采用锁频锁相和相位解旋两级环路实现载波恢复，如图 2 所示。

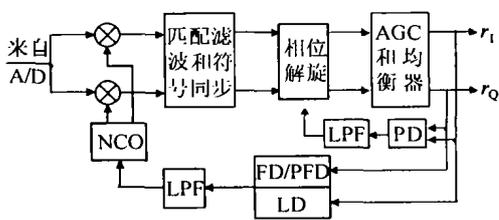


图 2 载波恢复环路实现框图

首先用频率检测环路 (Frequency Detector, FD) 对接收信号进行载波频率恢复, 此时环路工作于捕获模式. FD 环路采用了 Gardner FD (GFD) 的简化算法 [2]. 该算法除了需要匹配滤波器 (Matched Filter, MF) 之外, 还包含一个频率匹配滤波器 (Frequency Matched Filter, FMF), FMF 的输出时序与 MF 同步. 设匹配滤波器的时域响应为 $h(t)$, 则 FMF 的时域响应为

$$c(t) = -j\text{sgn}(t)h^*(t) \tag{2}$$

设 MF, FMF 滤波输出的第 k 个抽样值分别用 x_k, y_k 表示, 则提取的频率错误信号为

$$e_k = \text{Re}(x_k \cdot y_k^*) \tag{3}$$

该 FD 算法实现方便, 捕捉范围大, 但是跟踪特性比较差.

当 FD 锁定后, 载波频率锁定检测 (Lock Detector, LD) 的依据为: 载波频率偏差小于符号速率的 10^{-3} . 环路切换进入跟踪模式, I, Q 两路信号通过相位频率检测器 (PFD) 计算载波的相位误差, 对信号进行频率微调 and 相位跟踪. PFD 是相位检测器 (PD) 的改进算法 [3], 这种方法使载波相位跟踪环路同时具有了一定的频率跟踪能力. 当信号星座点落入指定窗口 D 时 (指定窗口的设定方法见文献 [3]), 环路检测相位误差, 以跟踪方式工作; 否则以保持方式工作. 其原理公式为

$$u_k = p(r_k \in D)e_k + p(r_k \notin D)u_{k-1} \tag{4}$$

r_k 是均衡器输出的复数信号, D 是指定的相位检测窗口集合, e_k 是信号点落入指定窗口时检测的相位误差, u_k 是 PFD 输出. 采用的相位检测算法是通用载波恢复环 [4], 用多电平判决及奇偶校验处理法实现, 其相位误差提取公式为

$$e_k = \text{sgn}(r_{kQ}) \oplus \text{sgn} \prod_{i=-L+1}^{L-1} (r_{kI} - i) - \text{sgn}(r_{kI}) \oplus \text{sgn} \prod_{i=-L+1}^{L-1} (r_{kQ} - i) \tag{5}$$

r_{kI} , r_{kQ} 分别是均衡器输出的 I, Q 路信号, L 是 QAM 的电平数. 如 64QAM, $L = 8$, \oplus 表示“异或”.

在 PFD 跟踪模式下, 从 PFD 的误差提取到进行相位校准中间数字处理模块较多, 从而会引入较大的延时, 故提取的相位误差可能跟不上相位的快速变化 (如高频调谐端引入的相位噪声). 这样, 处于 PFD 跟踪状态下的 I, Q 信号仍存在较大的相位抖动. 因此还需要一个快速的相位跟踪环路来减小抖动. 可以采用图 2 所示的相位解旋环路. 该快速环也采用通用载波恢复环提取相位误差.

上面 FD, PFD, 快速环 PD 三个环路, 根据不同的工作条件以及调整目标, 它们各自的环路参数是不同的, 我们将通过仿真分析来确定.

2.2 符号同步算法 信号经 I, Q 两路匹配滤波之后, 对其进行符号同步. 符号同步通过定时误差检测 (Timing Error Detector, TED), 经环路滤波后反馈到控制器, 控制内插器来完成时钟同步 [5,6]. 实现框图如图 3 所示.

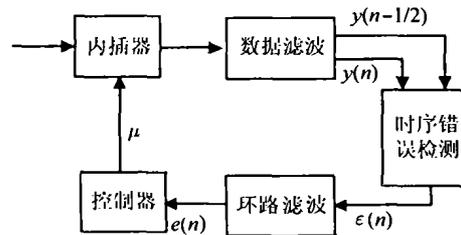


图 3 符号同步实现框图

定时误差检测采用两倍符号率, 间隔一个采样点进行符号判决 [7]. 该算法适用于捕获和跟踪两种模式, 并且与载波相位无关, 即符号同步可以在载波相位锁定之前达到收敛. 对于 QAM 信号, 定时误差检测公式为

$$\begin{aligned} \epsilon(n) = & y_I[(n-1/2)T + \tau] \cdot \{y_I(nT + \tau) - y_I[(n-1)T + \tau]\} \\ & + y_Q[(n-1/2)T + \tau] \cdot \{y_Q(nT + \tau) - y_Q[(n-1)T + \tau]\} \end{aligned} \quad (6)$$

τ 是时钟偏差, y_I , y_Q 分别是内插器输出的 I、Q 路信号, $\epsilon(n)$ 是检测的定时误差信号.

环路控制由一个基于 NCO 的控制器来完成. NCO 的步进由误差信号经环路滤波后来跟踪调整. 每次相位累加器溢出时, 产生一个内插分数间隔 μ , 控制内插器计算内插值, 并输出该值. 我们采用的内插滤波器是带参数 α 的 4 点分段拟合内插 (取 $\alpha = 0.5$), 从 4 个连续的输入采样信号 $x[(m-1)T_s]$, $x[mT_s]$, $x[(m+1)T_s]$, $x[(m+2)T_s]$ 得到一个内插值 $y[(m+\mu)T_s]$. 其中 T_s 是 A/D 采样时钟周期, μ 是最佳采样时刻与 A/D 采样时刻的偏差. 该内插器用 Farrow 结构实现 [6].

2.3 AGC 和自适应均衡算法 AGC 结构比较简单, 在此不做讨论. 均衡器采用自适应判决反馈结构 (Decision Feedback Equalization, DFE) [8], 如图 4 所示. 前馈滤波器采用 14 个抽头, 反馈滤波器 7 个抽头. 基于 MSE 准则, 均衡器系数 C_k 调整方程式为

$$C_{k+1} = C_k + \Delta \epsilon_k V_k^* \quad (7)$$

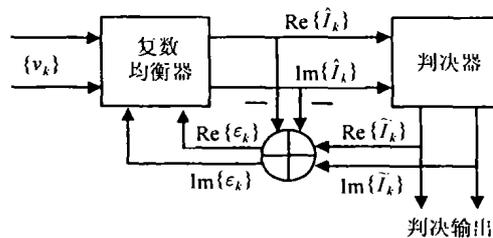


图 4 均衡器原理框图

其中 $\varepsilon_k = \tilde{I}_k - \hat{I}_k$, $V_k = [v_{k+K_1} \cdots v_k \tilde{I}_{k-1} \cdots \tilde{I}_{k-K_2}]^T$. v_k 是输入均衡器的复数信号; \hat{I}_k 是均衡器输出值, \tilde{I}_k 是其判决值; Δ 是系数更新步进, 取 10^{-7} ; K_1 , K_2 分别是前馈、反馈滤波器抽头个数, 此处 $K_1=14$, $K_2=7$.

3 仿真与分析

在 AWGN 信道条件下, 以 64QAM 为例, 对该解调器各个环路以及整个解调器进行仿真.

3.1 各环路仿真结果分析 该解调器中采用环路滤波器的有 5 个环路, 分别是 TED, FD, PFD, 快速环 PD 以及 AGC. 除 AGC 采用线性环路滤波之外, 其余均采用二阶低通滤波. 这里主要讨论各环路参数的确定.

对于符号同步环路, 图 5 给出了不同的环路带宽 w_n 条件下, 分数间隔 μ 的收敛曲线. 图 6 为符号同步达到收敛后, 不同的环路带宽下, μ 的抖动范围. 如图 5, 图 6 所示, 随着环路滤波带宽的减小, 符号同步收敛时间将加长, μ 抖动范围将减小, 即环路稳态误差变小. 所以, 折衷考虑收敛速度与稳态误差, 我们取 $w_n = 0.0005$. 另外, 环路增益也是以同样的作用影响着环路收敛速度与稳态误差, 我们可以以同样的方法得到一个最佳点. 图中 T 是符号周期.

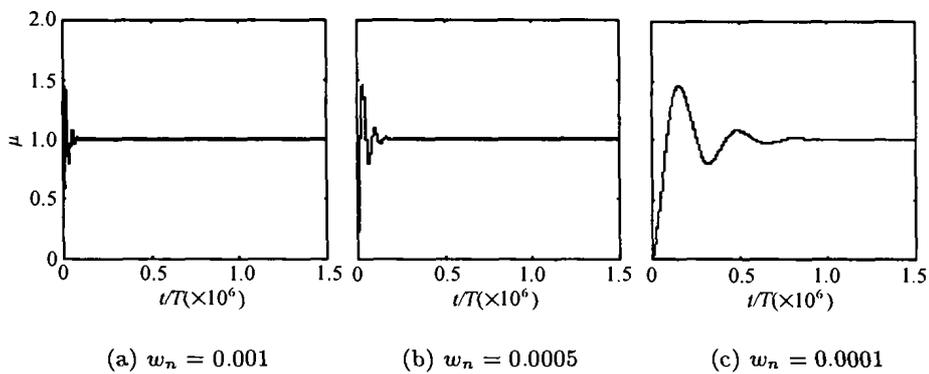


图 5 分数内插间隔 μ 的收敛曲线

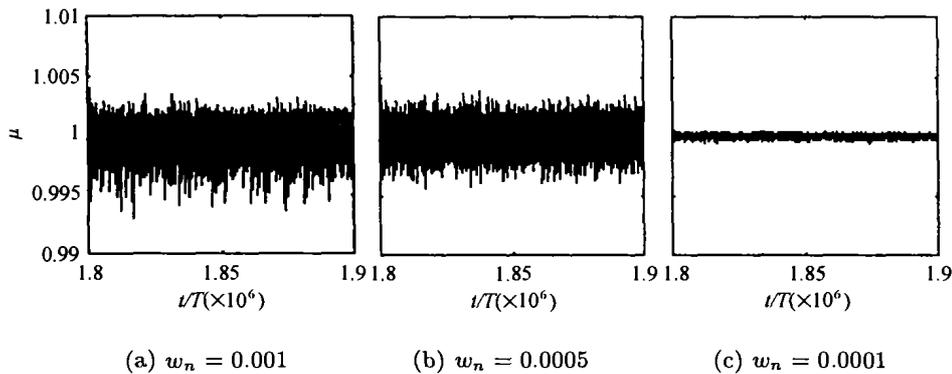


图 6 分数内插间隔 μ 的抖动曲线

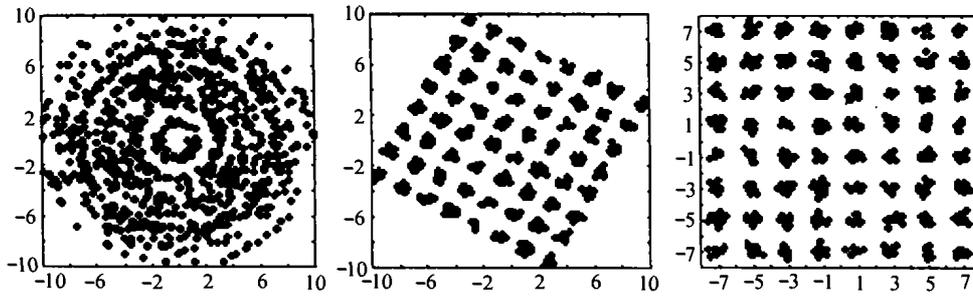
一般来讲, 环路带宽越大, 环路收敛越快, 但误差值抖动范围越大 (环路增益的影响与之相似). 可以用上述方法来仿真确定各环路适当的带宽和增益. 另外, 环路的参数确定过程中还应注意一个问题, 就是解调器输入信号的幅度对环路参数的影响也很大, 特别是当幅度很大时, 各环路检测器输出值比较大, 可能会超出算法可调范围, 导致环路失锁, 也可能使误差的抖

动范围增大,降低环路性能。这时需要适当降低环路带宽和增益。同时,信号幅度较小的情况下,若减小参数,环路收敛时间将加长。所以设计解调器时,要考虑输入信号的动态范围,适当调整参数,对系统进行性能优化。表 1 给出了 TED, FD, PFD, 快速环 PD 以及 AGC 相应的环路参数。

表 1 各环路滤波器参数设定

环路参数	TED	FD	PFD	快速环 PD	AGC
带宽 w_n	0.0005	0.0001	0.0001	0.0005	
增益 σ	1/64	1/64	1	1	0.001

在上述环路参数和 SNR=27dB 条件下,载波恢复环路的调整结果如图 7 所示。图 7(a) 是 FD 锁定后的信号星座图,星座图旋转呈环状,说明环路仍存在很小的频偏。环路切换到 PFD 工作,跟踪剩余的频偏和相偏。图 7(b) 显示了具有相偏的信号星座图,图 7(c) 是已去除频偏和相偏的星座图。

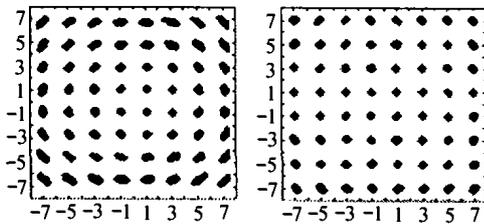


(a) FD 锁定后的星座图 (b) 具相偏的星座图 (c) 去除频偏、相偏的星座图

图 7 载波恢复环路调整过程中的信号星座图

图 8 是系统有无快速环的性能比较。图 8(a) 是没有快速环情况下的信号星座图。可以看出,信号的相位抖动幅度比较大。图 8(b) 是加了快速环后的信号星座图。很明显,相位抖动幅度大大减小。一般情况下,快速环 PD 的环路带宽取得比 PFD 的大,从而能跟得上相位的快速变化。

3.2 解调器性能仿真结果 图 9 是系统在 AWGN 条件下的误比特率曲线。与理论值相比,随着误比特率的减小,实际值与理论值之间的差损越来越小。当 BER=10⁻⁴ 时,差损值为 1dB,说明该解调器在较高信噪比下的性能比较好。



(a) 没有快速环的星座图 (b) 有快速环的星座图

图 8 有无快速环的系统性能比较

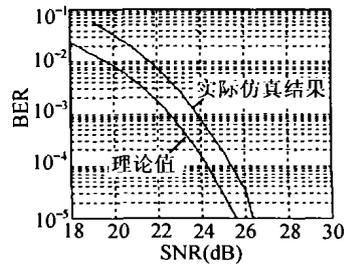


图 9 误比特率与信噪比的关系

4 结 论

通过仿真, 可以看到本文提出的全数字 QAM 解调器结构和相应的各种环路参数是切实可行的, 且易于实现. 该解调器在 AWGN 信道下, 特别是在较高信噪比的情况下具有优良的性能, 因此该解调器适用于数字有线电视.

参 考 文 献

- [1] D. A. Bryan, QAM for terrestrial and cable transmission, IEEE Trans. on Consumer Electronics, 1995, 41(8), 383-391.
- [2] G. Karam, I. Jeanclaude, H. Sari, A reduced-complexity frequency detector derived from the maximum-likelihood principle, IEEE Trans. on Comm., 1995, 43(10), 2641-2650.
- [3] H. Sari, S. Moridi, New phase and frequency detectors for carrier recovery in PSK and QAM systems, IEEE Trans. on Comm., 1988, 36(9), 1035-1043.
- [4] 傅海阳, SDH 数字微波传输系统, 北京, 人民邮电出版社, 1998 年 8 月, 304-309.
- [5] F. M. Gardner, Interpolation in digital modems—Part I: Fundamentals, IEEE Trans. on Comm., 1993, 41(3), 502-508.
- [6] L. Erup, F. M. Gardner, R. A. Harris, Interpolation in digital modems—Part II: Implementation and performance, IEEE Trans. on Comm., 1993, 41(6), 998-1008.
- [7] F. M. Gardner, A BPSK/QPSK timing-error detector for sampled receivers, IEEE Trans. on Comm., 1986, COM-34(3), 423-429.
- [8] J. G. Proakis, Digital Communications, Third Edition, Publishing House of Electronics Industry, 1998, 9, 648-650.

AN ARCHITECTURE OF AN ALL-DIGITIZED QAM RECEIVER APPLICABLE FOR DVB-C

Lin Yinfang Deng Yang Zhao Minjian Wang Kuang

(College of Info. Sci. & Eng., Zhejiang University, Hangzhou 310027, China)

Abstract An architecture of an all-digitized QAM receiver applicable for digital video broadcasting for cable television is proposed in this paper. The digital implementation of the QAM demodulator, including carrier recovery, symbol synchronization, automatic gain control and adaptive equalization is discussed. Loop parameters of the receiver are investigated via simulation. Finally, bit error rate of the receiver under AWGN channel is shown. Simulation results demonstrate that the receiver has a good performance, and is easy to implement digitally.

Key words DVB-C, QAM, All-digitized receiver

林银芳: 女, 1979 年生, 硕士, 主要从事数字电视调制解调技术等方面的研究.

邓 洋: 女, 1977 年生, 硕士, 主要从事数字电视调制解调技术等方面的研究.

赵民建: 男, 1973 年生, 博士, IEEE 学生会会员, 主要从事全数字调制解调、软件无线电等方面的研究.

王 匡: 男, 1968 年生, 教授, 博士生导师, HDTV 项目负责人, 研究方向为数字通信系统、数字高清晰度电视、通信专用芯片设计.