

基于双 DSP 的高速数据采集控制器的设计

司栋森^{1,2}, 李增智¹, 牛胜芬¹, 贾运红²

(1. 西安交通大学电子与信息工程学院, 西安 710049; 2. 西安电子科技大学计算机学院, 西安 710071)

摘要:提出了一种由基于 McBSP 接口的双 DSP 并行处理系统, 采用双处理器流水线体系结构, 一个 DSP 负责进行各回路电压电流的采集、滤波、迭代计算, 另一个 DSP 负责人机交互、远程通信与实时控制, 二者并行工作可显著提高系统的处理能力, 以此并行计算机结构为核心设计实现了高压电力无功补偿(SVC)信号处理系统。

关键词: DSP; 并行计算; 实时数据处理

High Speed Data Sample and Controller with Two DSPs

SI Dongsen^{1,2}, LI Zengzhi¹, NIU Shengfen¹, JIA Yunhong²

(1. Electronics & Information College, Xi'an Jiaotong University, Xi'an 710049; 2. Computer College, Xidian University, Xi'an 710071)

【Abstract】 This paper brings forward a parallel control system based on McBSP interface. In two DSPs structure, one is for signal processing. It fulfils signal sample, filter, iterative count. Another one is for real time control, man-machine exchange and long distance communication. The system processing ability can be enhanced in two DSP's structure. It is used in SVC processing system.

【Key words】 DSP; Parallel computation; Real time data processing

随着 DSP 技术的快速发展, 人们对测量、控制的精确性, 实时性的要求也不断提高, 要求对原始信号进行高速信号采集, 完成对大量数据的复杂运算; 而采用多个 DSP 并行计算结构, 实现了对单片 DSP 性能的扩展, 提高了系统的性能。

1 系统设计方法

1.1 系统的总体结构

在进行高压 SVC 装置的设计中, 高速信号采集、数字滤波、信号处理、FFT 运算、系统控制等工作需要实时并行完成, 采用单个 DSP 难以实现精确控制, 必须采用多个 DSP 并行工作, 对多通道高速 AD 同步采样, 实现信号高速采集与系统的并行工作。

系统总体结构如图 1 所示。

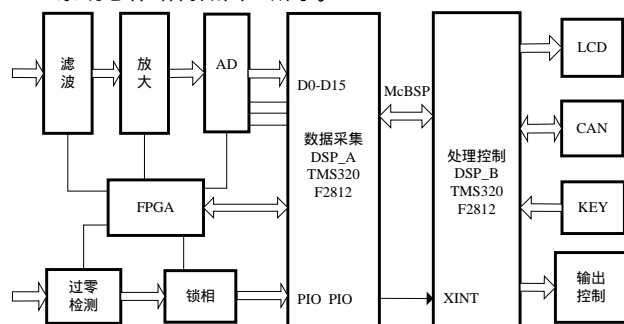


图 1 系统的总体结构

1.2 高速数据采集、控制系统的功能

在高压 SVC 装置中, 需要对三相交流电的 6 路模拟信号 (U_{ab} , U_{bc} , U_{ca} , I_a , I_b , I_c) 进行高速、同步数据采集, 对各信号进行数字滤波, 对每周 64 个采样点进行多次 FFT 计算, 根据计算结果查表, 得到控制输出的参数, 根据该参数控制启动输出操作。

在以上整个事件的处理中, 数据采集、运算与控制是并行完成的; 每一组采样点间总可用时间为 $320\mu s$, 信号采集

时间为 $50\mu s$, 对每个通道的计算、查表时间为 $210\mu s/6$, 占用系统总时间的 80%; 在该系统中, 系统的控制过程与测量过程是同步进行的, 控制过程可能出现在两个连续的采样点间的任何时刻, 因此采集与控制过程产生时间冲突, 必须采用多 DSP 的并行结构, 使两者能够并行执行。

1.3 TMS320F2812 的特点

DSP 是 20 世纪 90 年代兴起的高速数据处理芯片, 由于其具有接口简单、编程方便、精度高、速度快、集成度高突出的优点, 已经在通信、语音、图像、雷达、生物医学、工业控制、仪器仪表等许多领域得到越来越广泛的应用^[1]。

TMS320F2812 数字信号处理器是德州仪器公司专门针对工业控制中最新推出的低功耗、高性能 32 位定点数字信号处理器, 它采用 6 级流水线结构, 运行速度达到了 150MHz, 片内有 18KB RAM, 128KB Flash 存储器, 内部集成有定时器、事件管理器、SPI、SCI、CAN、AD 等丰富的片内外设, 特别适合于工业自动化、嵌入式系统、智能仪器仪表等需要高速数据处理的系统。

1.4 DSP 并行处理器的基本互联方案

在许多应用系统中, 采用并行处理方法是扩充单机处理能力所必须采用的方法, 可以提高系统的运算速度和综合处理能力, 满足系统对响应及时性的要求。

根据实际应用要求的不同, 可以采用多种并行处理的互联方案; 对于交换的数据量大、时间要求紧的系统, 可采用 DMA 通道控制、共享存储器等互联方式, 如通过 FIFO、双端口存储器等互联; 对时间要求不太紧迫的系统, 可采用共享总线互联方式; 如果通信时间许可的话, 也可以采用串口

作者简介: 司栋森(1963 -), 男, 高工、博士, 主研方向: 计算机系统结构, 嵌入式系统; 李增智, 教授、博导; 牛胜芬, 硕士、高工; 贾运红, 硕士生

收稿日期: 2005-12-08 **E-mail:** sidongsen@sina.com

方式实现多机互联。

选择哪种互联方案，主要取决于系统性能的需求，在 DMA 或共享存储器的互联方法中，数据存取速度较快，能够实现 DSP 之间的快速通信任务，满足快速和大量数据的要求，但是它需要增加硬件接口的支持，增加了系统的成本。在通过串口互联方案中，通信速度显得慢了一些，但在大多数情况下，基本不需要增加硬件设备，不增加任何附加成本，系统互联的灵活性也会好一些。在选择方案时，通常会根据系统的具体要求，选择满足性能要求的最佳方案。

1.5 基于 McBSP 的双 DSP 高速数据处理系统的结构

McBSP 端口是 TMS320F2812 提供的多通道缓冲串行通信接口，有一个发送端口和一个接收端口，可实现 8 位、16 位或 32 位数据通信，McBSP 接口有两个 16 级 32 位 FIFO，有 128 个通道分别用于发送和接收，它可允许和中止每一个通道的通信，允许采用查询或中断方式发送或接收，实现全双工的数据通信，通信速度可达 4 Mbps。

多个 DSP 相连时，可以通过 McBSP 连接到一个串行时隙交换芯片，采用时隙交换的方式进行数据交换；数据收发以帧为单位进行，每个发送帧分成 n 个发送时隙，不同的发送时隙对应不同的接收 DSP。

采用这种方法实现多个 DSP 的互联接口电路非常简单，可以实现多个 DSP 的全互联方式实现并行处理。

本文设计的系统采用双 DSP 来实现并行操作，通过两个 DSP 的 McBSP 通道直接互联的方式实现双机通信，不用外接任何外围芯片，接口简洁、方便。系统互联如图 2 所示。

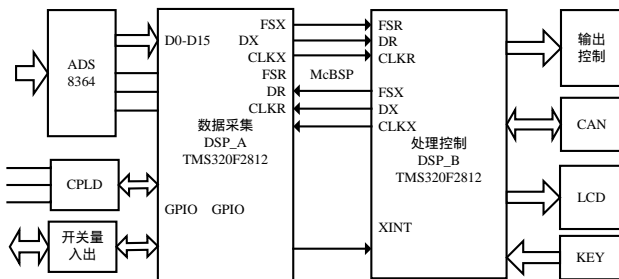


图 2 McBSP 端口实现互联

两个 DSP 采用流水线工作方式，由信号采集 DSP (DSP-A) 采集数据、滤波计算，当算出一个有效的结果后，及时地将结果送给处理控制 DSP (DSP-B)，由 DSP-B 根据计算结果产生相应的控制输出。

为了使 DSP-B 能及时响应 DSP-A 的请求，DSP-B 的数据接收采用非屏蔽中断方式，即在 DSP-A 发送完数据后，通过 GPIO 口向 DSP-B 发送一个非屏蔽请求信号 (XINT)，无论 DSP-B 正在处理哪个外设的请求，都可以保证及时处理 DSP-A 发来的请求信号，保证了系统控制的及时性。

由于 DSP-A 仅仅接收一些控制参数，对接收的时间要求较低，因此，DSP-A 的接收采用查询方式。

1.6 高速信号采集电路的设计

在该高速信号采集电路中，必须保证：(1)模拟信号采集的及时性，必需在 $5\mu\text{s} \sim 10\mu\text{s}$ 采集一组点，采样间隔可调。(2)保证各路信号同步采样，这样才能保证电压、电流同步，保证计算的准确。

选择 TI 公司的 ADS8364 作为 AD 转换芯片，它是 TI 公司新推出的高速、低功耗、6 通道同步采样 16 位模数转换器，采用 +5V 工作电压，并带有 80dB 共模抑制的全差分输入通

道以及 6 个 $4\mu\text{s}$ 连续近似的模数转换器、6 个差分采样放大器；片上还带有 +2.5V 参考电压以及高速并行数据接口。

当 ADS8364 采用 5MHz 的外部时钟来控制转换时，它的采样率是 250kHz，ADS8364 的转换时间是 $3.2\mu\text{s}$ ，对应的采集时间是 $0.8\mu\text{s}$ 。为了得到最大的输出数据率，读取数据可以在下一个转换期间进行。

ADS8364 与 DSP 的接口方法如图 3 所示。

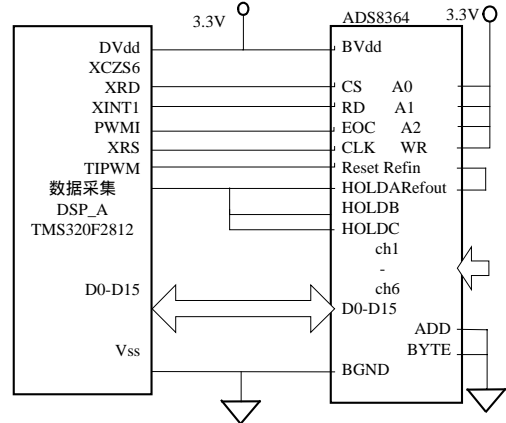


图 3 ADS8364 与 DSP 的接口

其中，ADS8364 的 A0、A1、A2 接到高电平，这时，采样数据读取是采用 FIFO 方式，即当 AD 转换完成时，EOC 产生一个外部中断信号，由 DSP 通过数据线依次读出 6 个通道的 AD 数据；AD 的转换时钟接到 DSP 的 PWM1 脚，由 DSP 的脉宽调制输出信号作为 AD 的转换时钟，这样，AD 的转换时钟可根据需要采用自适应调整方式来变化；启动采样信号 HOLD 由 DSP 的 TIPWM 控制，用 DSP 内部的定时器控制启动，它可根据模拟信号周期 T 的变化，自适应地调节采样频率。

ADS8364 的模拟输入可以是双极或全差分的，可接成单端输入或差分输入。在采用单端输入时，- IN 端输入的是共模电压 (CV)，而 +IN 的输入范围为： $CV - V_{REF} \sim CV + V_{REF}$ 。在选用差分方式输入时，每个输入端的幅值分别是 $CV + 1/2V_{REF}$ 和 $CV - 1/2V_{REF}$ ，差分输入电压的峰-峰值为 +VREF 和 -VREF。

SVC 调节器输入电压范围是单极性 $\pm 10\text{V}$ 交流信号，必须在前端用运放电路实现信号转换，采用 OPA2227 来实现转换，原理如图 4 所示。

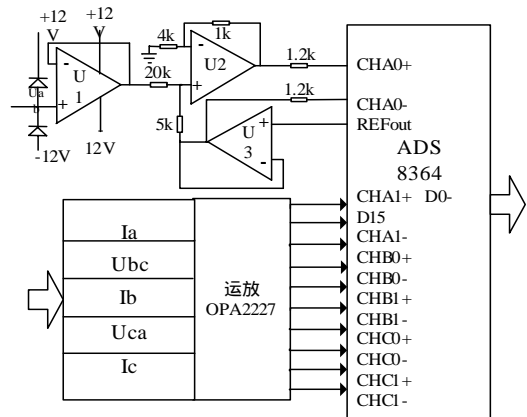


图 4 前端信号转换电路

OPA2227 是 Ti 公司生产的高精度、低噪声运算放大器，(下转第 251 页)