

视频芯片中的 OSD 核的设计及 FPGA 的实现

罗 韬,姚素英,史再峰,陆 尧

(天津大学 电子信息工程学院 ASIC 设计中心,天津 300072)

摘要:设计了一种数字在屏幕显示(On Screen Display, OSD)控制核。该设计基于图像分层技术,采用多混合结构实现 OSD 图像的分层混合显示,增强了人机对话功能。存储器资源的组织方式采用改进型的二步索引算法,该算法通过对行字符组和字符的两次索引获得 OSD 菜单显示所需的字符点阵信息,使得菜单编号存储器中存储的数据得到了精简,在实现相同功能的前提下对片内存储器资源的需求降低大约 38%。利用现场可编程门阵列(FPGA)进行验证和性能测试,满足设计要求。

关键词:电子技术;屏幕显示控制核;字符;FPGA;改进型的二步索引法

中图分类号: TN407 **文献标识码:** A **文章编号:** 1671-5497(2008)06-1452-06

OSD design and FPGA implementation in video format conversion IC

LUO Tao, YAO Su-ying, SHI Zai-feng, LU Yao

(ASIC Design Center, College of Electronic Information Engineering, Tianjin University, Tianjin 300072, China)

Abstract: A design method of digital on screen display (OSD) controller was proposed. Based on video hierarchical layering, a multi-mixer architecture was designed to the hybrid display multi-layer OSD to improve man-machine interactive function. The proposed two step index improved algorithm with row index processing and character index processing can obtain character lattice data for the OSD and reduce data size in built-in memory so that the corresponding circuit memory requirement can also be reduced by about 38%. Logic function and characteristics of the OSD controller were verified in FPGA.

Key words: electronics; screen display controller; characters; FPGA; improved two-step-index algorithm

随着高清晰度电视、可视电话、因特网、PC 机视频的出现,传播视频的格式大大增加。在不同设备之间传输视频信号需进行视频格式转换。视频格式转换芯片应运而生,成为当前最具市场开发价值的数字电视核心芯片之一^[1-2]。

作者提出了一种视频格式转换芯片中 OSD 核的设计方案。在屏显示系统(On Screen

Display, OSD)是指在显示终端的指定区域以一定透明度显示指定的图像、符号或字符,是实现人机界面交互的基础,在图像处理片上系统(System On a Chip, SOC)中作为重要功能模块有着广泛的应用^[1]。该技术的关键就是进行菜单生成和图像叠加,即在原来的视频图像信号中混合图像信号,在显示屏的特定位置实现图像与视

收稿日期: 2007-09-29.

基金项目: 国家自然科学基金项目(60576025);天津市科委技术攻关基金项目(04318451).

作者简介: 罗韬(1978-),男,博士研究生.研究方向:超大规模集成电路设计. E-mail: pkbluo@hotmail.com

通信作者: 姚素英(1947-),女,教授,博士生导师.研究方向:专用集成电路设计. E-mail: syyao@tju.edu.cn

频图像信号的叠加^[2-3]。设计中分为 OSD 菜单生成子模块和视频图像叠加子模块两个模块完成上述功能。

本文 OSD 核完全采用自主设计的架构实现,拥有完全的自主知识产权。该架构有以下特点:

- (1)字库存储于外部 EEPROM 中,从而使得字库可以根据用户的使用需要配置。
- (2)数据信息在上电初始化时通过 I²C 总线一次性全部配置到 OSD 电路中,从而使得在显示菜单的过程中数据的调用反应速度快,提高了电路性能。
- (3)字符索引算法简单,采用改进型的二步索引算法,易于电路实现。
- (4)全新的层叠加算法,电路实现简单,节省电路资源。
- (5)整个模块架构的设计以节省电路资源为

首要目的,使得 OSD 电路在工作时功耗更低,速度更快。

1 系统概述

OSD 设计的整体架构如图 1 所示。它是一个用户可编程的模块,用户必须用微控制器(MCU)程序设置整个 OSD 窗口的图像信息。MCU 上位机作为 I²C 总线的 Master(主机)通过 I²C 总线向 I²C Slaver(从机)模块发送 OSD 模块所需要的字符点阵、菜单编号和各工作寄存器数据,I²C Slaver(从机)模块把接收到的数据信号经过解码后翻译成地址信号和数据信号并输出到地址和数据总线上。OSD 模块根据地址信号来接收自身所需要的数据信息。时序控制模块提供场同步信号、行同步信号和像素有效信号,以满足 OSD 实现图像生成和与视频信号的叠加的需要。

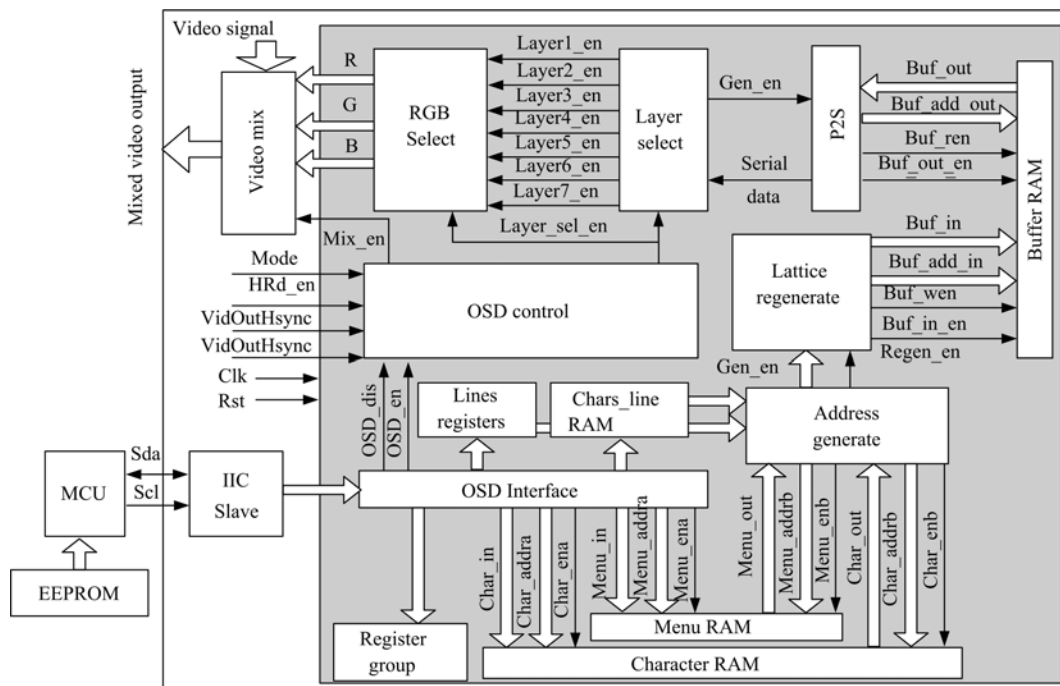


图 1 OSD 子模块整体构架图

Fig. 1 The block diagram of OSD system

1.1 OSD 菜单生成电路

由于视频图像不停地在刷新,OSD 图像要在时序扫描到它所在区域和对应像素点时,准备好像素点的 RGB 值,而这些数据是以存储器形式来组织的,并不是简单地以图像的方式存储在存储器中^[4-5]。因而,存储器资源的组织方式是本文设计的难点之一,也是最终 OSD 控制核能够在存储器资源相对较少的 FPGA 上得到实现的基础^[6]。设计中采用了一种基于字符编码的二步字符索引

算法,它将比固定行宽的基于字符编码的逐字符索引算法节省更大的内部存储空间,下面的章节将从介绍该算法原理和特点入手,提出 OSD 的硬件实现方案。

1.1.1 基于字符编码的二步字符索引算法原理

字符编码是将 OSD 菜单中所显示的字符按字符点阵缓存区内的存储位置顺序进行编码。设菜单中字符尺寸为 $C_{width} \times C_{height}$ (bit);菜单共显示 m 行字符;每行显示 n 个字符;字符编码为

$N_{(i,j)}$, (i,j) 表示字符在菜单内的位置; 存储区存储位宽为 C_{width} (bit)。索引菜单内第 i 行第 j 列字符时, 需要首先从菜单存储区内找到相应字符的字符编码 $N_{(i,j)}$, 菜单存储区地址定位如公式(1)所示

$$addr_{(i,j)} = addr_{(0,0)} + (i-1)n + j - 1 \quad (1)$$

式中: $addr_{(0,0)}$ 表示菜单存储区的首地址。读取出的字符编码 $N_{(i,j)}$ 将被转换为相应字符点阵信息在字符点阵存储区的存储首地址。地址转换如公式(2)所示

$$Char_addr_{(i,j)} = Char_addr_{(0,0)} + C_{height} \times (N_{(i,j)} - 1) \quad (2)$$

式中: $Char_addr_{(0,0)}$ 表示字符点阵信息存储区的首地址。字符点阵存储区存储位宽为 C_{width} (bit), 每个字符在字符点阵信息存储区内共占 C_{height} 个地址空间, 即字符编码为 $N_{(i,j)}$ 的字符占地址范围为 $Char_addr_{(i,j)}$ 到 $Char_addr_{(i,j)} + C_{height}$ 。

逐字符索引算法是将空格按照字符来进行编码, 菜单每行固定显示 n 个字符, 字符数小于 n 的菜单行由空格来补齐。菜单采用固定显示宽度, 使相应的存储结构很规则, 字符索引电路原理简单且易于实现, 只需要根据菜单行字符数 n 就可以得到相应行所显示的字符点阵信息在储存区中的首地址。但该结构对存储器的使用量较大, 存储空间为: $m \times n \times C_{height} \times C_{width}$ (bit), 如图 2(a), 其中“空格”(编码为 28)会占用大量存储区资源。

为了减少无效信息(空格)对存储区的占用, 本设计在原有字符编码基础上提出了一种新的两步字符索引算法。设第 k 幅菜单中显示 n_k 行字符, 菜单第 i 行显示 q_i 个字符, 其中 n_k 存储于菜

单行标号寄存器中, 用于标识当前菜单显示的字符行数; q_i 存储于行字符数存储区中, 该存储区深度为 $n_k - 1$ (bytes), 即第 k 幅菜单内各行的字符数。具体的二步索引算法工作原理如下: 根据 n_k 控制 k 幅菜单内所需要显示的行数, 即确定行字符数计数器的刷新次数, 从而确定菜单中各行所显示字符的个数。第 k 幅菜单中第 i 行第 j 列字符的编码信息在菜单存储区的地址定位如公式(3)所示

$$addr_{(i,j)} = addr_{(0,0)} + \sum_{x=0}^{i-1} q_x + (j-1) \quad (3)$$

由 q_i (行字符数) 控制读取的每行显示字符的字符编码 $N_{(i,j)}$, 可通过公式(2)得到相应字符在字符点阵存储区的存储首地址。在二步索引算法中, 由菜单显示字符行数 n_k 首先索引到菜单中第 i 行的显示字符数 q_i , 根据 $q_1 \sim q_i$ 查询到该行第 j 个字符的字符编码 $N_{(i,j)}$ 。由于 q_i 指示每行显示的字符数, 所以菜单的字符编码信息可以紧密存储在缓冲区中, 即菜单每行存储的字符数采用非定长方式, 如图 2(b), 可以看到, 二步字符索引法大大降低了所需的存储区空间。

1.1.2 基于二步字符索引算法的 OSD 硬件实现

图 1 为该索引算法的硬件实现结构, OSD 内部总体上分为两大部分: 作为 OSD 的数据缓存的片内存储部分以及 OSD 的逻辑控制部分。

(1) 片内存储部分

主要包括 6 组存储区或寄存器组, 分别为:

Character RAM(字符点阵信息缓存区), 主要用于缓存 OSD 菜单显示所需字符点阵信息。

Menu RAM(菜单存储区), 主要用于缓存

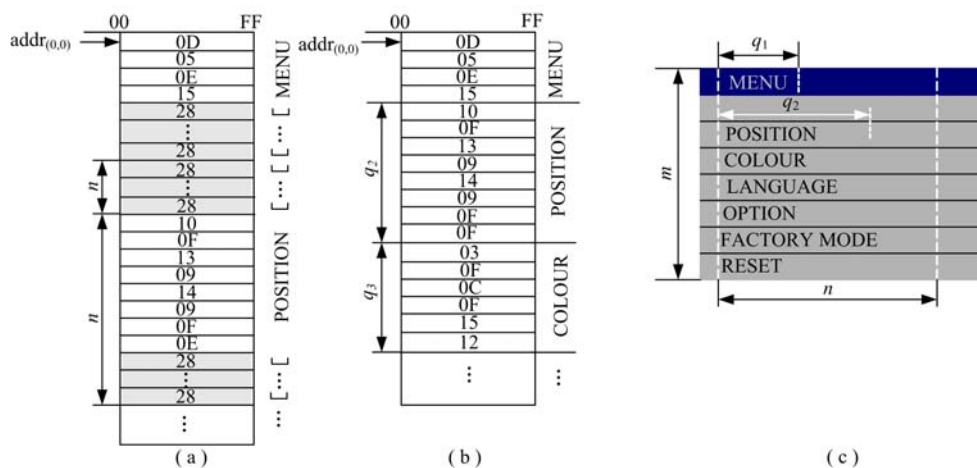


图 2 (a) 逐字索引菜单存储结构; (b) 二步索引菜单存储结构; (c) 菜单效果图;

Fig. 2 (a) The structure of literal index memory; (b) The structure of two step index memory; (c) The chart of menu

OSD 菜单画面内所显示字符的字符编码信息。

Buffer RAM(菜单生成缓存区),用于缓存经过点阵重组以后的字符点阵信息。

Chars_line RAM(菜单行内字符数缓存区),用于缓存菜单的行字符数信息,为菜单内的字符索引提供参数。

Lines_registers(菜单行数寄存器组),用于缓存各菜单的行数信息,为各菜单字符地址重组提供定位信息。

Register Group(工作寄存器组),用于缓存 OSD 工作时所需寄存器值。

(2)OSD 逻辑控制部分

OSD 逻辑控制部分主要包括点阵重组、菜单层控制、颜色选择、地址生成等功能模块,参见图 1。

OSD 主控电路,主要功能是根据输出视频的场同步和行同步信号,以及菜单的水平 and 垂直开始位置寄存器值确定输出 OSD 菜单内容的时刻,并通过判断 Mode(无输入视频)、Osd_en(菜单显示)、Osd_dis(取消菜单显示)等信号,达到对行、场的计数,控制 Layer_select 模块和 RGB_select 模块,协同外部视频叠加模块,实现菜单和视频信号的实时叠加。地址生成(Address Generate)电路根据菜单号(MENU_NUM)分别选取菜单行数寄存器组(Lines_registers)和行内字符数缓存区(Chars_line RAM)中相关菜单的行数和行字符数,通过对行字符数的计数,将菜单缓存区(Menu RAM)中的相应菜单画面的字符索引信息转换成相对应的字符点阵缓存区(Character_Ram)中字符点阵的地址,以读取相应字符点阵数据。硬件结构如图 3。其中计数器 line_Num_cnter 和 Char_length_cnter 分别用来对菜单内行数和各行中字符数进行计数。

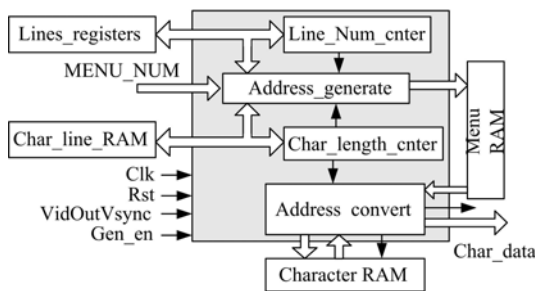


图 3 地址生成电路的结构框图

Fig. 3 The block diagram of address circuit

菜单层控制(Layer Select)电路用于生成并输出 OSD 菜单,针对各菜单和操作的层选择,在各个计数器的控制下,产生各层选择模块的使能信号以及标识背景层、标题层、激活层等信号,以方便颜色选择电路对相应层的颜色进行选择 and 配置。设计中共分为 7 个层(如图 4)。层混合叠加电路结构如图 5 所示。

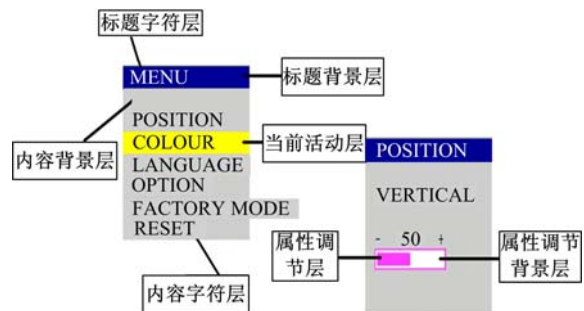


图 4 OSD 的层划分

Fig. 4 Partition of OSD layer

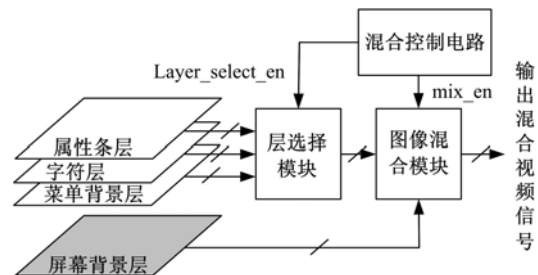


图 5 层混合叠加电路结构

Fig. 5 The structure of layer mixed circuit

1.2 视频叠加电路

视频叠加子模块根据显示驱动电路输出视频流的行、帧同步信号,模式识别输出的 Mode(无视频)以及 OSD 子模块输出的 Mix_en(叠加控制)信号,将视频图像与菜单画面的图像按照一定权值进行叠加,实现菜单显示和透明化等效果,处理后的视频流通过显示缓存送至 LCD 屏进行显示。硬件实现如图 6 所示。

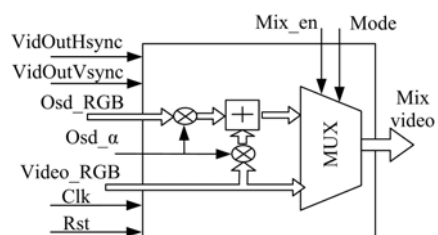


图 6 视频叠加模块框图

Fig. 6 The block diagram of video overlapped module

2 OSD 电路的 FPGA 实现及功能验证

设计在 Xilinx 公司的 ISE6.3 软件环境下,使用 Verilog HDL 硬件描述语言对其电路逻辑进行描述,并以 Xilinx 公司 xc2v1500bg575-4 型为核心芯片的 FPGA 仿真验证平台对其进行硬件实现及功能验证。FPGA 验证平台架构如图 7 所示。

验证平台输入模拟视频信号经 SAA7111A 芯片电路 A/D 采样转变为数字视频信号接入 FPGA 验证平台。经过视频处理电路去隔行、尺寸缩放等处理的视频信号在图像混合电路中

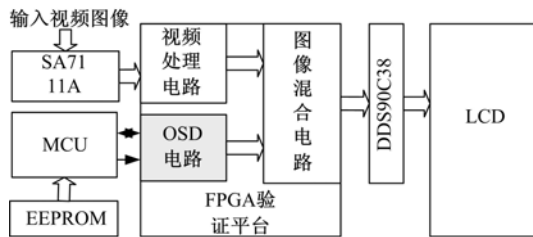


图 7 FPGA 验证平台架构

Fig. 7 The block diagram of FPGA validate

对两种字符索引算法下实现的 OSD 电路进行验证比较。以生成图 8 中所示菜单为例分析两种算法下 OSD 字符索引电路对存储器资源的使用情况,将结果列于表 1 中。

表 1 两种 OSD 字符索引结构资源统计

Table 1 Resource of two OSD character index structure

模块名称	所需资源	
	二次索引/byte	逐字索引/byte
字符编号存储器	50	96
行字符数存储器	8	0
字符行寄存器	1	0
总计	59	96

从表 1 中可以看出,以二步索引算法实现的字符索引电路使用了 8 个 bytes 的行字符数存储器和 1 个 byte 的字符行寄存器,而以逐字索引算法实现的字符索引电路在这两类存储器上的使用量均为 0。但是,后者在字符编码存储器的使用上却达到了 96 bytes,远远多于前者(50 bytes)。从表 1 中可以看到,前者对存储器资源的总使用量比起后者减少了大约 38%。随着菜单尺寸的

增加和显示的字符信息的增加,二次索引算法对存储器资源的节省效果也会更加显著。

对芯片的 OSD 显示与视频叠加功能的验证,图 8 和图 9,可以看到,OSD 菜单可以正常显示,并能够进行不同层间菜单的实时切换。

从图 10 可以看到,调节 OSD 菜单水平(见图



图 8 OSD 主菜单的屏上效果和界面

Fig. 8 The screen effect and interface of OSD main menu

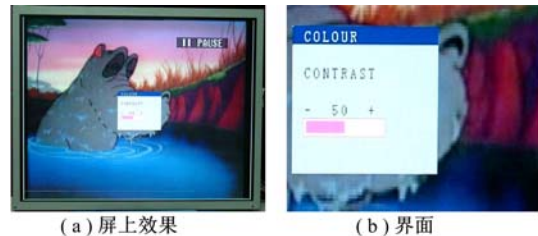


图 9 OSD 二级菜单屏上效果和界面

Fig. 9 The screen effect and interface of OSD second menu



图 10 OSD 菜单的水平和垂直位置调节

Fig. 10 Horizontal adjust and vertically adjust



图 11 OSD 菜单的透明度调节

Fig. 11 The diaphaneity adjust

(a)或垂直(见图(b))位置,OSD 显示位置能在整屏范围内进行实时调整;从图 11 可以看到,当调节 OSD 菜单透明度时,如从透明度值为 74 的(a)图调节至透明度值为 25 的(b)图,OSD 菜单透明度明显改变,证明 OSD 菜单可以和输出视频流按照透明权值进行实时叠加显示。

3 结束语

针对 OSD 电路中以存储器为硬件资源的主要开销这个特点,提出了采用二步索引算法实现的一种改进型字符索引结构的 OSD 电路。引入字符行寄存器和行字符数存储器,通过对行字符数和字符编码的二步索引,从而得到了菜单的显示信息同时大大的降低了对存储器资源的使用。该算法的硬件结构简单,易于实现,在实现了同样的电路功能的前提下,大大节省了硬件资源的开销。设计实现的 OSD 单元拥有完全的自主知识产权,采用自主设计硬件多混合器结构实现 OSD 图像分层混合显示。其中 OSD 核具体实现的功能如下:

- (1) 与视频信号的叠加;
- (2) 支持单窗口菜单显示;
- (3) 支持字符不透明效果;
- (4) 支持 6 种菜单面板前景和背景颜色的选择;
- (5) 通过菜单功能按键对系统进行复位;
- (6) 菜单显示时间的调节;
- (7) 调节系统显示亮度、色度和色温值;
- (8) 控制 OSD 菜单在显示屏上的显示位置;
- (9) 通过菜单功能按键调节系统寄存器值。

参考文献:

[1] Benbassat Gernard. Window based graphics for digital set top box[J]. International Conference of IEEE

Consumer Electronics, 1997, 6:8-9.

- [2] 张贻雄,刘鹏,王卫东,等. 媒体处理系统芯片中的 OSD 单元设计及应用[J]. 电视技术,2005,43(8): 43-45.
Zhang Yi-xiong, Liu Peng, WANG Wei-dong, et al. Design and application of OSD unit in multimedia system-on-chip[J]. Video Engineering, 2005, 43(8): 43-45.
- [3] 高磊,屠震涛. 嵌入式阵列模块在屏幕显示中的应用[J]. 电视技术,2003(5):57-58.
Gao Lei, Tu Zhen-tao. Application of embed array block in on-screen-display[J]. Video Engineering, 2003(5):57-58.
- [4] 盛磊,徐科军. 液晶显示驱动板的设计与实现[J]. 电视技术,2005(2):53-55.
Sheng Lei, Xu Ke-jun. Design and implementation of LCD monitor driver board[J]. Video Engineering, 2005(2):53-55.
- [5] 田明,王群生. 实时有效的 OSD 系统结构的建立与分析[J]. 电视技术,2003(9):56-58.
Tian Ming, Wang Qun-sheng. Setting-up and analysis a real-time and effective OSD system[J]. Video Engineering, 2003(9):56-58.
- [6] 盛磊,徐科军. 数字在屏幕显示控制核的设计与 FPGA 实现[J]. 上海交通大学学报,2006, 6(40): 762-766.
Sheng Lei, Xu Ke-jun, Chen Zhi-yuan, et al. The design and FPGA implementation of digital OSD controller[J]. Journal of Shanghai Jiaotong University, 2006, 40(6):762-766.