

(6) 485-488

## LR3991语音合成芯片的性能研究

侯榆青 刘党辉<sup>✓</sup> 刘明靖

TN912.33

(西北大学电子科学系, 710069, 西安; 第一作者33岁, 女, 讲师)

**摘要** 利用语音合成芯片 LR3991 辅以各种外围电路设计了一套开发系统。在此系统下, 对 LR3991 芯片一些未揭示功能进行了深入研究, 得到几点有实用价值的结果。它对于有效地进行 LR3991 芯片应用系统的开发具有重要的意义。

**关键词** LR3991 语音合成芯片; 开发系统; SRAM 索引区; 无声压缩

**分类号** TN912

夏普 LR3991 是一种采用 ADPCM 编码的大规模 CMOS 语音合成芯片<sup>1</sup>, 其外部语音数据存储单元可选用 1 至 4 片 SRAM 或 EPROM, 或两者的混合连接。这种语音合成芯片可以很方便地与话筒、放大器及单片机连接, 组成各种语音合成应用系统。

利用 LR3991 芯片设计了一套开发系统, 并用此系统对 LR3991 芯片的功能进行了深入地研究。开发系统总体组成框图如图 1 所示。本系统主要由五大部分组成: 操作管理控制、语音电路、通讯电路、数据掉电保护电路和语音数据固化部分。

整个系统工作原理如下: 以 8031CPU 为管理中心, 监控程序固化在一片 27256Kbit 的 EPROM 存储器中; 通过一片 74LS373 与 8031 P1.5, P1.6, P1.7 口组成 3×8 键盘结构; 译码器 74LS138 提供 8031 读写 SRAM, LR3991, 8155, 8255 的片选信号; 指示灯 LED 用来指示工作状态, 8031, 8255, 8155 采用高电平复位, LR3991 采用低电平复位; 语音数据掉电保护电路可使掉电后不丢失数据。通过键盘和微机的操作控制, 可完成语音的录放, 数据的固化、分析、编辑、保存。

在 LR3991 应用系统的开发过程中, 笔者对该芯片的使用说明书中未作明确交代, 但对实际应用中有重要意义的某些功能进行了探讨, 得到以下有价值的结果。

## 1 SRAM 中的索引区

在对 LR3991 录音时, 芯片会自动将一些设置参数写入 SRAM 存储器中, 这些参数的具体存放位置及存放格式, 资料未见报道<sup>[1,2]</sup>。研究表明, 在第一片 SRAM 中从 800 H 到 8F8 H 是索引区, 此区以 D3, D8, B5 这 3 个字节为开始标志, 接着开始存储各语音段的索引信息。从 8F9 H 开始才是语音数据存储区。以下是一次实验中 SRAM 索引区的数据:

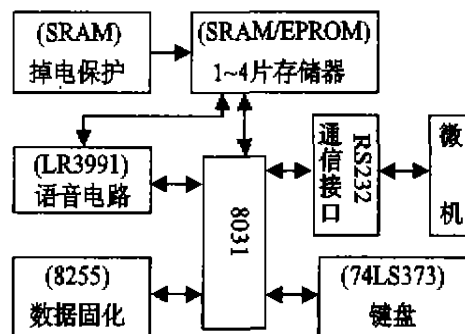


图1 LR3991开发系统的组成

Fig. 1 The Construction of the Development System of LR3991

• 陕西省教委专项基金资助课题

收稿日期: 1996-11-20

•• SHARP Corporation Technical Literature for LR3991, 1990

```

800 H:D3 D8 B5 00 11 C8 47 00 A0 01 C8 67 02 A0 02 C8
810 H:87 04 A0 03 C8 A7 06 00 00 00 00 00 00 00 00
...      ...      ...
8F0 H:00 00 00 00 00 00 00 00 E7 E7 E7 37 80 80 80

```

现对各部分加以解释。

(1)803 H 字节表示存储器是否分配完,分配完为04,否则为00。

(2)804 H 字节表示校验,对当前段号及结束地址进行总校验后,校验结果写入804字节,每进行1次录音操作,此字节重写1次。

(3)805 H,806 H,807 H 这3个字节的 C8,47,00表示第一语段数据在 SRAM 中的起始地址。更改此地址,可以扩大 SRAM 索引区,增加放音语段,其中 C8,47,00为位址,按00,47,C8的顺序右移3位,得到字节地址8F9H。

(4)808 H 字节包含两个信息。其中高4位表示是否分配了存储区,分配过存储区,高4位为 A,未分配存储区,为8,低4位表示录音比特率,可取0,1,2,3分别表示比特率为32,24,24,18Kbps。改变此字节信息,可使录/放音使用不同的比特率,如80 $\leftrightarrow$ 82,81 $\leftrightarrow$ 83的转换。

(5)809 H 字节为语段号,未设定段号时的默认值为0,在 SRAM 模式下,按厂家说明 LR3991只能录/放32个语段,但通过编辑段号可以增加语段,固化到 ROM 中便可放音128个语段。

(6)80AH,80BH,80CH3个字节为语段(第一段)结束地址(位地址),同时也是下一语段起始地址,以后每5个字节表示一段信息。例如紧跟着的 A0,02,C8,87,04代表已分配了存储区,比特率为32Kbps,段号为2,结束地址为90F9H。

若存储器中索引区信息全部被删除,则校验位变为 F0,若用初始化命令,则 SRAM 索引区清空(除保留默设的 D3,D8,B5,00,FF,C8,47,00外),校验位变为 FF。实际上相应的数据段依然存在,只要重写索引区,便可放出录音。

## 2 LR3991的存储器自动管理功能

LR3991有自动存储器管理功能,可以更有效地使用存储空间。这主要体现在删除和预置命令的使用上。

### 2.1 对 DEL 命令的执行

当对话段不分配存储区时,用 DEL 命令删去某段,则索引区中相应的段信息被删去,后面的段信息前移(图2)。因此,任何时候也不会发生像 T6668芯片那样数据可能相互覆盖的现象。

若对话段分配存储区,则用删除命令 DEL 后,索引区中相应信息位(如 A0)变为20,其余不变。该段语音数据仍然占据存储空间,只要恢复索引区中相应信息位的值,仍能放出“删除”了的语音。要彻底删除,必须用 PRSET 命令。

### 2.2 MAXSET 命令和 PRSET 命令的比较

这两个命令都可用来设置录音时间,但又有很大不同。用 MAXSET 设置了录音时间后,此设置一直保留到再次重新设置。若录音过程提前结束,则不占多余的存储区。用 PRSET 0命令,每录一段需重新设置1次,且即使提前结束录音,仍会占用全部分配空间。

删除前

删除后

再录

段1	段2	段3	空
空	段1	段3	
段1	段3	段4	空

图2 删除并改变信息内容

Fig. 2 Deleting and Changing the Message Contents (SRAM Contents)

### 3 LR3991的无声压缩功能

为了利用有限的存储空间,LR3991还采用了一种压缩编码方法。通过使用 VDET 命令可设置“静”态阈值(低于此阈值认为无声),在录音过程中,先判断输入信号是否大于“静”态阈值,直至大于“静”态阈值的信号出现,才开始编码存储,然后按下面方式统一编码。即对小于“静”态阈值的“静”态信号,计算并存储“静”态持续时间,只对大于“静”态阈值的信号进行编码和存储。这样可节约存储空间,放音时可还放出原录音。若使用 CMPRS 命令,则压缩部分不能放出,放音成为连续。

### 4 电源备用模式下各引脚电平情况

实验结果表明,当 LR3991处于电源备用模式时,除命令状态口 DB0—DB3处于  $V_{SS}$  低电平外,其他地址、数据输出信号不发生变化,并不像厂家使用说明所说的处于高阻态。此时 LR3991不能接收任何命令,除非恢复到正常工作方式(使 PDWN=0)。在正常工作状态,所有地址线  $A_0 \sim A_{13}$ ,除  $A_1, A_4, A_{11}$  为高电平,其余均为低电平(附表)。

附表 正常状态下各引脚电压状态/V

Tab. The Voltage State of Each Leg under Normal Condition

引脚	DB0	DB1	DB2	DB3	$\overline{CS}$	$\overline{WR}$	$\overline{RD}$	$\overline{CE1}$	$\overline{CE2}$	$\overline{CE3}$	$\overline{CE4}$	$\overline{WE}$	$\overline{OE}$	$D_0$	$D_1$	$D_2$	$D_3$	$D_4$	$D_5$	$D_6$	
电压	5	5	5	5	0	5	5	5	5	5	5	5	5	5	5	5	5	5	5	5	5
引脚	$D_7$	$A_0$	$A_1$	$A_2$	$A_3$	$A_4$	$A_5$	$A_6$	$A_7$	$A_8$	$A_9$	$A_{10}$	$A_{11}$	$A_{12}$	$A_{13}$	$A_{14}$	$A_{15}$	$A_{16}$	$A_{17}$	$A_{18}$	
电压	5	0	5	0	0	5	0	0	0	0	0	0	5	0	0	0	0	0	0	0	0

### 5 LR3991的1M 引脚的使用

LR3991的1M 引脚接到  $V_{SS}$ 或  $V_{DD}$ 电平上,可实现同时外接4片256Kbit 或4片1Mbit 存储器。正确做法是,当与1Mbit 存储器连接时,1M 引脚应接到  $V_{DD}$ 电平上,当与256Kbit 存储器连接时,1M 引脚应接到  $V_{SS}$ 电平上。当 LR3991与1Mbit 连接时,若错把1M 引脚接到  $V_{SS}$ 电平上,1Mbit 存储器被当作256Kbit 使用,可正常录放。当 LR3991与256Kbit 存储器连接时,若错把1M 引脚接到  $V_{DD}$ 电平,256Kbit 存储器被当作1Mbit 使用。

此时可分为以下3种情况。

(1)已录音空间小于或等于256Kbit 存储空间7FFFH时,能正常放音。

(2)录音空间大于7FFFH,小于7FFFH+800H时,所录音仍可正常放出。由于低15位地址在高一位变号时重复循环,使得原0000H~7FFFH与8000H~87FFH实际上对应相同的存储单元,这样后存入的语音数据覆盖了先存入的语音数据。尽管这样,由于索引区是从800H到8F8H,语音数据区从8F9H开始。这些空间仍未覆盖,因而仍能正常录放。

(3)录音空间大于8800H时,由于地址重叠,索引区被覆盖,放音时,由于找不到相应的录音信息不能放音。不能用 DEL 命令删除所录信息,这样会使 LR3991一直处于忙状态, (BUSY=1)不接受任何指令,即使 STOP, INIT 命令也不接受。若已经用了 DEL 出现上述情况,可通过复位来解决。

LR3991地址输出线的特点是从00000H~7FFFFH(1M接  $V_{DD}$ 时)或从00000H~1FFFFH(1M接  $V_{SS}$ 时),地址输出值一直增加,而相应的 $\overline{CE1} \sim \overline{CE4}$ 依次有效。利用这个特点,还可外接512K, 2M, 4M等类型存储器。例如当1M 引脚接  $V_{DD}$ 时,外接两片2M EPROM,连线如图3(a)或(b)。

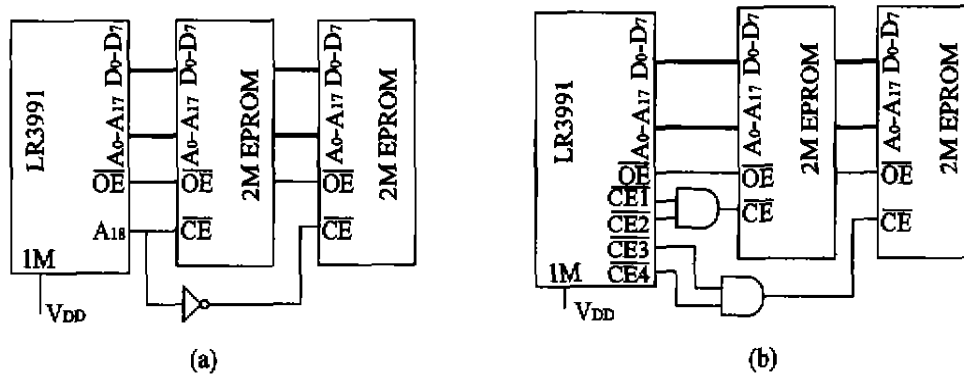


图3 LR3991与2片2M EPROM 的连接

Fig. 3 The Jointment between LR3991 and Two 2M EPROM

本研究对有效地进行 LR3991 芯片应用系统的开发具有重要的实际意义,同时对于其他类似语音芯片的开发应用也有一定的参考价值。

## 参 考 文 献

- 1 田中伸一. 音声録音再生ボードの制作. トランジスタ技術, 1990, 27(6): 517~528

责任编辑 张银玲

## A Study of the Fuctions of LR3991 Speech Synthesizer

Hou Yuqing Liu Danghui Liu Mingjing

(Department of Electronical Science, Northwest University, 710069, Xi'an)

**Abstract** A development system is set up by using LR3991 Speech synthesizer part and some of its external circuits. Some unrevealed functions of LR3991 speech synthesizer are studied with the development system. Some valuable conclusions are got, which will be very useful in efective development of LR3991 applied system.

**Key words** speech synthesizer; development system; SRAM index region; compression of soundless part

## ·学术动态·

## 西北大学“211工程”重点建设项目

## 区域环境与可持续发展学科

(1)项目定义:①项目名称:区域环境与可持续发展学科;②项目所属领域:环境保护。

(2)承担本项目的重点学科点:环境科学、区域科学。

(3)涉及的其他学科点:生物学、环境化学、环境地质学、环境经济学、管理科学。

(4)项目建设整体目标:通过本项目建设,使西北大学成为陕西和中西部地区环境科学人才培养基地,成为陕西和中西部地区环境与可持续发展研究中心。在生态脆弱区重大资源、环境问题决策与生态预警的研究方面达到国内领先水平;在城市与乡村人类居住区环境与污染防治,以及区域资源、环境动态监测及遥感信息技术处理方面达到国内先进水平。重点建设环境规划与管理、环境工程等本科及硕士专业,争取建立环境科学与工程博士点。

(薛 鲍)