

# 基于自适应遗传算法的模拟电路的电路级综合

金力, 刘桥

(贵州大学电子科学系, 贵州贵阳 550025)

**摘要:** 利用准精确惩罚函数法构造出价格函数, 并且采用自适应遗传算法, 进行电路级综合, 以获得全局最优解。实验结果表明: 利用本方法可以快速设计出满足性能指标的 CMOS 运算放大器。

**关键词:** 自适应遗传算法; 准精确惩罚函数; 电路级综合; 价格函数; 模拟集成电路

**中图分类号:** TN402   **文献标识码:** A   **文章编号:** 1008-309(2006)03-0046-04

随着集成电路工艺技术的突飞猛进, 人们对数模混合电路和系统的需求越来越迫切。对于数字集成电路而言, 已经有许多成熟的自动化设计技术和工具能够在短时间内将设计者的设计思想转换成电路拓扑或物理版图, 而模拟集成电路的自动化设计技术和工具则相当缺乏。

现有的部分模拟电路综合工具(如 FDAADS 系统等)采用了“电路性能评估器+数学优化机”的设计模式, 其在电路参数的优化过程中采用了下降单纯形法及模拟退火法等优化算法<sup>[1]</sup>。该综合工具的主要缺陷在于:

1. 需要提供尽可能好的起始迭代点。如起始迭代点与最终的优化解相差过大, 则待优化的参数可能收敛于局部最优解。

2. 由统计优化算法(如模拟退火法)向确定性优化算法(如下降单纯形法)过渡时的退火温度  $T$  难以确定。若  $T$  靠近最终退火温度  $T_{stop}$ , 则虽然对模拟退火法的全局收敛性没有什么影响, 但所减少的计算量非常有限; 反之, 若  $T$  比较靠近初始退火温度  $T_0$ , 则虽然可以大幅度减少计算量, 但却会冒损失全局收敛性的风险。

针对上述问题, 本文提出了一种基于自适应遗传算法的优化技术来进行模拟集成电路的电路级综合。

## 一、模拟电路的电路级综合方法

### (一) 价格函数的构造

模拟电路的电路级综合问题可以转化为以下的数学问题

$$\begin{cases} \min \sum_i f_i(x) \\ s.t. \quad g_i(x) \leq 0, \quad i = 1, \dots, m \end{cases} \quad (1)$$

收稿日期: 2005-12-14

基金项目: 国家自然科学基金资助项目(60566001); 贵州省科技厅工业攻关项目(黔科合 GY[2005]3006); 贵州省优秀科技教育人才省长基金(黔省专合字[2005]106 号)

作者简介: 金力(1974-), 男, 安徽合肥人, 硕士研究生, 研究方向: 电子设计自动化

其中,  $f_i(x)$  为目标函数, 表征电路的实际性能与设计要求的偏离幅度;  $g_i(x)$  是电路本身须满足的一些约束条件;  $x$  表示待优化的电路参数组。

本文采用了准精确惩罚函数法<sup>[2]</sup>来构造价格函数, 其步骤如下:

1. 首先将 (1) 式的多约束优化问题转换为以下的无约束最小化问题

$$\min f(x, \alpha) = \sum_i f_i(x) + \ln \left\{ 1 + \sum_{i=1}^m \exp[ \rho g_i(x) ] \right\} \quad (2)$$

(2) 式中  $f_i(x)$  的构造如下<sup>[3]</sup>:

当要求电路的第  $i$  项性能  $perf_i(x)$  大于等于设计要求  $spec_i$  时 (如开环增益和带宽等性能), 对应的目标函数定义为

$$f_i(x) = \exp[ \omega_i (1 - perf_i(x) / spec_i) ] \quad (3)$$

当要求电路的第  $i$  项性能  $perf_i(x)$  小于等于设计要求  $spec_i$  时 (如静态功耗和芯片面积等性能), 对应的目标函数定义为

$$f_i(x) = \exp[ \omega_i (perf_i(x) / spec_i - 1) ] \quad (4)$$

其中, 式 (2) 中的  $\alpha$  在数值上等于原问题所有拉格朗日乘子之和, 而式 (3) 和 (4) 中的  $\omega_i$  则为各性能项的权值。

2. 将 (2) 式的无约束最小化问题转换为以下的无约束最大化问题

$$\max F = \begin{cases} C_{\max} - f, & \text{当 } C_{\max} > f \\ 0, & \text{其它情况} \end{cases} \quad (5)$$

其中  $C_{\max}$  是一个给定的大数, 式 (5) 所示函数即是所构造的价格函数, 它可作为自适应遗传算法中的适应度函数。

## (二) 优化算法概述

### 1. 传统遗传算法的缺陷

遗传算法作为一种模拟生物界自然选择思想和自然遗传机制的全局随机搜索算法, 其主要优点是群体搜索策略和群体中个体之间的信息交换, 且搜索过程不依赖于梯度信息。

但传统的遗传算法存在易发生过早收敛 (早熟) 以及在进化后期搜索效率较低等缺陷。这是因为在传统的遗传算法中, 交叉概率  $p_c$  和变异概率  $p_m$  等控制参数与种群的进化过程无关, 自始至终保持定值。而近年来的研究表明, 交叉概率  $p_c$  和变异概率  $p_m$  的选择是影响遗传算法行为和性能的关键所在, 直接影响算法的收敛性。因而针对不同的优化问题, 需要反复实验来确定  $p_c$  和  $p_m$ , 这是一项繁琐的工作, 而且很难找到适应于每个问题的最佳值。

### 2. 自适应遗传算法的基本原理及控制参数的调整

针对传统遗传算法存在的问题, 本文采用自适应遗传算法<sup>[4]</sup>作为优化算法, 即采用动态自适应技术来调整遗传算法的控制参数。其基本思想是使  $p_c$  和  $p_m$  能够随适应度自动改变。当种群各个体适应度趋于一致或趋于局部最优时, 使  $p_c$  和  $p_m$  增加, 而当种群适应度比较分散时, 使  $p_c$  和  $p_m$  减少。同时, 对于适应度高于种群平均适应度的个体, 对应于较低的  $p_c$  和  $p_m$ , 使该解得以保护进入下一代; 而低于平均适应度的个体, 相对应于较高的  $p_c$  和  $p_m$ , 使该解被淘汰掉。因此,

自适应的  $p_c$  和  $p_m$  能够提供相对某个解的最佳  $p_c$  和  $p_m$ , 该算法在保持群体多样性的同时, 保证了遗传算法的全局收敛性。

(三) 总体设计流程图

基于自适应遗传算法的模拟电路的电路级综合流程图见图 1 所示。

二、电路级综合实例

本文以图 2 所示的两级 CMOS 运算放大器<sup>[5]</sup>为例来验证本文中的电路级综合方法的效果。

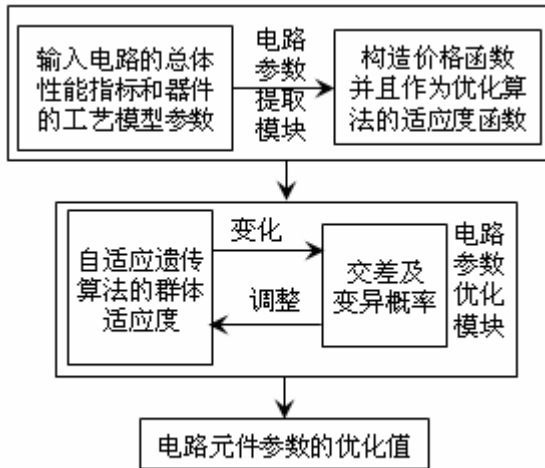


图1 模拟电路的电路级综合流程图

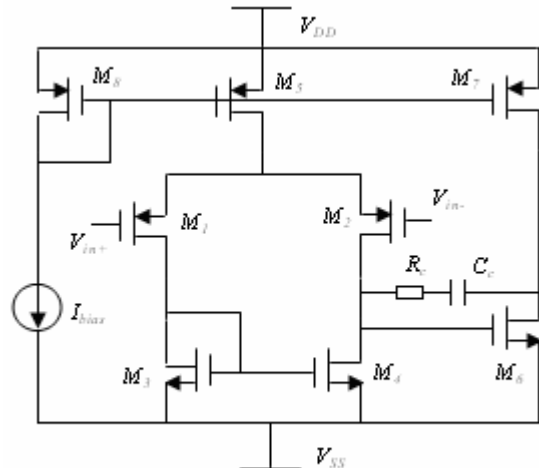


图2 两级CMOS运算放大器

图 2 所示为一基本的两级 CMOS 运算放大器。它由两级放大器组成,  $M_1, M_2$  组成源耦合对差分输入管,  $M_3, M_4$  为其有源负载, 同时完成双端输入到单端输出的转换, 输出级为  $M_6$  和  $M_7$  组成的有源负载共源放大级。偏置部分由  $M_8$  和电流源  $I_{bias}$  组成, 用来确定差分输入级和输出级的工作电流。其中  $M_5, M_7$  和  $M_8$  构成比例恒流源系统,  $C_c$  为密勒补偿电容。

电路中共有 18 个设计参数:  $W_1 \sim W_8, L_1 \sim L_8, C_c$  及  $I_{bias}$ 。

表 1 为采用图 3 电路时用户提出的设计要求, 表 2 为在表 1 的设计要求下采用本文中的电路级综合方法所优化出的电路参数值。将  $V_{DD}$  设为 5V,  $V_{SS}$  设为 0V, 共模输入电压设为 2.5V, 分别采用 HSPICE level 1 模型 (长沟道模型) 和 HSPICE level 3 模型 (短沟道模型) 进行验证。表 3 和表 4 均表示在相同的电路性能约束下采用自适应遗传算法的优化设计结果和 HSPICE 的仿真结果, 其中表 3 采用的是 HSPICE level 1 模型, 而表 4 采用的是 HSPICE level 3 模型。

表 1 用户提出的设计要求表

电路性能	性能要求
静态功耗	$\leq 5mW$
开环直流增益	$\geq 80dB$
单位增益带宽	$\geq 40MHz$
相位裕量	$\geq 60^\circ$
压摆率	$\geq 10V/\mu s$
共模抑制比	$\geq 60dB$
等效输入噪声	$\leq 300nV/\sqrt{Hz}$
面积	$\leq 10000\mu m^2$

表 2 采用电路级综合方法优化出的电路参数值

电路参数	数值	电路参数	数值
$W_1=W_2$	$230.5\mu m$	$L_1=L_2$	$0.8\mu m$
$W_3=W_4$	$140.5\mu m$	$L_3=L_4$	$0.8\mu m$
$W_5$	$70\mu m$	$L_5$	$0.8\mu m$
$W_6$	$580.5\mu m$	$L_6$	$0.8\mu m$
$W_7$	$135.5\mu m$	$L_7$	$0.8\mu m$
$W_8$	$2\mu m$	$L_8$	$0.8\mu m$
$C_c$	$3.5pF$	$I_{bias}$	$10\mu A$

### 三、结束语

本文的创新之处在于提出了一种基于自适应遗传算法的模拟电路的电路级综合方法, 该方法利用准精确惩罚函数法构造出价格函数作为优化算法的适应度函数, 并采用动态自适应技术来调整优化算法中的控制参数, 从而提高电路的设计精度和全局优化能力。实验结果表明, 利用本文的方法可在较短时间内实现对 CMOS 运算放大器等模拟电路的电路级综合。

表3 相同的电路性能约束下的电路级综合结果与仿真结果(采用 HSPICE level 1 模型)

电路性能	静态功耗	开环直流增益	单位增益带宽	相位裕量	压摆率	共模抑制比	等效输入噪声
性能要求	$\leq 5mW$	$\geq 80dB$	$\geq 40MHz$	$\geq 60^\circ$	$\geq 10V/\mu s$	$\geq 60dB$	$300nV/\sqrt{Hz}$
优化设计结果	4.98mW	89dB	86.5MHz	60°	88V/ $\mu s$	91.5dB	$300nV/\sqrt{Hz}$
仿真结果	4.95mW	89.6dB	81.5MHz	65°	93V/ $\mu s$	95dB	$285nV/\sqrt{Hz}$

表4 相同的电路性能约束下的电路级综合结果与仿真结果(采用 HSPICE level 3 模型)

电路性能	静态功耗	开环直流增益	单位增益带宽	相位裕量	压摆率	共模抑制比	等效输入噪声
性能要求	$\leq 5mW$	$\geq 80dB$	$\geq 40MHz$	$\geq 60^\circ$	$\geq 10V/\mu s$	$\geq 60dB$	$\leq 300nV/\sqrt{Hz}$
优化设计结果	4.98mW	80dB	48.5MHz	60°	88V/ $\mu s$	96.5dB	$300nV/\sqrt{Hz}$
仿真结果	4.98mW	80.2dB	45.5MHz	64°	93V/ $\mu s$	97dB	$292nV/\sqrt{Hz}$

#### 参考文献

- [1] 李兴仁. A/D 转换器的自动综合[D]. 上海: 复旦大学电子工程系, 2000
- [2] 武金瑛, 王希诚. 一种基于能量准则的结构遗传设计方法[J]. 大连理工大学学报, 2001, 41(5): 530-537
- [3] 易婷, 洪志良. 深亚微米 CMOS 运算放大器的综合[J]. 计算机辅助设计与图形学学, 2004, 16(12): 1631-1639
- [4] 王小平, 曹立明. 遗传算法——理论、应用与软件实现[M]. 西安: 西安交通大学出版社, 2002. 73-74
- [5] Maria D M H, Stephen P B, Thomas H L. Optimal Design of a CMOS Op-amp via Geometric Programming [J]. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 2001, 20(1): 1-21

## A Circuit-Level Synthesis of Analog Circuits Based on AGA

JIN Li, LIU Qiao

(Electronics Department of Guizhou University, Guiyang, China 550025)

**Abstract:** A synthetic circuit-level approach of analog integrated circuits is presented. The method of quasi-exactness penalization function is used to produce cost function. Besides, adaptive genetic algorithm is taken to assure global optimum results. It has been proved that we can design a CMOS operator-amplifier by this approach to meet the requirements rapidly.

**Key words:** Adaptive genetic algorithm (AGA); Quasi-exactness penalization function; Circuit-level synthesis; Cost function; Analog integrated circuits