

# 全数字逆变电源 IIR Butterworth 数字滤波

段 彬, 孙同景, 李振华, 黄长伟, 张光先

(山东大学 控制科学与工程学院, 济南 250061)

**摘要:**提出了一种改进的 Butterworth 滤波方法,能够对逆变焊机副边反馈电流进行有效的滤波,使电流型 PWM 控制器能够在强干扰、高电压和大电流的恶劣环境下高速稳定地工作。首先对信号进行快速傅里叶变换,得到有用信号和噪声的频谱分布。在综合考虑了 FPGA 硬件实现处理速度后,设计了 IIR Butterworth 滤波器,结合移动中值平均滤波的方法改善了单纯 Butterworth 滤波器启动速度和给定变化较大时跟踪速度慢的缺点。仿真和实验结果表明,滤波器具有很好的滤波效果,较小的相移,动态响应快,能够保证逆变焊机精确可靠地工作。

**关键词:**全数字逆变焊机;IIR 数字滤波器;Butterworth;移动平均中值滤波;脉冲噪声

**中图分类号:**TG409 **文献标识码:**A **文章编号:**1671-5497(2009)Sup. 2-0311-04

## IIR Butterworth digital filter for full digital inverter

DUAN Bin, SUN Tong-jing, LI Zhen-hua, HUANG Chang-wei, ZHANG Guang-xian  
(College of Control Science and Engineering, Shandong University, Jinan 250061, China)

**Abstract:** A new method of improved Butterworth filter was proposed to denoise feedback vice-current of inverter effectively and make current-mode PWM controller work fast and steadily in the environment with strong interference, high voltage and large current. First, the signal was analyzed with fast fourier transformation to get the frequency spectrum of useful signal and noise. Then IIR Butterworth filter was designed after analysis of processing speed with FPGA realization. In order to improve the start and tracking speed, moving average median filter was proposed. The simulation and experiment results show the filter is characterized by small phase shift and fast dynamic response. All digital inverter can work accurately and reliably.

**Key words:** full digital inverter; IIR digital filter; Butterworth; moving average median filter; pulse noise

脉冲宽度调制(PWM)驱动信号的产生和控制是全数字逆变焊机的核心,目前国内绝大部分焊机均为模拟驱动。电流型 PWM 电流调节快

速,稳态误差小,在全数字逆变电源中,采取基于主变压器副边电流反馈的同时,用峰值电流进行过流保护,实现了电流闭环的 PWM 生成,保证了

**收稿日期:**2008-11-27.

**基金项目:**国家自然科学基金项目(60374021);山东省自然科学基金项目(Z2006F05).

**作者简介:**段彬(1982-),男,博士研究生.研究方向:全数字逆变电源,智能系统和工业自动化.

E-mail: bduan16@mail.sdu.edu.cn

**通信作者:**孙同景(1948-),男,教授,博士生导师.研究方向:工业自动化、控制理论与应用.

E-mail: tj\_sun@sdu.edu.cn

功率器件及主回路的安全<sup>[1]</sup>。

逆变焊机工作在强干扰、高电压、大电流的复杂恶劣环境中,尤其在逆变器开通和关断时的噪声干扰尤为剧烈和频繁,给副边电流信号的实时获取和 PWM 信号的产生带来了很大困难。实践证明,即使综合考虑了硬件方面滤波(电源滤波、PCB 板的布局布线、阻容滤波等),仍不能满足信号获取的要求,极易造成主变压器偏磁和逆变器爆破等现象,必须进行数字滤波器设计。

本文针对副边反馈电流信号及噪声的特点,对信号进行快速傅里叶(FFT)变换,得到有用信号和噪声的频谱。考虑到滤波和跟踪的效果,以及  $\mu\text{s}$  级的 PWM 控制系统对现场可编程门阵列(FPGA)硬件实现的高速实时要求,设计了基于无限冲激响应(IIR)的 Butterworth 滤波器,采用移动平均中值滤波的方法改善 Butterworth 滤波器的启动性能,提高控制系统的动态响应。采用本方法去除噪声后,尽管有一定的相位偏移,系统仍能够获取正确的反馈电流信号,产生可靠的 PWM 控制脉冲,消除脉冲缺项、主变压器偏磁等现象,实现了全数字逆变焊机的核心驱动。

## 1 反馈电流信号分析

图 1 为脉冲 MIG 焊 ms 级显示的实际电流波形,周期为 4.4 ms,将波形打开,得到图 2 所示的  $\mu\text{s}$  级副边电流波形,如果逆变器输出 20 kHz 的 PWM 信号,周期  $T = 25 \mu\text{s}$ 。逆变器开通期间,系统感抗的存在使输出电流逐渐增大;逆变器关断后,电流又渐渐回落,形成了图 2 中的三角波形。不难看出,逆变器开通处(大约三角波的波谷)和关断处(大约三角波的波峰)干扰最大,且以高频脉冲干扰为主。一旦 AD 采到了干扰信号,将会使 PWM 驱动脉冲混乱,导致主变压器偏磁现象,造成逆变器永久性损坏。

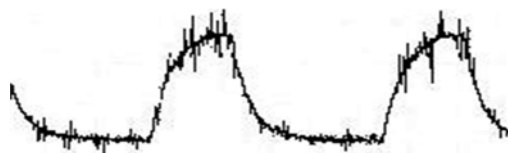


图 1 实际的焊接电流波形  
Fig. 1 Waveform of actual welding current

图 2 中的反馈电流可看作三角波和脉冲干扰信号的叠加,干扰信号是高频脉冲噪声,随焊接电流的增大而增大。假定反馈电流测量值  $x(t)$  由



图 2 焊接电流的  $\mu\text{s}$  级波形

Fig. 2 Waveform of welding current with  $\mu\text{s}$  display

被测信号  $s(t)$  和噪声  $n(t)$  组成,即  $x(t) = s(t) + n(t)$  为产生精确稳定的 PWM 信号,需要从  $x(t)$  中提取  $s(t)$ ,滤除  $n(t)$ 。其中  $s(t)$  信号的频率提前是预知的,一般在 20~100 kHz 以内,而干扰信号的频率往往较高,而且不可预知。

## 2 数字滤波器的选择

本文全数字逆变电源的 PWM 驱动控制器使用 FPGA 实现。PWM 闭环反馈回路的耗时主要包括 AD 采样转换时间、数字滤波的运算时间、PWM 产生和硬件驱动电路的延时时间。若采用 50 kHz 的 PWM 信号驱动逆变器,则三角波的周期为 10  $\mu\text{s}$ 。如果采用高速 AD(如 10 Mbit/s),加上几百个 ns 的硬件驱动隔离的延时以及逆变器本身的开通和关断延时,在 PWM 控制器的实现中,如果一个周期采样 100 个点,则留给数字滤波器的处理时间也就是几百个 ns。因此滤波器必须具备高速运算速度的特点,才能满足实时的信号处理,同时要求运算次数和存储单元少。

综合滤波性能和高速的系统要求,本文提出了基于 IIR 的 Butterworth 滤波器的设计方法,采用双线性变换让滤波器在输入和输出上相互模仿,达到频响的模仿,避免频谱混叠问题,幅度逼近程度好。同时由于  $s$  与  $z$  有比较简单的代数关系,因此运算比较简单,速度较快。

## 3 IIR Butterworth 滤波器应用

### 3.1 Butterworth 滤波器设计

在进行数字滤波器设计前,首先要对采集到的长度为  $N$  的输入信号  $x(n)$  进行 FFT 变换,得到其频谱,即

$$X(k) = \sum_{n=1}^N x(n) e^{-\frac{2\pi i(k-1)(n-1)}{N}}, 1 \leq k \leq N \quad (1)$$

数字滤波器对信号处理,实际上就是将输入序列通过一定的运算转变为输出序列的过程,运算的规则是由设计时确定的差分方程所规定的。

设计 Butterworth 滤波器的步骤如下:①指

标转换。由频响变换关系  $\Omega = f(\omega)$ , 将数字滤波器的特性指标转换为模拟原型数字滤波器的指标。②针对模拟原型滤波器的指标设计模拟原型滤波器的传递函数  $H_a(s)$ 。③通过  $s$  与  $z$  的变换关系  $s = F(z)$ , 由  $H_a(s)$  求出  $H(z)$  [2-3]。

假定 AD 采样速率为 6 Mbit/s, 由式(1)得到信号的频谱后, 设定 Butterworth 滤波器指标如下: 通道截止频率  $\Omega_c = 2\pi f_c = 2\pi \times 6 \times 10^4$  rad/s, 在  $\Omega_c$  处衰减  $\delta_c = 3$  dB, 阻带始点频率  $\Omega_z = 2\pi f_z = 2\pi \times 8 \times 10^4$  rad/s, 在  $\Omega_z$  处衰减  $\delta_z = 6$  dB。由上述指标, 可求得模拟指标原型、通带截止频率  $\lambda_c$  和阻带始点频率  $\lambda_z$  [4]。

$$\lambda_c = \frac{2}{T} \tan \frac{\omega_c}{2} = \frac{2}{T} \tan \frac{\Omega_c T}{2} \quad (2)$$

$$\lambda_z = \frac{2}{T} \tan \frac{\omega_z}{2} = \frac{2}{T} \tan \frac{\Omega_z T}{2} \quad (3)$$

由上述指标和阻带  $\delta_z$  可求出滤波器所需要的阶次  $n$ 。

$$\frac{\lg(10^{0.1\delta_z} - 1)}{2\lg \frac{\lambda_z}{\lambda_c}} = \frac{\lg(10^{0.6} - 1)}{2\lg \frac{\lambda_z}{\lambda_c}} = 1.8931 \quad (4)$$

对于 Butterworth 滤波器, 阶次越高, 滤波效果越好, 但同时耗时也越多。因此, 在进行滤波器指标设计时, 必须综合考虑滤波性能和运行速度, 实现最佳的滤波效果。根据式(4), 取  $n = 2$ , 由 Butterworth 滤波器表可得其传递函数  $H_a(s)$  为

$$H_a(s) = \frac{1}{\left(\frac{s}{\lambda_c}\right)^2 + 1.4142\left(\frac{s}{\lambda_c}\right) + 1} \quad (5)$$

然后, 由双线性变换公式, 可求得

$$H(z) = \frac{Y(z)}{X(z)} = H_a(s) \Big|_{s=\frac{2}{T} \frac{1-z^{-1}}{1+z^{-1}}} = \left\{ \cot \frac{\Omega_c T}{2} \cdot \frac{1-z^{-1}}{1+z^{-1}} \right\}^2 + 1.4142 \left\{ \cot \frac{\Omega_c T}{2} \cdot \frac{1-z^{-1}}{1+z^{-1}} + 1 \right\}^{-1} = \frac{1 + 2z^{-1} + z^{-2}}{1058.5 - 2023.1z^{-1} + 968.5437z^{-2}} \quad (6)$$

将式(6)展开, 利用  $z$  反变换可得到 Butterworth 滤波器的差分方程

$$1058.5y(n) = x(n) + 2x(n-1) + x(n-2) + 2023.1y(n-1) - 968.5437y(n-2) \quad (7)$$

### 3.2 仿真测试及分析

根据式(7)可知, 一次滤波运算需要三次乘法、四次加法和一次除法。通过锁相环(PLL)可

以在 FPGA 内部实现高达几百 MHz 的时钟频率, 如果再同时采用流水线的实现方式, 本文所设计的 2 阶 Butterworth 滤波器能够满足 PWM 驱动器高速实时的控制要求。

通过图 3 [5] 可看到, 实线所示的滤波后的信号除了有很小的相移之外, 反馈电流中强烈的脉冲噪声已经基本上被滤除了, 能得到近似的理想电流信号。在 FPGA 实现中需要注意的是, 滤波器的运算需要采用浮点运算, 否则由于字长的限制会使滤波效果变差, 产生较大的误差。

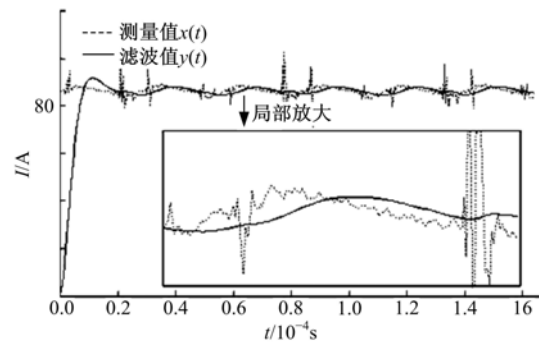


图 3 Butterworth 滤波器仿真结果

Fig. 3 Simulation result of the Butterworth filter

图 3 中滤波器开始运行的一段时间, 不能获得精确和稳定的 PWM 驱动信号。通过改变滤波器的参数, 可以使启动较快, 但是滤波效果会变得很差, 为了提高 Butterworth 滤波器在启动时的跟随速度, 本文提出了移动中值平均滤波和 Butterworth 滤波器结合的方法。

## 4 改进的 Butterworth 滤波方法

联合 AD 采样时刻的选取等多个措施, 采用移动中值平均滤波方法, 在滤波器刚启动或者电流给定发生剧烈变化时来提高响应速度, 其原理如下: 取一个宽度为  $N$  的窗口, 逐点向前移动, 将窗口内的数据进行排序, 去掉最大和最小共  $k$  个数据, 取余下的  $N - k$  个数据的平均值作为输出

$$y(n) = \frac{1}{N-k} \sum_{i=\frac{k}{2}}^{N-\frac{k}{2}} x(n-i) \quad (8)$$

这种滤波器的系统函数为

$$H(z) = \frac{1}{N-K} \sum_{n=\frac{k}{2}}^{N-\frac{k}{2}} z^{-n} \quad (9)$$

由式(8)和式(9)可知, 移动中值平均滤波也具有低通滤波器的性质, 适合实时数字滤波。试验结果表明, 选择合适的窗口宽度  $N$  和  $k$  值, 能

实现 Butterworth 滤波器的快速启动和小电流下 PWM 的稳定控制。如果单纯使用移动平均中值滤波的方法,则随着焊接电流的增大,反馈信号中的干扰也会变大,性能也会变差,导致变压器偏磁。基于移动中值平均滤波实现快速启动的 Butterworth 滤波器仿真结果如图 4 所示。

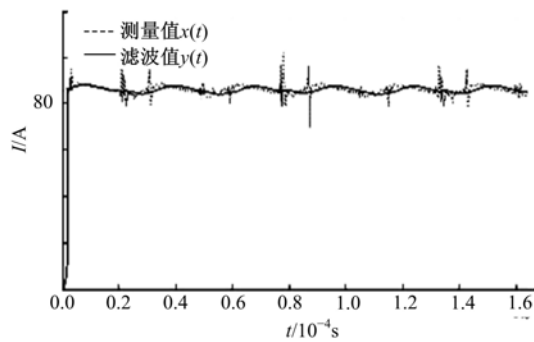


图 4 移动平均中值滤波启动的 Butterworth 滤波器仿真图

Fig. 4 Simulation result of the Butterworth filter with moving average median filter

对比图 3 和图 4 可知,Butterworth 滤波器的启动速度明显加快,PWM 控制的动态响应得到提高。

图 5 为逆变焊机 PWM 控制环实现的功能框图,系统采用 FPGA 作为控制核心,高速 AD 采集到副边电流信号后,通过 Butterworth 滤波器对信号进行去噪,然后由电流型 PWM 控制器输出 PWM 驱动脉冲,经由隔离和驱动电路控制逆

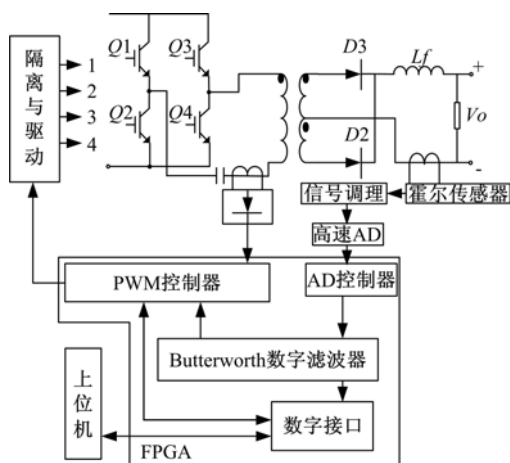


图 5 逆变焊机 PWM 控制环的功能框图

Fig. 5 Functional block of PWM circle of inverter

变器工作。FPGA 通过数字接口可与上位机通讯来协同工作,从而完成整个全数字逆变焊机系统<sup>[6]</sup>。

本文实验基于图 5 所示的硬件电路,调试实验结果表明,采用移动平均中值滤波启动的 Butterworth 滤波方法的 PWM 控制器,能在逆变电源的恶劣环境下稳定工作,实现 PWM 的准确控制,满足逆变电源 PWM 控制系统的要求。

### 5 结束语

针对电流型 PWM 驱动控制的全数字逆变电源系统高电压、大电流、强干扰的工作环境,为了使逆变器驱动核心 PWM 控制器获得及时准确的电流反馈信号,本文采用基于移动中值平均滤波的 Butterworth 滤波器不仅可以对噪声进行有效滤除,还能够快速响应信号的变化,极大地提高系统的动态响应。仿真和实验表明,逆变焊机副边反馈电流经过数字滤波后,能够为 PWM 控制器提供准确、实时的反馈电流信息,实现了全数字逆变电源核心驱动的稳定工作。

### 参考文献:

[ 1 ] Palani P K, Murugan N. Selection of parameter of pulsed current gas metal arc welding[J]. Journal of Materials Processing Technology, 2006(172): 1-10.

[ 2 ] Losada R A, Pellisier V. Designing IIR filters with a given 3-dB point[J]. Signal Processing Magazine, IEEE, 2005(22): 95-98.

[ 3 ] 罗转翼,程桂芬,付家才. 控制工程与信号处理[M]. 北京: 化学工业出版社, 2004.

[ 4 ] Selesnick I W, Burrus C S. Generalized digital butterworth filter design[J]. Signal Processing, IEEE Transactions on, 1998(46): 1688-1694.

[ 5 ] 郑阿奇. MATLAB 实用教程[M]. 北京: 电子工业出版社, 2004.

[ 6 ] 段彬,孙同景,李振华,等. 基于 FPGA 全数字逆变电源驱动电路设计及应用[J]. 焊接学报, 2009, 30(6): 95-98.

Duan Bin, Sun Tong-jing, Li Zhen-hua, et al. Design and application on drive circuit of full digital inverter based on FPGA[J]. Transactions of the China Welding Institution, 2009, 30(6): 95-98.