

文章编号: 1002-2082(2005)02-0037-03

# 用 CPLD 实现视频字符的显示

韩 梅

(西安应用光学研究所, 陕西 西安 710065)

**摘要:** 视频字符的显示原理是将字符点阵信号与原始视频信号叠加。在视频图像上实时叠加字符, 可以及时将关键的数据和工作状态显示出来, 既醒目又直观, 因此视频字符显示技术得到了广泛的应用。文中介绍一种视频字符显示方法, 该方法利用 CPLD (Complex Programmable Logic Device, 复杂可编程逻辑器件) 与单片机实现视频字符的显示功能, 即通过监视器实时显示所需观测的字符信息。实验证明用这种方法设计的电路性能稳定且易于维护。

**关键词:** 字符显示; 字符点阵; 实时; CPLD

中图分类号: TMP35.15

文献标识码: B

## Realization of video Character Display by Using CPLD

HAN Mei

(Xi'an Institute of Applied Optics, Shaanxi Xi'an, 710065, China)

**Abstract:** The principle of displaying a video character is that a character dot matrix signal is superimposed upon an original video signal. The key data and working state can be strikingly displayed on the monitor by superimposing some characters upon a video picture. Therefore, the technology of video character display is widely used. In this paper, a method of video character display, which uses CPLD along with a single chip microcomputer to realize the function of video character display and to show the real-time characters required to be viewed on the monitor, is presented. The experiments indicates that the circuit designed with this method is characterized by the stable performance and easy maintenance.

**Keywords:** character display; character dot matrix; real-time; CPLD

## 引言

视频字符显示电路可以在监视器的指定位置显示需要的字符信息, 为工作人员观测数据及实时了解系统的工作状态提供一种最直观的方式。视频字符的显示原理是将字符点阵信号与原始视频信号进行叠加。首先, 将需要显示的字符以点阵形式固化在 ROM 芯片中, 每一个字符都是依据其笔划由 M 行 N 列的亮暗点阵构成, 亮点即为数字信号“1”, 表示该点为高电平, 该点信号与原始视频叠加后在监视器上显示为白色; 暗点即为数字信号“0”, 表示该点为低电平, 该点信号与原始视频叠加后,

监视器该位置处只显示原始视频。随后, 将字符点阵信号转换成 10 MHz 的数据流, 即实现了与原始视频的同步, 这时的字符点阵信号与原始视频叠加, 就可以在监视器上实时地显示出带有字符信息的视频信号。

视频字符显示电路主要包括信号处理器、程序存储器、字符点阵存储器、行及列同步计数器和串并转换电路等。用 CPLD 器件可以实现其中的行和列同步计数器及串并转换等复杂电路的设计, 简化了硬件结构, 提高了电路的稳定性。尤其是 CPLD 内部电路可根据工作系统的具体要求进行设计, 而

收稿日期: 2004-08-09; 修回日期: 2004-09-28

作者简介: 韩梅(1974-), 女, 黑龙江哈尔滨人, 西安应用光学研究所工程师, 主要从事图像处理方面的研究工作。

不需要改变整个电路结构,大大提高了电路应用的灵活性。

## 2 硬件电路及工作原理

### 2.1 视频字符显示电路

视频字符显示电路可以在监视器的指定位置

叠加字符,字符可以是图形、数字、汉字、英文字母以及一些代表特定含义的符号。叠加的字符可以是显示位置固定的字符,也可以是依据技术要求显示位置可变的字符,同时可以做到数据信息的实时显示与更新。视频字符显示电路的原理框图如图1所示。

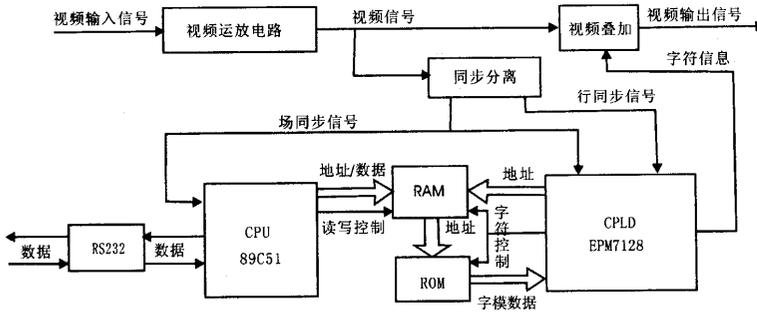


图1 视频字符显示电路原理框图

Fig. 1 The skeleton diagram of video charactor display circuit

视频字符显示电路的主要组成:

(1) 单片机89C51作处理器,利用其串口完成与外部系统的数据通信,并将所要叠加字符的地址和数据写入高速程序存储器RAM中;

(2) 高速程序存储器RAM作动态字符显示缓冲区;

(3) 程序存储器ROM存储字符点阵,在程序存储器ROM的特定地址存有固定的字符点阵,实现该字符的显示只需将其相对应地址中的字符点阵读取出来;

(4) CPLD器件可实现所显示字符大小的控制、字符地址的产生和显示窗口的形成,并完成字符点阵的同步和串行化。

### 2.2 CPLD内部电路设计

CPLD是可编程逻辑器件的一种,适合于复杂时序及组合等逻辑电路的设计,具有性能高、集成度高、设计容易和开发周期短的特点。应用CPLD设计的电路具有较高的性价比。目前,在可编程逻辑器件的市场份额中所占比重较大的主要是Altera公司和Xilinx公司的产品,这两家公司都有支持其产品开发的相应软件,软件功能都比较完善。在视频字符显示电路中采用一片Altera公司的

EPM7128芯片即可实现电路功能。EPM7128是以第二代多阵列矩阵(MAX)结构为基础的高性能CMOS EEPROM器件,其高密度PLD(Programmable Logic Devices,可编程逻辑器件)为2500可用门。CPLD内部电路原理框图如图2所示,其行和场同步信号由原始视频经同步分离得到,10 MHz信号由晶振提供,这三路信号是CPLD内部电路的时钟信号。CPLD内部电路包括以下几部分。

(1) CPLD内部电路中应该包含显示窗口形成电路,该电路主要用来产生位置控制信号。要在监视器的指定位置叠加字符,就需要使用位置控制信号对字符点阵信号进行使能控制,即只有在该位置范围内才可以实现行字符的叠加。如果改变显示窗口形成电路生成的水平和垂直两个方向的控制信号,则可以改变字符在监视器上的位置。

(2) 字符大小控制电路以频率为10 MHz的信号和行同步信号作为时钟,根据实际要求生成控制字符大小的使能信号。

(3) 将字符地址生成电路所产生的字符地址信号输送至程序存储器ROM的地址端,从ROM的相应地址读出字模数据,该数据即是所要显示的

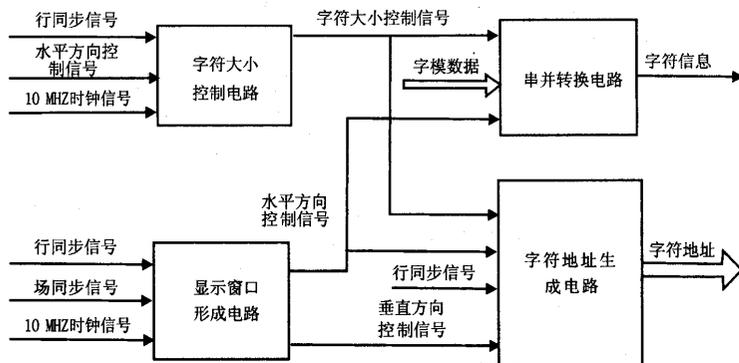


图2 CPLD内部电路原理框图

Fig. 2 The principle block diagram of CPLD internal circuit

字符点阵数据。

(4) 串并转换电路将从ROM中读出的字模数据由并行输入方式转换成串行输出方式,并以10 MHz的频率输出,实现与原始视频的同步。

CPLD内部电路可以采用逻辑电路图和硬件描述语言等方式进行设计,其中硬件描述语言包括VHDL公司、Verilog HDL公司和Altera公司的硬件描述语言AHDL。本电路设计采用的语言(VHDL语言标准、规范且硬件描述能力强)便于阅读和使用。将CPLD内部电路稍加改动即可实现图形和字符的同时显示,电路设计简单且灵活。

### 3 结论

本电路的设计采用CPLD器件配合整个电路共同工作,实现了视频字符实时显示的功能,电路硬件结构简单、集成度高、性能稳定且易于维护,具有广泛的应用价值。

#### 参考文献:

- [1] 朱明. 一种视频字符显示的新方法[J]. 光学精密工程, 1996, 4(1): 40-43.
- [2] 赵坚勇. 简易字符叠加器的设计[J]. 电视技术, 1999, (206): 67-70.

(上接第9页)

- [5] Wang yong gang, LI Chao yang, MA Xiao yu, *et al.* Passive Q-switching of flash-pumped Nd:YAG laser with ion-implanted GaAs [J]. Chinese Journal of Semiconductors, 2004, 25(2): 148-150.
- [6] Keller U, Miller D A B, Boyd G D, *et al.* Solid-state low-loss intracavity saturable absorber for Nd:YLF lasers: an A-FPSA [J]. Opt Lett, 1992, 17(7): 505-508.
- [7] R Fluck, R Häring, R Paschott, *et al.* Eyesafe pulsed microchip laser using semiconductor saturable absorber mirrors [J]. Applied Physics Letters, 1998, 72(25): 3274-3275.
- [8] R Häring, R Paschotta, R Fluck, *et al.* Passively Q-switched microchip laser at 1.5  $\mu\text{m}$  [J]. J Opt Soc Am B, 2001, 18(12): 1805-1811.
- [9] A M Malyarevich, I A Denisov, K V ashev, *et al.* V:YAG a new passive Q-switch for diode-pumped solid-state lasers [J]. Appl Phys B, 1998, 67: 555-558.
- [10] G J Spühler, R Paschotta, R Fluck, *et al.* Experimentally confirmed design guidelines for passively Q-Switched microchip lasers using semiconductor saturable absorbers [J]. J Opt Soc Am B, 1999, 16(3): 376-388.