

# VXI 总线多协议串行通讯模块的设计与实现\*

李文海 孟 上 许爱强

(海军航空工程学院 山东烟台 264001)

摘 要 本文介绍 VXI 总线多协议串行通讯模块的设计与实现。该设计利用 Philips 公司的多功能、四路通用异步收发器 SC28C94, 结合大规模可编程逻辑器件及相应的控制程序, 在不改变模块硬件的基础上, 可以通过软件控制使通讯协议为:RS - 422/ 485 或 RS - 232, 实现单一模块完成 16 路 RS - 232 或 8 路 RS - 422/ 485 全/ 半双工串行通讯的功能。

关键词 串行通讯 SC28C94 VXI

## 概述

串行通讯是一种出现较早但目前依然应用很广泛的通讯技术, 串行通讯接口经过多年的应用和发展, 出现多种规范和标准, 其中最常用的是 RS - 232、RS - 422 和 RS - 485 标准。

RS232、RS422、RS485 等通讯方式的通讯协议基本相同, 但由于其电器特性的不同, 几种通讯方式不能互相连接; 在现代测试系统中, 由于被测对象选用的接口不同, 因而必须在测试资源中配备以上各种电平的接口电路, 带来极大的浪费。为此设计一种通信协议固定, 而接口电平可以程序控制, 满足以上要求的通讯装置以适应不同测试系统中各种接口电路的需要, 从而大大简化以上各种接口的互连通讯, 是研制本模块的目的。

本模块是一个基于 VXI 总线、16 位地址空间、寄存器基, 通讯协议可以为 RS - 232、RS422/ 485 的多协议串行通讯模块, 由于接口芯片及控制方式已经确定, 因此该电路将固定为一种通讯方式。

本模块为单槽 C 尺寸带屏蔽设计, 符合 VPP 联盟即插即用标准, 能完成 VXI 寄存器基的所有操作。

## 1 本模块的特点

本模块是基于 VXI 总线、16 位地址空间的寄存器基模块, 单一模块能够完成 16 路 RS - 232 或 8 路 RS - 422/ 485 全双工串行通讯, 波特率最高可达 230.5K。模块具有以下特点:

### 1.1 实现 VXI 接口及模块功能的逻辑控制

采用大规模可编程逻辑器件实现 VXI 接口及模块功能的逻辑控制。由于 VXI 总线模块尺寸固定, 接口逻辑时序复杂, 因此, 在模块的接口电路设计上, 选

用大规模可编程逻辑器件完成 VXI 总线接口及模块功能的逻辑控制, 有效的解决了模块物理空间紧张的问题, 提高了模块的可靠性。

### 1.2 协议间的切换简洁、有效

在设计中采用 MAXIM 公司的多协议收发器/ 驱动器——MAX3160, 在可编程逻辑器件输出的控制信号的控制下, 实现双路 RS - 232 或单路 RS - 422/ 485 协议的电平转换, 电路简单可靠, 无需外加驱动电路。

### 1.3 通讯与硬件接口无关

采用 VISA (虚拟仪器软件结构) 编写驱动程序, 实现通讯与硬件接口无关。VISA 是 VXIbus 即插即用的核心软件技术, 利用 VISA 所提供的与仪器硬件接口无关的特性, 模块可以适用于任何一种 VXI 总线平台。

## 2 设计方案

### 2.1 组成框图

经过反复论证, 结合以往的设计经验, 确定模块的设计方案 (见图 1)。

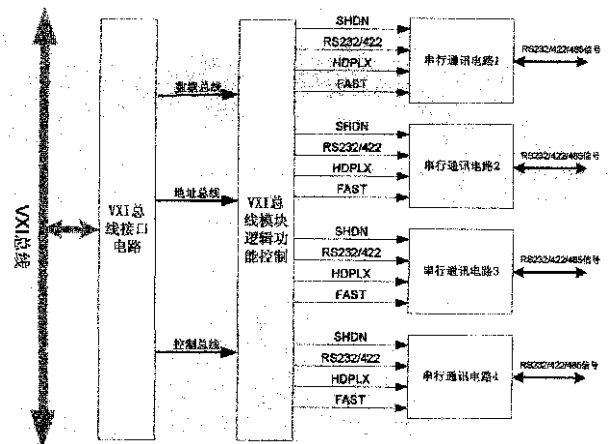


图 1 VXI 总线多协议串行通讯模块原理框图  
其中, VXI 总线接口电路主要完成与 VXI 总线

\* 本项目部分由机电系统测控北京市重点实验室资助 (编号: 0303016)

相关的接口控制。由于 VXI 总线接口逻辑时序比较复杂,因此,在接口电路的设计上,选用大规模可编程逻辑器件完成 VXI 总线接口,有效解决模块物理空间紧张的问题,提高接口逻辑电路的可靠性。

串行通讯电路中包括通用异步收发器及接口电平驱动电路。通用异步收发器采用 SC28C94,该芯片的功能是完成串行通讯协议的控制及串行通讯协议的编码和译码、波特率的产生以及 VXI 总线上的并行数据和串口上的串行数据的输入/输出转换。该芯片可通过软件配置其内部寄存器,实现串行通讯协议中的数据位、停止位、校验位的选择以及波特率的设定,并且通过内部的输入输出缓冲 FIFO,保证通讯数据按部就班,不会遗漏。接口电平转换采用 MAX3160。可以通过软件控制该芯片,实现 TTL 电平与 RS - 232/422/485 电平间的双向转换,最终完成不同标准的串行通讯电平的驱动。

2.2 主要元器件介绍

2.2.1 SC28C94 SC28C94 是 Philips 公司的多功能、四路通用异步收发器(UART)。每一路 UART 连接有 8 - byte 的接收 FIFO 和 8 - byte 发送 FIFO。其结构框图见图 2。

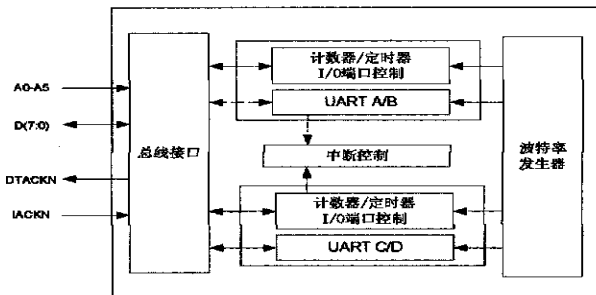


图 2 SC28C94 功能框图

2.2.2 MAX3160 MAX3160 是 MAXIM 公司生产的可编程 RS - 232/RS - 485/422 多协议收发器,它采用引脚复用方式,可以编程为两路 RS - 232 接口或者是一路 RS - 485/422 接口。其内部结构(见图 3)。

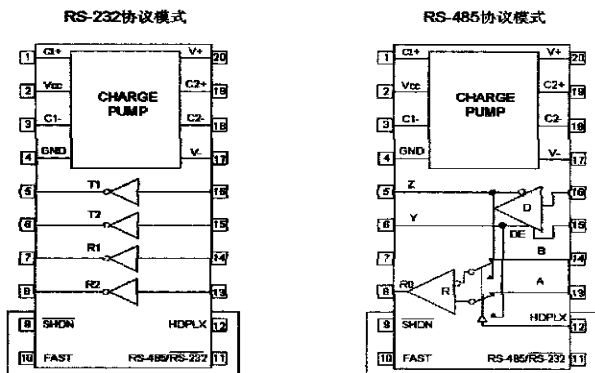


图 3 MAX3160 功能框图

2.3 关键技术设计

2.3.1 VXI 总线接口设计 由于 VXI 总线具有严

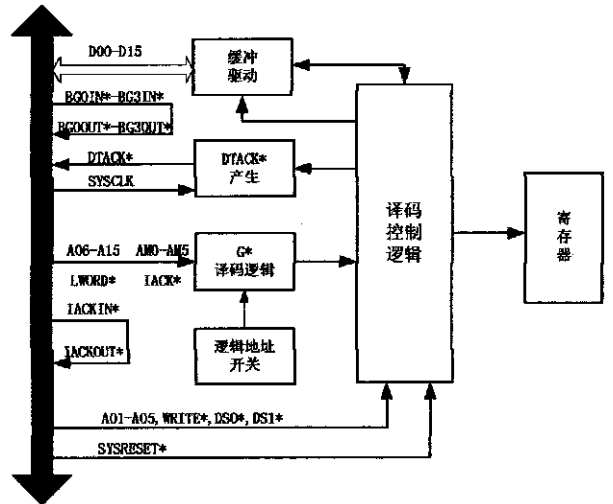


图 4 VXI 总线接口功能设计框图

格的接口时序限制,为满足该要求,在设计中单独使用一片 Altera 公司的大规模可编程逻辑器件 ACEX1K - 30 来完成寄存器基的 VXI 接口功能。可编程逻辑器件的功能设计采用 VHDL 语言进行描述,设计环境是 MAXPLUS - II。该芯片所完成的功能(见图 4)。

2.3.2 RS232/RS422/485 通讯协议的切换 作为一个可以实现多协议串行通讯的模块,其协议的快速、有效切换是实现其功能的关键。在本模块的设计中,经过多种考虑,最后确定采用通过可编程逻辑器件,结合具有多协议通讯接口功能的接口电路的方法实现在线软件控制的协议切换。具体实现方法为: 接口器件的选择:接口器件选择的原则应该是该芯片既可以满足 RS232 也可以满足 RS422/485 标准,而且该芯片的接口协议转换应该尽可能简单。根据这个原则,选择 Maxim 公司的 MAX3160 作为接口芯片。MAX3160 的控制引脚有 4 个,分别是 RS485/RS232, HDPLX, FAST, SHDN。其中: RS485/RS232 引脚为协议选择;HDPLX 引脚为半双工 RS - 485/422 模式选择;FAST 引脚用于选择 RS - 232 收发器和 RS - 485/422 驱动器的低速/高速模式;SHDN 引脚低功耗休眠模式控制。 接口控制:在本模块中,使用者根据所要输出的总线电平的要求,通过 VXI 总线控制模块上的可编程逻辑器件 EPM7128S 产生相应的接口电平控制信号,加到 MAX3160 的控制信号端,实现协议在 RS232、RS422/485 之间的自由切换。设计时,统一将 SHDN 和 FAST 接高电平,选择快速和禁止低功耗休眠模式。

RS485/RS232 选择和 HDPLX 信号由可编程逻辑器件根据使用者的操作实时产生,改变两信号不同的电平就可以对协议模式进行选择及在 RS485/422 协议下,采用全双工还是半双工工作模式。

### 3 模块工作原理

#### 3.1 RS-232C/422/485 工作模式选择

在进行通讯前,使用者应根据实际使用的通讯方式,选择模块应该工作于 RS232、RS422/485 工作模式。以上操作是通过 VXI 总线控制模块上的可编程逻辑芯片产生相应的控制信号加到 MAX3160 的 RS485/RS232 等控制端上来完成的。

#### 3.2 串行通讯过程

该模块进行串行通讯,是通过 VXI 总线控制 UART 接口芯片——SC28C94 的方式实现的。VXI 总线上等待传输的并行数据必须经过 UART 的整理才能进行异步串行传输。在发送字符串时,VXI 总线首先查询 SC28C94 的某一通道的状态寄存器,判断该通道发送 FIFO 中是否有空闲位置,若有就将待发送的字符送入发送 FIFO 中,否则将继续查询,直至 FIFO 中有空闲为止;置入 FIFO 中字符由 SC28C94 按次序对数据位附加上起始位、奇偶位及停止位形成异步通信信息格式,然后按发送波特率的时钟节拍,通过移位寄存器将并行码串行送出,再通过 MAX3160 进行协议和电平的变换后,最终发送给接收一方。

在接收字符串时,SC28C94 某一通道上的接收器始终监视着 RxD 线,当发现一个起始位时,就开始按约定的接收时钟频率接收数据,由 RxD 来的串行数据经过 MAX3160,将电平变换成 TTL 电平的数字信号后,先进入移位寄存器,去掉起始位、停止位,检查有无奇偶错误,然后并行输入给接收数据缓冲器 FIFO,这时,VXI 总线只需查询该通道的状态寄存器,判断接收 FIFO 中是否有新的字符置入,若有 VXI 总线则将其取走,否则继续查询等待。

在通讯过程中,VXI 总线需要访问 SC28C94 内部的多个寄存器,例如访问命令寄存器 CR 和辅助控制寄存器 ACR 控制 SC28C94 内部的工作流程,状态寄存器 SR 查询串行通讯状态;三个模式寄存器 MR0、MR1 和 MR2 设置串行通讯协议中必须的数据位,停止位,校验位等参数,时钟选择寄存器 CSR 设定收发波特率;接收保持寄存器 Rx FIFO 缓存接收到的字符组;发送保持寄存器 Tx FIFO 缓存待发送字符组。访问这些寄存器时,VXI 总线控制的可编程逻辑芯片 EPM7128S 产生 SC28C94 片选信号 CEN、读

信号 RDN、写信号 WRN、地址信号 A5 ~ A0。当片选信号 CEN 有效,同时伴随 RDN 或 WRN 信号其中之一有效时,就可以根据地址线 A5 ~ A0 上的锁存地址读或写相应的 SC28C94 内部寄存器,实现对 SC28C94 的工作流程控制,完成串行通讯。

#### 3.3 仪器驱动程序

仪器驱动程在 LabWindows/CVI 环境下编写。程序流程见图 5。

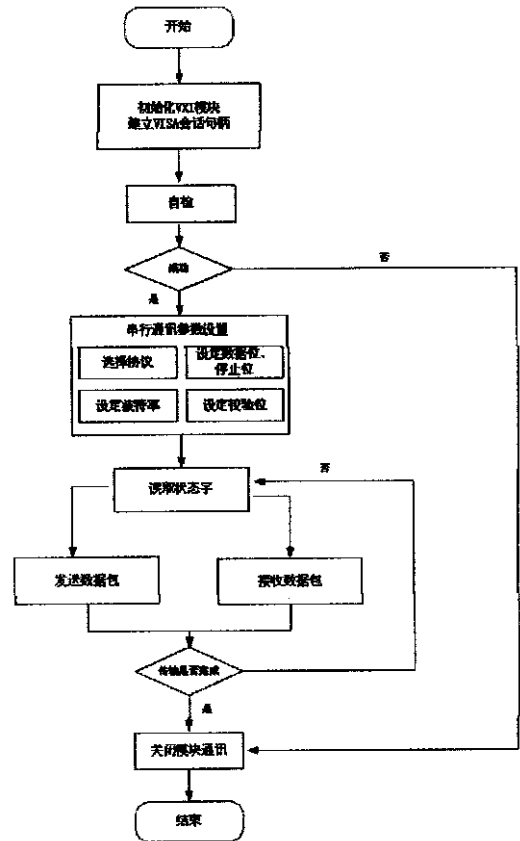


图 5 程序流程图

VISA 是一种用来开发与 VPP 兼容的仪器驱动器和应用程序的标准化 I/O 库,提供与仪器硬件接口无关的特性,是实现虚拟仪器系统开放性与互换性的关键。

在 LabWindows/CVI 环境下,调用其中 NI-VISA 库编写模块的驱动程序时,面向仪器的所有操作必须首先打开 VISA 资源的通信信道,这个信道通常称为“会话”(session)。包括使用 viOpenDefaultRM 函数打开默认资源管理器会话,完成系统的配置和资源的组织、管理;使用 viOpen 函数打开器件会话,用以通过某种接口与相应的器件进行通讯。

在同仪器的通信信道建立完成后,就可以调用 VISA I/O 函数同模块之间进行输入输出操作,由于

模块属于寄存器基 16 位地址空间,因而只需调用 viIn16 和 viOut16 两个高级存储器访问函数即可完成对模块输入输出访问,进而组合这两个函数可以实现模块完成串行通讯功能所需的所有函数。

在驱动程序中,提供模块初始化,复位,自检,串行通讯参数设定(包括协议,数据位,校验位,停止位,波特率等参数),发送数据和接收数据等函数。

#### 4 结束语

本文所介绍的使用 SC28C94 串行通讯控制器构成的 VXI 总线多协议串行通讯模块,电路总体设计简

单实用,特别是对于多协议间的切换,设计巧妙、可靠,并且由于 VXI 总线与计算机结合十分密切,操作灵活简便,具有很强的通用性和适应性,现已成功地应用在某型飞机的 ATE 系统中,取得良好的效果。

#### 参考文献

- 1 陈光 禧. VXI 总线测试平台技术,西安:电子科技大学出版社,1996
- 2 侯伯亨等. VHDL 硬件描述语言与数字逻辑电路设计,西安:电子科技大学出版社,1999
- 3 Philips SC28C94 DATA SHEET

## The design and implement of multi - protocol serial communication module based on VXI bus

Li Wenhai Meng Shang Xu Aiqiang

(Navy Aviation Engineer Institute , Yantai Shandong 264001)

**Abstract** This paper introduces the design and implement of multi - protocol serial communication module based on VXI Bus. This design makes use of the chip - - SC28C94 which is a Quad universal asynchronous receiver/ transmitter made by Philips , combining large scale FPGA device and the corresponding control program. The communication protocol can be selected between RS422/ 485 and RS232 by software , while the hardware do not need any change. So one module can implement 16 RS232 protocol communication or 8 RS422 / 485 protocol communication.

**Key words** Serial communication SC28C94 VXI Module

## 蛋白质组研究前沿技术

随着人类基因组计划的完成,蛋白质组研究已成为 21 世纪生命科学发展的先导,成为生命乃至自然科学最活跃的学科领域。2003 年底,国际人类蛋白质组计划启动,“人类肝脏蛋白质组计划(HLPP)”和“人类血浆蛋白质组计划(HPPP)”两大项目首先开始执行,其中 HLPP 由中国科学家领导执行,将承担整个国际蛋白质组计划的 20% 以上的任务。中国在 HLPP 中投资人民币 2 亿多元,计划建立一个世界一流的抗体库,专门存放与肝脏疾病有关的蛋白质。

液质联用系统(LC/MS)是蛋白质研究的主要方法之一<sup>1,2</sup>。液相色谱技术把蛋白质与复杂的混合物分开,从而可以进一步分析蛋白质。安捷伦科技作为 LC/MS 的主要供应商,为蛋白质研究提供了更快捷、高效的方法。在 2004 年 10 月 25 日北京第三届国际人类蛋白质组大会上,安捷伦展示其在蛋白质组学领域内最先进的科学技术和工具,为迎接蛋白质分析中的特殊挑战,专为生物学家和生物医学研究者提供非常简单的解决方案,推出集成式系统——蛋白质鉴定方案:将仪器、软件、柱状物和方法草案整合为一个完整的体系,实现灵敏、可靠的蛋白质鉴定。该方案具有异常简易的安装和操作过程(详见 www. agilent. com. cn)。

1. 1100 系列 HPLC-Chip/MS:核心部件是一个同信用卡大小可循环使用的聚合体芯片,使纳米流液质联用系统中的装置和连接数量降低 50%,同时优化仪器之间的连接,即使用户不是专家,也能得到高质量的结果。

2. 多亲和力去除系统(液相色谱柱或离心旋转试管):使用亲和力提纯多细胞系抗体,从人的血清或老鼠的血清中同时去掉全部最丰富的蛋白质,帮助科研人员迅速简便地发现血液中稀少蛋白质。

3. LC/MSD TOF MS:为蛋白质分析提供精确的质测量法。对非专业人士来说,运用 Easy Access 软件来确认重组蛋白质身份是很好的解决方法。电喷、纳喷和离子源的灵活性使通过缩氨酸质指纹识别的方法实现蛋白质鉴定。

4. Spectrum Mi11 数据分析软件:数据分析是蛋白质研究方面的一个最大瓶颈,且需要花费质谱专家的大量时间。Spectrum Mill 软件使得高产量和大批量的质谱仪数据分析成为可能,比其它方法快 10~15 倍。

5. 赖氨酸标记试剂包:通过矩阵辅助的激光解吸离子化质谱(MALDI-MS)分析来改进缩氨酸排序的灵敏性、速度和准确性。是一种在蛋白质研究上比较流行的分析技术。对试剂的处理或者加标记改进对含赖氨酸的蛋白质断片的探测,效果是原有方法的 20 倍,同时也扩大蛋白质排序和缩氨酸的覆盖面。

#### 参考文献

- 1 张洁,张丽华,张玉奎等. 蛋白质组研究中的多维液相分离系统,现代仪器,2004,10(1):1~6
- 2 黄凌云,赵和平,何大澄等. 生物质谱在蛋白质组学研究中的应用,现代仪器,2004,10(1):7~12

(现代仪器编辑部供稿)