

一种嵌入式处理器上的 HOS 设计

尹震宇¹, 赵海¹, 王金英^{1,2}, 徐久强¹, 林恺¹

(1. 东北大学信息科学与工程学院, 沈阳 110004; 2. 中国科学院沈阳计算技术研究所, 沈阳 110004)

摘 要: 在嵌入式处理器上提出一种基于硬件操作系统(HOS)的设计结构, 将以往依靠操作系统复杂软件代码实现的系统调度、控制等处理过程通过可编程微码执行方式由处理器硬件执行。通过在 51 处理器内核的基础上添加任务调度等 HOS 设计, 实现了一款针对家电嵌入式系统带有 HOS 支持的处理器。将该设计下载到 FPGA 芯片中替换空调控制器中的嵌入式处理器, 测试结果表明, 与原系统相比较, 该处理器执行效率更高。

关键词: 硬操作系统; FPGA 芯片; 硬驱动; 多线程处理

HOS Design on Embedded Processor

YIN Zhen-yu¹, ZHAO Hai¹, WANG Jin-ying^{1,2}, XU Jiu-qiang¹, LIN Kai¹

(1. School of Information Science and Engineering, Northeastern University, Shenyang 110004;

2. Shenyang Institute of Computing Technology, Chinese Academy of Sciences, Shenyang 110004)

【Abstract】 This paper proposes a kind of embedded processor with Hardware OS(HOS) architecture. In this processor, the task scheduling and management can be achieved by the hardware. An HOS processor with i51-core is designed and downloaded to the FPGA to test. Experimental results show that the efficiency of scheduling is improved by using the HOS processor.

【Key words】 Hardware OS(HOS); FPGA; hardware driver; multithread processing

低端 8 位嵌入式系统由于受到处理能力、存储器空间等限制, 在运行操作系统实现多任务处理时, 不能有效地支持并发数量大、复杂度高的任务运行情况^[1-2]。此外, 在该类系统中, 操作系统自身代码占用程序存储器以及内存空间比例相对较高, 使该类嵌入式系统无法真正有效地通过操作系统实现多任务处理^[3-4]。

1 面向家电设备 HOS 系统

在面向家电嵌入式控制环境中, 一般使用的处理器为成本较低的 8 位处理器^[5], 这类处理器 RAM 与 ROM 资源非常有限, 处理器执行速度较低^[6-7], 嵌入式操作系统在该类嵌入式系统中所占存储空间、处理器资源比例过大, 不利于用户程序的执行。因而在该类系统上通常使用的是为特定应用而开发的单一线程监控程序, 实时性较差、开发复杂。本文提出一种硬操作系统(Hardware OS, HOS)的概念, 通过在处理器中添加微码处理逻辑及硬件处理模块, 在机器指令级上实现处理器线程级别的并发控制、内存管理机制以及为某些特定应用环境而实现的处理功能等。在处理器硬件上实现以往通过操作系统软件实现的部分机制, 简化用户开发嵌入式软件的复杂度。针对家电这类特定设备, 所使用硬操作系统应具备如下功能:

(1) 实时多线程调度。面向家电设备硬操作系统线程调度的实时性、并发性要求较高, 在线程级别实现并发控制非常重要, 结合这类专用设备控制特点, 本文提出一种中断事件驱动抢占式线程调度机制。这种调度机制允许用户将外围器件中断事件、处理器内部各种中断事件绑定在指定的线程上, 再根据一系列中断优先、线程优先等规则, 进行线程状态转换。

(2) 存储空间管理。为了适应多线程调度功能, 硬操作系统应具备对存储空间访问的控制管理能力, 包括对程序存储空间分段控制、数据存储空间分页控制、公共数据缓冲区管理和特殊功能寄存器锁定控制等。

(3) 中断系统管理。多线程调度与中断系统密切相关, HOS 对中断源的管理应包括中断优先级设定、中断源与硬件线程绑定管理以及中断在多线程中的保护锁定控制等功能。

(4) 外围器件驱动。HOS 中对不同的电器集成外围器件驱动会有所不同, 但是大致分为人机接口驱动功能和执行部件驱动功能。人机接口驱动功能包括按键检测控制、红外遥控接收控制、LCD/VFD/LED 显示控制、蜂鸣器控制等; 执行部件驱动功能包括步进电机驱动控制、变频器驱动控制等。HOS 集成这些硬件逻辑驱动电路后, 开发用户不必直接了解所控制器件的细节部分, 使控制程序设计更加简单。

2 基于 51 内核的硬操作系统设计与实现

2.1 基于 51 内核的体系结构改进

本文所设计 HOS 处理器是由 51 系列单片机体系结构基础上改进的, 处理器结构如图 1 所示。为了实现多线程管理, 增加了硬驱动逻辑单元、中断控制逻辑单元和线程控制逻辑单元, 以上增加的逻辑单元实现多线程切换及资源保护。在该处理器中, 每个硬件控制的线程轮流在自己时间片内使用

基金项目: 国家“863”计划基金资助项目(2001AA415320)

作者简介: 尹震宇(1979-), 男, 博士研究生, 主研方向: 嵌入式系统; 赵海, 教授、博士生导师; 王金英, 硕士; 徐久强, 教授; 林恺, 博士研究生

收稿日期: 2007-03-15 **E-mail:** cmy@neuera.com

处理器资源，并且每个时间片内只能有一个线程使用处理器核的各种资源，即在规定的每个时间片内，对应的硬件控制线程看到的是一个完整的单处理器核或单任务处理器。这样的设计没有过多地增加设计难度，却能大大降低多线程处理的成本。

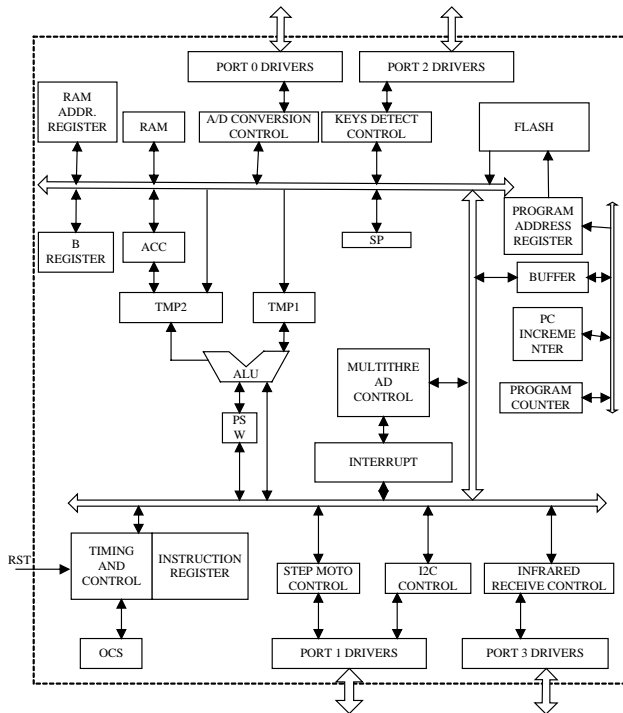


图 1 处理器结构框图

2.2 硬件多线程控制

设计时需要考虑处理器内核占用资源、实现的难易程度以及在硬件多线程机制中每个线程的平均获得处理器时间。根据具体应用环境，设定为最大支持 4 个硬件线程。这 4 个由硬件控制的线程中，0 号线程为管理线程，拥有最高资源访问权限，在系统复位后自动进入运行状态，可以访问其他 3 个硬件线程中被锁定的资源，其他 3 个硬件线程可以在各自的数据区和代码段执行操作。硬件线程运行控制通过线程控制寄存器 THRSC 实现，当对应的硬件线程控制位设置“1”时，相应硬件线程将被启动。在启动一个就绪的硬件线程之前，首先比较需要启动的硬件线程的优先级是否高于正在运行的硬件线程的优先级，该功能由硬件线程优先级控制寄存器 THRPC 来实现。上面所提到的线程控制完全由硬件逻辑实现，对用户不可见。

单片机控制程序，大部分都是对外围器件的操作，对外围控制的实时性要求较高。通常的方法是把外围器件的控制请求做成中断源，在中断程序中实现。通常的单片机程序设计过程中，在没有实时操作系统的条件下，大多通过在中断程序中加入大量控制代码，以达到响应中断事件的目的。这样处理将频繁地进行保护中断环境和进行入栈、出栈操作，影响了系统的实时性，并且随意指派中断入口地址，也会给控制程序带来潜在的威胁。因而在设计中，结合中断机制，采用了中断事件抢占式线程调度方式。

在这种调度模式下，一个线程可以一直运行到结束为止，也可以被一个较高优先级的线程中断。所有的硬件线程有 3 种状态：运行状态，挂起状态，就绪状态。本设计中线程的状态是由线程状态字 THRSW、线程优先级控制寄存器

THRPC 和线程启动控制寄存器 THRSC 来记录跟踪。

线程状态字 THRSW 的结构如下：

THRSW	T3S	T2S	T1S	T0S
-------	-----	-----	-----	-----

其中，T*S 是 0~3 号线程运行的状态位(2、1、0 分别表示就绪、运行、挂起)，其他 4 位无意义。此寄存器对用户来说是只读寄存器。不能改变它的状态，复位后值为 00000001 B。

线程优先级控制寄存器 THRPC 的结构如下：

THRPC	T3P1	T3P0	T2P1	T2P0	T1P1	T1P0	TOP1	TOP0
-------	------	------	------	------	------	------	------	------

本设计中优先级分为 4 级，T*P1 与 T*P0 组合为各个线程的优先级。用户可以通过程序修改此线程优先级控制器。复位后值为 11100100 B。即线程优先级从高到低依次是 0, 1, 2, 3。

线程启动控制寄存器 THRSC 的结构如下：

THRSC	x	T3C	x	T2C	x	T1C	x	TOC
-------	---	-----	---	-----	---	-----	---	-----

其中，T*C 是 0~3 号进程运行的启动位(1、0 分别表示运行、停止)，其他 4 位无意义。该寄存器的各位是由中断事件硬件线程启动控制模块改变的，用户可以强制改变，但不提倡用户这样做。复位后值为 00000001 B。

本设计中的硬件线程调度由中断事件驱动，因此存在两个特殊功能寄存器：中断与线程对应表 0/1 寄存器 INTH0/1。

中断与线程对应表 0/1 寄存器 INTH0/1 的结构如下：

INTH ₀	TH1 Adhere	TH0 Adhere
INTH ₁	TH3 Adhere	TH2 Adhere

上述两个寄存器分别包含两个硬件线程与中断系统的中断绑定关系。用户可以改变这两个特殊功能寄存器，复位后值为全 0。

2.3 存储空间管理

对于程序存储空间，从处理器地址总线宽度上看，最大寻址空间为 1 MB。但是由于片内集成的程序存储器地址空间有限，每个硬件线程只能在集成的最大程序存储空间内进行寻址。硬操作系统为每个硬件线程都分配了一个程序段寄存器 CS(0/1/2/3)。每个硬件线程的程序段寄存器只能由“0”号硬件线程进行访问，用来为其他硬件线程分配程序存储空间的实际存储位置。实际存储位置可按如下公式计算得到：

$$\text{程序段物理地址} = \text{代码段寄存器} \times 10 + 10 \text{ 位地址码}$$

从该公式可以看出，每个硬件线程最小的分配空间为 1 KB，最大的分配受硬件资源的约束。这样的设计可以实现硬件线程在程序存储空间里以 1 KB 为单位自由分配，而用户在编程时看到的地址是从 0 开始，可以与以往开发单线程的程序一样，不必考虑其他线程在存储空间上的分配问题。如果没有 0 号线程参与，每个硬件线程不能跳到其他线程的运行空间中，有利于多线程运行时的安全。

片上每个硬件线程都拥有自己的私有数据存储空间，并且 4 个线程还共同拥有一个公共数据缓冲存储区，用于线程之间的通信。依据实际控制要求和以往的开发经验，为每个硬件线程分配 128 B 的私有数据存储空间，公共数据缓冲存储区为 256 B。其中，私有的存储空间不允许其他硬件线程访问。因此，对于每个硬件线程这个私有的存储空间是“安全”的。而对于公共数据缓冲存储区，任何线程任何时间都

可以进行访问,这个缓冲区也可以被称作线程通信缓冲区。

硬操作系统所有的用户控制功能都是通过访问特殊功能寄存器进行控制。用户与硬操作系统之间的对话,控制都是通过对这个区域的数据访问实现,用户读写特殊功能寄存器来完成对外围电路控制、线程控制、中断控制等操作。

2.4 中断系统

集成硬操作系统处理器的中断控制系统是硬驱动与硬件线程的连接纽带,通过中断系统使用户程序与所控制的外围设备有机结合起来。51 处理器为每个中断固定设置了一个中断向量,即中断程序的入口。而硬操作系统对中断的响应不仅设定了中断向量,而且被设计为用户线程方式控制。用户可以通过程序改写中断与线程绑定寄存器,指定硬件线程与特定中断源相关。当中断到来时,能够通过中断屏蔽控制器,在中断队列中置于首位,使该中断信号可以进入到多硬件线程调度控制器中。同时规定每个硬件线程程序段的开始部分为中断向量表空间。当程序运行某一个硬件线程中遇到中断时,如果此中断没有与其他硬件线程绑定,那么正在运行的硬件线程就会按照正常的中断响应处理这个中断请求。即程序跳转到此中断的中断向量,进入到这个中断对应的中断入口处。中断向量的物理地址计算通过中断向量与处于运行状态的硬件线程程序段寄存器错位相加得到。

在多硬件线程调度控制器内,通过对比硬件线程的优先级,如果达到启动条件,响应这个中断。在处理器内中断控制系统的输入端共有 6 个中断请求信号,对应于 6 个中断源。所有的中断请求信号输入到中断屏蔽控制器中,根据中断屏蔽寄存器的值,决定是否允许中断信号通过中断屏蔽寄存器。

2.5 外围驱动

硬操作系统的优点很多都是体现在对外围器件的驱动上,而且这些硬驱动也是硬操作系统不可分割的一部分。根据不同的外围器件会采取不同的控制方式,在本设计中,对 LCD 控制的硬驱动和红外遥控接收硬驱动采用的是仿 DMA 的控制方式^[3]。而对于按键检测、A/D 转换等采用直接操作特殊功能寄存器的方式获得结果。

在多硬件线程的控制过程中,对外围硬件资源的保护也很重要。这里的硬件资源包括外围的硬驱动与控制硬驱动的特殊功能寄存器。对于这些硬件资源的保护,主要通过一个特殊功能寄存器——硬件资源锁定寄存器来实现。

当某个硬件线程要访问或者控制一个硬件资源时,应先查看硬件资源锁定寄存器中对应状态位是否为 1。如果为 1,则该硬件资源已经被其他硬件资源占用,不能被访问。如果为 0,则该硬件资源空闲,并且由此硬件线程把这个硬件资源对应位置 1,直到该线程对此硬件资源解锁(对应位清 0)。

3 系统功能测试

本文所设计 HOS 处理器,使用 VHDL 语言实现,下载到 Xilinx 公司 XC2S300E FPGA 中进行测试^[8-9]。本文设计的处理器的硬操作系统为用户提供了任务调度控制、LCD 显示、步进电机控制、按键检测控制接口。

实验测试中,使用本文设计的处理器替换某型号空调控制器的 AT89C51ER2 处理器。原系统和使用 HOS 处理器系

统的处理器工作主频均设置为 24 MHz。

原系统上运行 WebitOS[®] 操作系统,上面运行 3 个用户任务,任务 1:红外遥控信号、空调前面板按键检测/温度传感器信号检测反馈任务;任务 2:空调步进电机控制任务;任务 3:LCD 屏幕控制任务,其中任务 1 为周期性运行任务,并与任务 2 和任务 3 有大量的任务间通信。

HOS 处理器系统中,依然按照原系统用户任务结构分配成 3 个用户任务,其中任务调度、LCD 显示、步进电机控制、按键检测控制均调用处理器提供的 HOS 接口来完成。测试结果如表 1 所示。

表 1 实验结果

比较项目	原系统	HOS 处理器系统
占用程序空间大小/KB	63.1	42.5
平均任务切换损耗时间(时钟周期数)	450	6
平均中断响应时间(时钟周期数)	300	12

由表 1 中的实验数据可以看出,本文提出的 HOS 处理器的任务调度在 6 个时钟周期内就可以完成,而使用软件操作系统方式大约需要使用 100~700 个时钟周期。此外,由于 HOS 处理器中任务切换、现场保护以及设备驱动均由处理器硬件提供,因此在中断响应时间、代码执行效率上也要远高于采用软件的处理系统。

4 结束语

本文提出了一种带有尝试性的硬操作系统 HOS 概念。软件与硬件之间的差别逐渐缩小的趋势^[1,3],将进一步地验证这种概念。本文设计的面向家电设备的硬操作系统,由于设计方法以及设计中所使用的软、硬件工具的局限性,因此还存在着很多不完善之处。硬操作系统随着 EDA 设计技术的发展、可编程逻辑器件及相关技术的提高,它在很多处理系统尤其是嵌入式系统与单片机系统中,将会有广泛的应用前景。

参考文献

- [1] Stuart R, Ball P E. 嵌入式微处理器系统设计实例[M]. 苏建平,李鹏飞,刘 谦,译. 北京:电子工业出版社,2004:155-183.
- [2] 湛清平. 东芝单片机原理及其在家用电器中的应用[M]. 北京:北京航空航天大学出版社,2000:14-73.
- [3] Carpinelli J D. 计算机系统组成与体系结构[M]. 李仁发,彭蔓蔓,译. 北京:人民邮电出版社,2003:154-189.
- [4] 黄智伟,王 彦. FPGA 系统设计与实现[M]. 北京:电子工业出版社,2005:13-154.
- [5] Xilinx. Spartan- E 1.8V FPGA Family:Complete Data Sheet[Z]. (2006-10-10). www.xilinx.com.
- [6] 尹震宇,赵 海,张文波,等. 一种嵌入式多线程处理器的研究[J]. 东北大学学报:自然科学版,2006,27(9):968-971.
- [7] 丁跃华,陈艳峰. 基于 EDA 技术的红外遥控系统设计[J]. 电子元器件应用,2006,7(9):78-80.
- [8] 陈大林,任祖平. 基于单片机的步进电机运行控制系统设计[J]. 伺服控制,2005,6(2):54-56.
- [9] 李志军,李欣然,石吉银,等. 用 CPLD 实现多通道数据采集系统的 A/D 转换器控制电路设计[J]. 继电器,2006,34(21):53-57.