

用于 SDH 2Mb/s 支路的输出自适应比特泄露器

黄海生

(西安邮电学院计算机系, 西安 710061)

摘要: 根据 SDH 中 TU 指针调整的特点, 提出一种自适应比特泄露器软件和硬件协同工作的设计方法, 用来扩散指针调整引起的抖动。阐述了随机信号的构成、软件流程设计、硬件电路设计以及软硬件协同工作的方法, 给出了 SDH 结合抖动中 4 种测试码的实验结果。
关键词: 同步数字系列; 抖动; 比特泄露; 硬件; 软件

Adaptive Bit-leaking for SDH 2Mb/s Network

HUANG Haisheng

(Computer Department, Xi'an Institute of Posts and Telecommunications, Xi'an 710061)

【Abstract】 According to the characteristic of tributary unit(TU) point justification in synchronous digital hierarchy (SDH), this paper provides a method of software and hardware for designing adaptive bit-leaking. The content is a solution of making random signal, designing the software flow, and circuit design. Then it gives the result of four tests for combined jitter measurement in SDH.

【Key words】 Synchronous digital hierarchy; Jitter; Bit-leaking; Hardware; Software

1 概述

在通信网中, 时分复用系统通常采用类似码速调整技术来传递定时信息。这就要求在接收端必须进行数字平滑来滤除抖动以保证通信质量。在 SDH 系统中采用指针和码速调整容纳 PDH 支路信号的频率抖动和漂移, 由于采用码速调整, 特别是指针调整会引起 PDH 支路输出信号很大的相位跳变, 形成大的抖动, 因此在这里要进行抖动衰减来保证通信质量。抖动衰减器由比特泄露器和中等带宽的数字锁相环^[6]构成。本文主要讨论自适应比特泄露器的设计问题。自适应比特泄露器是由软件和硬件两部分构成, 同时需要二者协同工作; 软件和硬件的数据交换通过寄存器进行, 软件主要实现自适应比特泄露的算法, 硬件电路完成数据存储和在数据流上加或扣脉冲的功能。

比特泄露是周期性地减少指针调整引起相位变化幅度的直接方法。所谓指针调整就是 TU-12 中的数据会增加或减少一个字节, 相当于传输的数据加快或减少了一个字节, 从而达到速率的匹配。比特泄露的基本原理是一旦检测到指针调整, 就对数据缓冲区(FIFO)中的读数据时钟进行调整, 从相位上进行扩散由于指针调整而引起的 8UI 的抖动。在正常同步工作的 SDH^[2]网中, 指针调整主要是由于同步分配过程的随机噪声引起的, 因此指针调整出现的时刻是不规律的, 在时间上是孤立的。指针调整是一个随机过程。

在电路的设计中, 为了达到最佳的比特泄露效果, 选用自适应的方法实现比特泄露。自适应比特泄露算法是指比特泄露率的计算, 对下一次指针调整值进行预测、估算, 得出合适的泄露率。由于算法的自适应性, 无论何时出现突然的相位变化, 比特泄露将经历瞬态过程。在瞬态过程中, 如果自适应算法过于灵敏, 也就是寄存器中过去信息的数据很小, 发生随机指针调整时, 将增加输出信号的抖动。相反, 如果自适应算法不够灵敏, 也就是寄存器中存储了很多过去信息的数据, 发生随机指针调整时, 将需要很长时间才能达到稳

态。尽管输出信号的抖动可抑制到很小, 也可能造成缓冲器的溢出。问题的核心是随机序列的构造, 自适应算法的处理以及软硬件电路工作的有机结合, 最终目的是形成一个理论简单、易于软硬件电路实现的比特泄露电路。

2 系统设计

自适应比特泄露器由软件和硬件两部分组成, 软件和硬件之间必须协同工作。硬件电路从 SDH 网络中获取指定时间内正负指针调整的次数。软件要以这些数值为依据, 确定采用多大的比特泄露率进行比特泄露。CPU 从硬件指针调整计数器的状态寄存器中读取指针调整的数据, 然后进行数据处理。处理好的数据写入到控制寄存器, 从而实现对硬件电路的控制。

2.1 硬件设计

图 1 给出的是自适应比特泄露电路的硬件电路原理。从 TU-12 中下来的全部净负荷被写入到具有自指针功能的 FIFO^[4]电路中。FIFO 电路的读时钟 rd_clk 是由 FIFO 电路的写时钟 wr_clk 和比特泄露电路产生的加扣控制信号 Jia、Kou 共同组合产生的时钟。指针调整计数器是由正指针值计数器和负指针值计数器以及它们相应的状态计数器组成。状态寄存器中存放的是指针计数器计数的结果。状态寄存器和指针计数器具有读后自动清零或计满清零的功能。D[7:0]是接收数据总线。v1 是 TU-12 第 1 子帧的第 1 个时隙对应的时隙脉冲, v2 是 TU-12 第 2 子帧的第 1 个时隙对应的时钟脉冲。指针计数器是根据 v1 和 v2 对应的 D[7:0] 中的数据值来进行计数。当发生正指针调整时, 指针调整计数器从 ck1 输出一个脉冲。当发生负指针调整时, 指针调整计数器从 ck2 输出一个脉冲。比特泄露计数器是一个加减计数器。当进行正指针调整时,

作者简介: 黄海生(1964 -), 男, 副教授, 主研方向: 电子系统及专用集成电路设计

收稿日期: 2006-04-25 **E-mail:** hhs@xyyou.edu.cn

比特泄漏计数器的值加 8，当进行负指针调整时，比特泄漏计数器的值减 8。当有数据需要泄漏时，out 输出为 1，否则 out 为 0。每泄漏 1 个比特，复帧计数器从 ck3 输出 1 个脉冲。使比特泄漏计数器的值加或减 1。当有比特泄漏时，复帧计数器开始计数。当计满 8*K(K 为寄存器中的值，也就是比特泄漏率)时，从 Jia 或 Kou 发出加或扣指令。当 FIFO 中存放的数据泄漏完后，out 的值为零，复帧计数器停止计数。

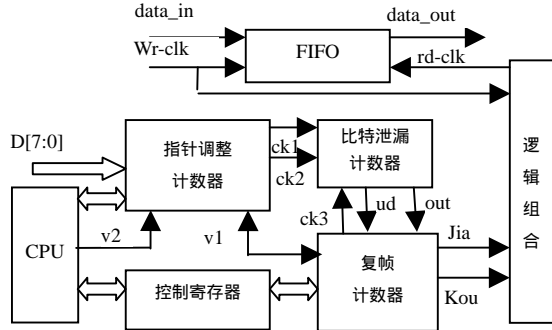


图 1 硬件电路原理

2.2 软件设计

处于正常同步工作的 SDH 同步网中的指针调整主要是由同步分配过程的随机噪声引起的，指针调整的出现完全是随机的，而且正指针调整和负指针调整的出现也完全是随机的，这种随机性不会随时间的变化而变化。SDH 传输数据的量是恒定不变的，这就说明经过长时间后，正负指针的平均数为零。把这种指针用 1 个序列来表示：

$$\{x_i, i=0,1,2,3,\dots,n-1\} \quad (1)$$

整个指针调整过程是一个平稳的随机过程。按照随机过程的理论，一个平稳的随机过程经过重构处理如下：

$$\begin{cases} y_j = x_j + x_{j+1} + x_{j+2} + \dots + x_{j+q}, j=0,1,2,\dots,q \\ q = \frac{n-1}{p} \end{cases} \quad (2)$$

其中，所得到的随机序列 y_j 仍为平稳的随机过程。随机序列 y_j 的值就是从正指针调整计数器和负指针调整计数器中读出的值相减的结果。每次取值都对一个固定的时间间隔 p ，在实际电路中，选 $p=1s$ 。得到的 q 个 y_j 的值是当前时刻之前的值，为了把下一个时间间隔的指针调整，在该时间间隔内进行最佳泄漏，必须把泄漏率设置为最佳值。这就要预先得到下一个时间间隔的指针调整值。本文选用线性预测的方法，对下一个时间间隔的指针调整值进行预测。

$$y(n) = \sum_{i=1}^q a_n(i)y(n-i) \quad (3)$$

用已得到的 p 个样本值来预测下一个时间间隔的指针值。把预测到的值在下一个时间间隔之内均匀泄漏。可得到泄漏率为

$$K = \frac{q}{64 \cdot T \cdot (|y(n)| + e(n-1))} \quad (4)$$

其中 $T=500\mu s$ 为 TU-12 的复帧周期， $e(n-1)$ 就是前一次的实测值和预测值的差， K 就是写入到控制寄存器中的值。对于 $a_n(i)$ 的计算，文献[3]中给出：

$$a_n(i) = a_{n-1}(i) + k_n a_{n-1}(n-i) \quad (5)$$

其中：

$$k_n = \frac{-1}{E_{n-1}} \sum_{i=0}^{n-1} a_{n-1}(i)r_{n-i} \quad (6)$$

$$E_n = E_{n-1}(1 - k_n^2) \quad (7)$$

$$r_n = \sum_{n=i}^{N-1} y(n)y(n-i) \quad (8)$$

根据这些数学模型和硬件电路，软件设计流程图 2 所示。

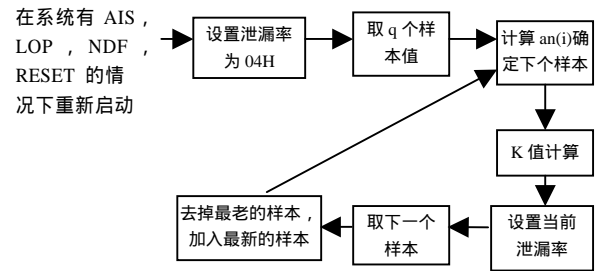


图 2 软件设计流程图

p 的取值是决定自适应算法是否灵敏的主要参数， p 的值取得小，说明自适应算法比较灵敏，反之，适应算法比较不灵敏。经实验测试 p 的值取 1s，较为合适。 q 实际上是一个窗。 q 的值大，说明窗口较大，预测值比较准，但增加了运算量。反之，说明窗口较小，预测的误差比较大，但运算量较小。经实验测试 q 的值取 10，较为合适。

2.3 缓冲存储器 (FIFO) 大小的计算

缓冲存储器(FIFO)的大小是自适应比特泄漏过程中，读写指针的最大差值与写读指针的最大差值之和。在不进行指针调整时，这两个值都为零，只有在进行指针调整时，才有可能不为零。根据 SDH 有关理论的规定，SDH 网络中的指针调整必须最少经过 4 个复帧才能进行一次。假定用这种自相关法能准确的进行预测，在某确定的时间间隔内只进行正或负调整。由于正负指针调整是对称的，因此 FIFO 的理想长度应为

$$2 \cdot \left(\frac{p}{4T} \cdot 8 - 8K \right) = \frac{4p}{T} - 16K$$

由于预测并不可能没有误差，而且只能达到误差最小，因此上式应加一个修正量 Δl 。这个修正量就是用来增大 FIFO 的容量。故 FIFO 的实际长度应为

$$\frac{4p}{T} - 16K + \Delta l$$

3 结合抖动测试序列实验结果

ITU-T 规定选用 4 种具有代表性的测试序列^[1]来测试设备的结合抖动。把这组测试序列应用到自适应比特泄漏电路，来测试电路的具体泄漏情况，下面给出实验结果。

(1) 极性相反的单指针

这种测试序列由相间 10s 单指针组成，相邻指针之间的极性相反。图 3 是实际泄漏曲线。第 1 个泄漏过程是正指针调整的泄漏过程，第 2 个是负指针调整的泄漏过程，正负调整由硬件直接决定，对软件来说都是一样的。

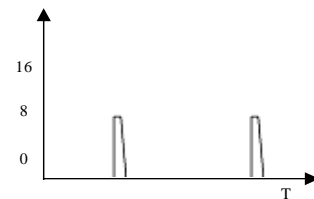


图 3 极性相反的单指针的实际泄漏曲线

(2) 规则指针加 1 个双指针

这种测试序列是由相间 0.75s 的正指针（或负指针）上叠加周期为 37.5s 的正指针（或负指针）组成，两个指针序列之间的最小距离为 2ms。图 4 是实际泄漏曲线。

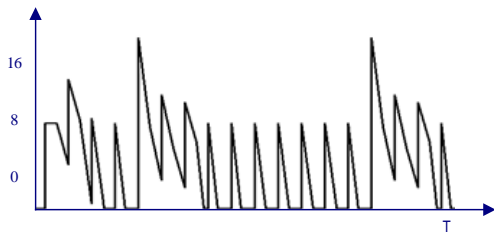


图4 规则指针加1个双指针的实际泄漏曲线

(3)规则指针中扣除1个指针

这种测试序列是由相间 0.75s 的正指针（或负指针）上以 37.5s 的周期去掉一个正指针（或负指针）组成。图 5 是实际泄漏曲线。

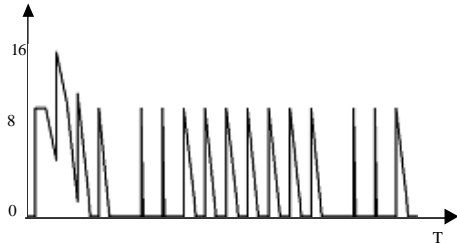


图5 规则指针中扣除1个指针的实际泄漏曲线

(4)极性相反的双指针

这种测试序列由相间 10s 双指针组成，相临双指针之间的极性相反，双指针之间的距离为 2ms。图 6 是实际泄漏曲线。第 1 个泄漏过程是正指针调整的泄漏过程，第 2 个是负指针调整的泄漏过程。

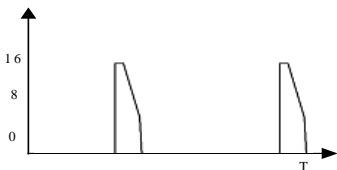


图6 极性相反的双指针的实际泄漏曲线

设计完成后，对抖动衰减器（比特泄漏电路和中等带宽

(上接第 223 页)

通过“控制”菜单对流量和配时进行设置。如果参数设置不合理，某些相位就会出现阻塞现象。仿真中假定东西方向为主干道，车流密度较大，故 A-B 相位通行时间最长，设置为 60s；为减少交通堵塞，辅干道 C-D 相位应在不影响通行能力的前提下尽量缩短通行时间；其余各相位时间根据流量进行配置。通过不断试验，得到最佳参数配置如图 4 和图 5 所示。该模型中，主、辅干道的选取是任意的，流量也可按不同仿真目的作相应设置，适用于各种复杂的交通流仿真。



图5 配时设置

4 结语

本文在元胞自动机模型基础上对五道口交通流进行研

究。利用“元胞”概念分析车辆运行规则，使复杂的五道口交通模型得到简化。用 VC++编写五道口动态仿真程序，建立仿真画面，从而对五道口进行直观动态研究。运行结果表明，所建模型能够模拟五道口交通流控制，并可对参数实时修正以尽可能逼近实际交通状态，对于改善交叉口交通状况有一定的参考价值。该模型对五道口以下的交通流仿真均适用；而六道口等更为复杂的交通流模拟需要对程序作进一步扩展。

表 1 PDH 网络接口抖动测试结果

滤波器特性			最大峰值抖动	
f1	f3	f4	f1-f4	f3-f4
20Hz 20dB/dec	18kHz 20dB/dec	100kHz -20dB/dec	0.20UI	0.05UI

如果为了得到更好的指标，可以钝化自适应比特泄漏算法，通过增大 p 的值来实现，相应 FIFO 的容量要增大，电路的规模也就要增加。

4 结论

适应比特泄漏电路是数字抖动衰减器的重要组成部分，本文给出了自适应比特泄漏电路的软件和硬件设计方法；包括软硬件电路的划分、硬件电路的设计、随机序列信号的构造、自适应算法和软件设计流程，以及数据缓冲区大小的计算。硬件电路的设计考虑到一方面传统的原理图设计输入设计方式无法胜任大容量的电路设计工作；另一方面，高层次设计输入与具体工艺无关，我们采用了 RTL 的 Verilog 设计输入。软硬件的混合仿真采用 EDA 软件 CADENCE 的仿真工具 Verilog XL 进行功能仿真和验证。并给出了 SDH 结合抖动 4 种测试码的计算结果。

参考文献

- 1 TranSwitch Corporation. Quad E1 Mapper TXC-04252 Data Sheet[Z]. 2000-10.
- 2 韦乐平. 光同步数字传输网[M]. 北京: 人民邮电出版社, 1998-12.
- 3 吴兆熊. 数字信号处理(下)[M]. 北京: 国防工业出版社, 1985-12.
- 4 李玉山. 自指针先进先出电路设计的研究[J]. 电路与系统学报, 1996, 1(2): 74-77.
- 5 杨 赞. 一种用于 SDH 2Mb/s 支路输出的一种全数字锁相环[J]. 通信学报, 1998, 19(2): 44-51.
- 6 黄海生. 用于 SDH 2Mb/s 支路输出的一种全数字锁相环设计与实现[J]. 微电子学与计算机, 2000, 17(5): 55-58.

参考文献

- 1 钱新建, 许彦冰, 顾国庆. 二维元胞自动机交通流的绿波模型与交通灯效应[J]. 上海理工大学学报, 2000, 22(3): 207-211.
- 2 周子力, 王新伟, 王成道. 一种交通流的元胞自动机模型及分析[J]. 计算机工程, 2004, 30(9): 177-179.
- 3 Hu Yongtao. A New Cellular Automaton Model for Traffic Flow[J]. Communications in Nonlinear Science & Numerical Simulation, 1999, 4(4): 264-267.
- 4 谭惠丽, 黄兵花, 李华兵, 等. 交通灯控制下主干道的交通流研究[J]. 物理学报, 2003, 52(5): 1127-1131.
- 5 邹智军, 杨东援. 微观交通仿真中的车道变换模型[J]. 中国公路学报, 2002, 15(2): 105-108.