

基于 EDA 技术的数字系统设计*

蒋青, 吕翊

(重庆邮电学院, 重庆 400065)

摘要: 电子设计自动化是近几年迅速发展起来的现代电子设计学科。它能有效缩短专用集成电路芯片的研发周期, 已逐步成为电子产品研发的动力源、加速器和现代电子技术的核心, 具有良好和广阔的应用前景。在对 EDA 设计方法作较详细的基础上, 通过举例, 着重说明如何使用 EDA 专用软件和器件完成数字系统的设计, 包括对设计要求的分析、设计输入、编译项目和器件选择、模拟仿真和定时分析等方面。

关键词: 电子设计自动化; MAX+plus II; 可编程逻辑器件

中图分类号: TP311.11 **文献标识码:** B **文章编号:** 1004-5694(2003)03-0092-03

0 引言

电子设计自动化(EDA; electronic design automation)工程是近几年迅速发展起来的计算机软件、硬件、微电子交叉的现代电子设计学科, 它是以计算机为工作平台, 以 EDA 软件工具为开发环境, 以硬件描述语言为设计语言, 以可编程器件为实验载体, 以专用集成电路(ASIC; application specific integrated circuits)、片上系统(SOC; system on a chip)芯片为目标器件, 以电子系统设计为应用方向的电子产品自动化设计过程。

电子技术的发展日新月异。它由早期的电子管、晶体管、中小规模集成电路发展到超大规模集成电路(VLSIC, 几万门以上)以及许多具有特定功能的专用集成电路。随着微电子技术的发展, 设计与制造集成电路的任务已不完全由半导体厂商来独立承担。系统设计师更愿意自己设计专用集成电路(ASIC)芯片, 而且希望 ASIC 的设计周期尽可能短, 最好是在实验室里就能设计出合适的 ASIC 芯片, 并且立即投入实际应用之中, 因而出现了现场可编程逻辑器件(FPLD), 其中应用最广泛的当属现场可编程门阵列(FPGA)和复杂可编程逻辑器件(CPLD)。可以说, 电子产品研发的动力源、加速器和现代电子技术的核心都是 EDA 工程。

1 EDA 设计方法介绍

近十几年来, 电子信息类产品的开发出现了两个明显的特点: 一是产品的复杂程度提高, 二是产品的上市时限紧迫。因此, 引入了一种高层次的 EDA 电子设计方法, 也称为系统级的设计方法。高层次设计提供了一种“自顶向下”(top-down)的全新设计方法, 这种设计方法首先从系统设计入手, 在顶层进行功能方框图的划分和结构设计。在方框图一级进行仿真、纠错, 并用硬件描述语言对高层次的系统行为进行描述, 在系统一级进行验证。然后用综合优化工具生成具体门电路的网表, 其对应的物理实现级可以是印刷电路板或专用集成电路。由于设计的主要仿真和调试过程是在高层次上完成的, 这不仅有利于早期发现结构设计上的错误, 避免设计工作中的浪费, 而且也减少了逻辑功能仿真的工作量, 提高了设计的一次成功率, 其特征如下。

(1) “自顶向下”的设计方法进行系统划分。

(2) 输入 VHDL 代码。这是高层次设计中最普遍的输入方式, 也可以采用图形输入方式(框图、状态图等)。这种输入方式具有直观、容易理解的优点。

(3) 将以上的设计输入编译成标准的 VHDL 文件。对于大型设计, 还要进行代码级的功能仿真, 主要是检验系统功能设计的正确性。因为对于大型设

* 收稿日期: 2002-06-05

作者简介: 蒋青(1965-), 女, 重庆市人, 重庆邮电学院副教授, 研究方向为数字电路及数字通信。

计,综合、适配要花费数小时时间,在综合前对源代码仿真,就可以大大减少设计重复的次数和时间,一般情况下,可略去这一仿真步骤。

(4) 利用综合器对VHDL源代码进行综合优化处理,生成门级描述的网表文件,这是将高层次描述转化为硬件电路的关键步骤。综合优化是针对ASIC芯片供应商的某一产品系列进行的,所以综合的过程要在相应的厂家综合库的支持下才能完成。综合后,可利用产生的网表文件进行适配前的时序仿真,仿真过程不涉及具体器件的硬件特性,较为粗略。对一般设计,这一仿真步骤也可略去。

(5) 利用适配器将综合后的网表文件针对某一具体的目标器件进行逻辑映射操作,包括底层器件配置、逻辑分割、逻辑优化和布局布线。适配完成后,产生多项设计结果:适配报告,包括芯片内部资源利用情况,设计的布尔方程描述情况等;适配后的仿真模型;器件编程文件。根据适配后的仿真模型,可以进行适配后的时序仿真,因为已经得到器件的实际硬件特性(如时延特性),所以仿真结果能比较精确地预测未来芯片的实际性能。如果仿真结果达不到设计要求,就需要修改VHDL源代码或选择不同速度的器件,直至满足设计要求。

(6) 将适配器产生的器件编程文件通过编程器或下载电缆载入到目标芯片FPGA或CPLD中。如果是大批量产品开发,通过更换相应的厂家综合库,可以很容易转由ASIC形式实现。有些PLD厂商提供掩模服务,将冗余资源、编程资源删除,使芯片成本下降,批量生产更具有竞争力。

2 EDA技术的应用举例

下面以Altera公司的MAX+plus II软件和MAX7000系列器件为例,举例说明应用EDA技术进行数字系统设计实验的主要工作流程。

(1) 设计要求。要求利用CPLD设计一个高速并行乘法器,其输入为两个带符号位的4位二进制数。

(2) 分析设计要求。根据设计要求,采用以下算法:被乘数A的数值位左移,它和乘数B的各个数值位所对应的部分积进行累加运算。且用与门、4位加

法器来实现,其电路结构如图1所示。图1中 $P_s = A_s \oplus B_s$,用以产生乘积的符号位。

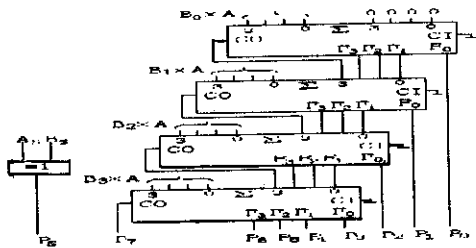


图1 高速乘法器电路图
Fig. 1 High Speed Multiplier Frame

(3) 设计输入。Altera公司的MAX+plus II为用户提供了良好的开发环境,很容易实现各种电路设计和完成较复杂的运算,同时它支持多种输入方法,并有极强的仿真系统,选用MAX+plus II开发软件并采用原理图输入方式的输入图形文件,见图2。由于设计软件含有丰富的库资源,本例图形文件就可直接调用与门、异或门和4位全加器等宏模块。

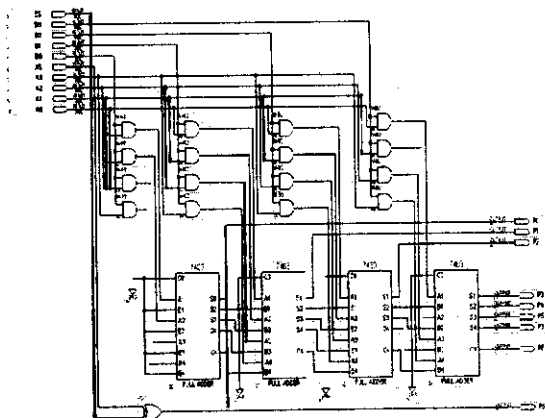


图2 乘法器输入图形文件
Fig. 2 Input Graph Document of Multiplier

(4) 编译项目和器件选取。使用编译器MAX+plus II编译设计项目时,编译器将进行设计错误检查、网表提取、逻辑综合和器件适配等。从图3可见,该项目设计正确,且该软件自动为该项目选取MAX7000系列器件EPM7096LC68芯片。

(5) 模拟仿真。仿真包括功能仿真和模拟仿真。功能仿真又称前仿真,是在不考虑器件延时的理想情况下仿真设计项目的一种项目验证方法。通过仿真来验证一个项目的逻辑功能是否正确。本例采用模拟仿真,模拟仿真又称后仿真,是在考虑设计项目具体适配器件的各种延时的情况下仿真设计项目的一种项目验证方法。模拟仿真不仅测试逻辑功能,还

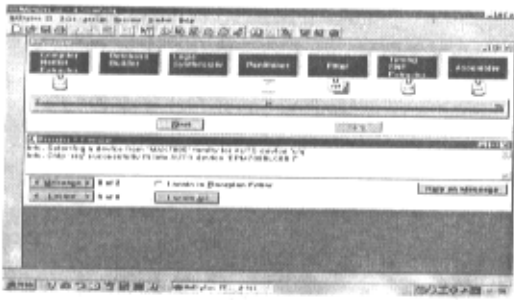


图3 乘法器的编译图

Fig. 3 Compiling Diagram of Multiplier

测试目标器件最差情况下的时间关系。使用MAX+plus II 开发软件的波形编辑器直接画出输入激励波形,启动仿真器,得到显示模拟仿真的结果,如图4所示。其中被乘数A和乘数B均用一位16进制数表示,乘积P用二位16进制数表示。AS、BS、PS分别表示符号位,0表示正数,1表示负数。

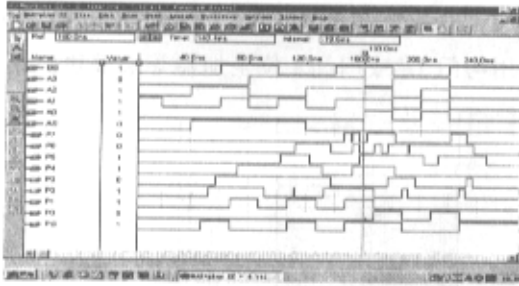


图4 乘法器模拟仿真波形图

Fig. 4 Simulation Wave of Multiplier

(6) 定时分析。由于常用加法器的延迟时间是若干级门电路的延迟时间,即十几纳秒至几十纳秒,MAX+plus II 提供的延迟矩阵分析模式能分析多个源结点间的传输路径延时。图5为启动定时分析器得到的延迟矩阵模式图。从定时分析可知,此设计的各信号延迟在几到十几纳秒左右,与图4模拟仿真波形图信号延迟一致,基本符合设计指标要求。

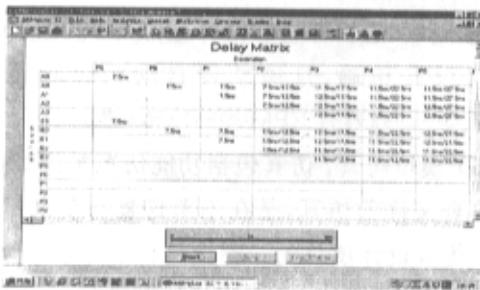


图5 乘法器的延迟分析图

Fig. 5 Delay Matrix of Multiplier

(7) 器件编程。Altera 可编程器件的编程可通过编程器、JATG 在系统编程及 Altera 在线配置等三种方式进行。

本例使用 MAX+plus II 编译器产生编程器文件(.pof),用 ByteBlaster 下载电缆把乘法器项目以 JATG 方式下载到 EPM7096LC68 芯片,从而完成编程工作。

如果用传统的方法进行上例设计,学生在硬件模块电路搭成后才能进行硬件、软件调试。设计过程中的问题(如延迟现象)到后期才会被发现,这样有造成推翻设计,重新开始的可能,使设计周期大大加长。如果数字系统较复杂,电路原理图可能需要几十张乃至上千万张图纸,阅读、归档、修改和使用相当不便。相反,利用 EDA 技术进行实验,整个项目的设计、仿真、下载、综合均在 EDA 平台上进行,方便、快捷,准确度高。

3 结束语

通过此例的设计流程可见,EDA 技术及其工具在数字系统开发设计中正发挥越来越重要的作用,其应用的深度和广度正向更深层次延伸。目前,现代集成电路技术的发展使以现场可编程门阵列为代表的大容量可编程逻辑器件的等效门数迅速增加,其规模直逼标准门阵列,达到了系统集成的水平。特别是进入 20 世纪 90 年代后,随着 CPLD、FPGA 等现场可编程逻辑器件的迅速兴起,VHDL、Verilog 等通用性好、移植性强的硬件描述语言的普及,ASIC 技术的不断完善,使 EDA 技术在现代数字系统实验中起着越来越重要的作用,基于 EDA 平台的电子系统设计是一种发展的必然趋势。

参 考 文 献

[1] 赵曙光,郭万有,杨颂华. 可编程逻辑器件原理、开发与应用[M]. 西安:电子科技大学出版社,2000.
 [2] 宋万杰,罗丰,吴顺君. CPLD 技术及其应用[M]. 西安:电子科技大学出版社,1999.

(编辑:郭继笃)