

- >> 首页
- >> 被收录信息
- >> 投稿须知
- >> 模板下载
- >> 信息发布
- >> 常见问题及解答
- >> 合作单位
- >> 产品介绍
- >> 编委会/董事会
- >> 关于我们
- >> 网上订阅
- >> 友情链接

友情链接

- >> 中国期刊网
- >> 万方数据资源库
- >> 台湾中文电子期刊
- >> 四川省计算应用研究中心
- >> 维普资讯网

基于SoC的实时信号处理系统中存储系统的容错设计*

Fault-Tolerant Memory System Design in SoC Real-time Digital Signal Processing System

摘要点击: 50 全文下载: 48

[查看全文](#) [查看/发表评论](#) [下载PDF阅读器](#)

中文关键词: SoC; EDAC; DDR存储系统; 实时信号处理系统; 容错纠错自适应; 二级冗余

英文关键词: SoC (System on Chip); EDAC(Error Detect and Correct); DDR Memory System; Real-time Signal Processing System; Fault-Tolerant Self-adaptive; Two-level Redundancy

基金项目: 国家“973”计划资助项目(2004CB318202)

作者	单位
洪涛 ^{1, 2} , 韩承德 ¹ , 李栋 ^{1, 2}	(1. 中国科学院 计算技术研究所, 北京 100080; 2. 中国科学院 研究生院, 北京 100049)

中文摘要:

在基于SoC(System on Chip)技术的实时信号处理系统中, 设计了全新的具有容错纠错自适应的二级冗余体系结构的存储系统, 对新系统的可靠性进行了量化分析。在较小代价下, 新系统的可靠性有显著的提高。

英文摘要:

In the real-time digital signal processing system based on SoC(System on Chip), a new self-adaptive two-level redundancy fault-tolerant memory system is designed. The reliability of the whole memory is significantly enhanced.

[关闭](#)

您是第938069位访问者

主办单位: 四川省电子计算机应用研究中心 单位地址: 成都市武侯区成科西路3号

服务热线: 028-85249567 传真: 028-85210177 邮编: 610041 Email: arocmag@163.com; srcea@sichuan.net.cn

蜀ICP备05005319号 本系统由北京勤云科技发展有限公司设计