

工程应用技术与实现

含存储器数字电路系统的自动测试生成

成本茂, 杨士元, 王 红, 鞠艳秋

(清华大学自动化系, 北京 100084)

收稿日期 修回日期 网络版发布日期 2007-11-30 接受日期

摘要 已有的数字电路自动测试生成(ATPG)软件没有存储器的结构模型, 不支持对存储器电路的自动测试生成。该文分析了2类存储器的功能特征, 提出了面向测试的ROM和RAM结构模型的建立方法, 其中, ROM根据所储存的数据等效成组合电路模型, RAM利用新建立的RAMBIT基元等效成利于测试的时序电路模型。将其应用于ATPG软件中, 解决了含存储器数字电路的自动测试生成问题。

关键词 [存储器](#) [结构模型](#) [自动测试生成](#) [故障仿真](#)

分类号 [N945.12](#)

DOI:

通讯作者:

作者个人主页: 成本茂; 杨士元; 王 红; 鞠艳秋

扩展功能

本文信息

- ▶ [Supporting info](#)
- ▶ [PDF\(119KB\)](#)
- ▶ [\[HTML全文\]\(0KB\)](#)
- ▶ [参考文献\[PDF\]](#)
- ▶ [参考文献](#)

服务与反馈

- ▶ [把本文推荐给朋友](#)
- ▶ [加入我的书架](#)
- ▶ [加入引用管理器](#)
- ▶ [引用本文](#)
- ▶ [Email Alert](#)
- ▶ [文章反馈](#)
- ▶ [浏览反馈信息](#)

相关信息

- ▶ [本刊中 包含“存储器”的 相关文章](#)
- ▶ 本文作者相关文章
 - [成本茂, 杨士元, 王 红, 鞠艳秋](#)