

研发、设计、测试

RapidIO链的设计方案和应用

黄先春¹, 黄登山¹, 骆艳卜²

1.西北工业大学 电子信息学院, 西安 710072

2.空军工程大学 电讯工程学院, 西安 710077

收稿日期 2008-9-11 修回日期 2008-12-8 网络版发布日期 2009-11-26 接受日期

摘要 串行RapidIO支持两种工作方式: Message和DirectIO方式。DirectIO方式使用简单, 但是它在连续传输多包的情况下, CPU需要等待LSU寄存器空闲。为了解决该问题, 提出了RapidIO链的传输新方案, 即用EDMA通道代替CPU配置SRIO的LSU寄存器。实验表明该方案能有效地降低CPU负荷。

关键词 [高速串行IO口 \(SRIO\)](#) [增强型内存直接存取 \(EDMA\)](#) [CPU负荷](#)

分类号 [TN911.72](#)

Design and application of RapidIO chain

HUANG Xian-chun¹, HUANG Deng-shan¹, LUO Yan-bo²

1.School of Electronics and Information, Northwestern Polytechnical University, Xi'an 710072, China

2.The Telecommunication Engineering Institute, Air Force Engineering University, Xi'an 710077, China

Abstract

SRIO (Serial RapidIO) supports two work modes: Message and DirectIO. The DirectIO mode is simple to operate, but in multi-packets transmission case, DSP CPU must wait until LSU (Load and Save unit) register is free. To solve this problem, the paper presents a new transmission way named RapidIO chain, which uses EDMA (Enhanced Direct Memory Access) channel instead of CPU to configure LSU registers of SRIO. Results of experiment show that RapidIO chain can reduce CPU load effectively.

Key words [Serial RapidIO \(SRIO\)](#) [Enhanced Direct Memory Access \(EDMA\)](#) [CPU load](#)

DOI: 10.3778/j.issn.1002-8331.2009.32.020

通讯作者 黄先春 zilang1983@gmail.com

扩展功能

本文信息

▶ [Supporting info](#)

▶ [PDF\(378KB\)](#)

▶ [\[HTML全文\]\(0KB\)](#)

▶ [参考文献](#)

服务与反馈

▶ [把本文推荐给朋友](#)

▶ [加入我的书架](#)

▶ [加入引用管理器](#)

▶ [复制索引](#)

▶ [Email Alert](#)

▶ [文章反馈](#)

▶ [浏览反馈信息](#)

相关信息

▶ [本刊中 包含“高速串行IO口 \(SRIO\)” 的相关文章](#)

▶ [本文作者相关文章](#)

· [黄先春](#)

· [黄登山](#)

· [骆艳卜](#)