



### 基于FPGA的高速异步FIFO存储器设计

杨军, 孔兵, 宋克俭, 尹航

云南大学, 信息学院, 云南, 昆明, 650091

### Design of high-speed asynchronous FIFO memory based on VHDL

YANG Jun, KONG Bing, SONG Ke-jian, YIN Hang

College of Information, Yunnan University, Kunming 650091, China

- 摘要
- 参考文献
- 相关文章

全文: [PDF \(1188 KB\)](#) [HTML \( KB\)](#) 输出: [BibTeX](#) | [EndNote \(RIS\)](#) [背景资料](#)

**摘要** 介绍异步FIFO存储器应用及其结构,详细分析了异步FIFO的标志逻辑设计及亚稳态的消除,提出了一种基于FPGA芯片利用格雷码对地址编码解决异步读、写时钟问题的思路及方法,并给出了VHDL程序.该方法具有高速、可移植性强、工作效率高的特点,在数字系统设计中具有一定的意义和应用价值.

**关键词:** 异步FIFO 标志逻辑 格雷码 亚稳态 FPGA VHDL

**Abstract:** It is presented the asynchronous FIFO memory structure and its applications.It was analysed the asynchronous FIFO memory flags logic design and eliminate metastability.It is proposed an approach based on FPGA chips by using Grey code to address coding solution asynchronous reading and writing of the ideas and methods clock,and show a code of VHDL.The method has portability strong,efficient features which can be widely used digital system design related.

**Key words:** asynchronous FIFO flags logic Grey code FPGA VHDL

收稿日期: 2006-12-30;

基金资助:云南省教育厅科学研究基金项目(6Y0046D)

#### 引用本文:

杨军,孔兵,宋克俭等. 基于FPGA的高速异步FIFO存储器设计[J]. 云南大学学报(自然科学版), 2007, 29(6): 560-565,569.

YANG Jun,KONG Bing,SONG Ke-jian et al. Design of high-speed asynchronous FIFO memory based on VHDL[J]. , 2007, 29(6): 560-565,569.

没有本文参考文献

没有找到本文相关文章

#### 服务

- ▶ 把本文推荐给朋友
- ▶ 加入我的书架
- ▶ 加入引用管理器
- ▶ E-mail Alert
- ▶ RSS

#### 作者相关文章

- ▶ 杨军
- ▶ 孔兵
- ▶ 宋克俭
- ▶ 尹航

版权所有 © 《云南大学学报(自然科学版)》编辑部

编辑出版：云南大学学报编辑部（昆明市翠湖北路2号，650091）

电话：0871-5033829(传真) 5031498 5031662 E-mail: yndxxb@ynu.edu.cn yndxxb@163.com