

开发研究与设计技术

基于嵌入式处理器的H.264编码器的存储优化

徐宁, 史册, 陈梅丽

(浙江大学信息与电子工程学系, 杭州 310027)

收稿日期 修回日期 网络版发布日期 2006-11-23 接受日期

摘要 由于H.264/AVC新标准采用了很多新技术, 在可编程处理器的应用领域中, 如果不进行优化将会需要非常大的存储空间。该文对编码器的存储复杂度进行了分析, 在此基础上提出了基于宏块级的滤波和插值算法。为了便于嵌入式处理器的实现, 提出了一种高效的内存管理调度策略。实验结果表明, 优化方法在极大地降低存储复杂度(cycle: 64.9%)的同时得到了更高的编码速率(76.6%), 而只有很小的编码效率损失。

关键词 [H.264](#) [嵌入式处理器](#) [存储优化](#)

分类号

DOI:

通讯作者:

作者个人主页: [徐宁](#); [史册](#); [陈梅丽](#)

扩展功能

本文信息

- ▶ [Supporting info](#)
- ▶ [PDF](#) (118KB)
- ▶ [\[HTML全文\]](#) (0KB)
- ▶ [参考文献\[PDF\]](#)
- ▶ [参考文献](#)

服务与反馈

- ▶ [把本文推荐给朋友](#)
- ▶ [加入我的书架](#)
- ▶ [加入引用管理器](#)
- ▶ [引用本文](#)
- ▶ [Email Alert](#)
- ▶ [文章反馈](#)
- ▶ [浏览反馈信息](#)

相关信息

- ▶ [本刊中 包含“H.264”的 相关文章](#)
- ▶ 本文作者相关文章
- [徐宁, 史册, 陈梅丽](#)